

Interrupciones y entrada/salida

Departamento de Automática



Universidad de Alcalá



/gso>

Índice

- Mapa de entrada/salida
 - Instrucciones IN/OUT
- El temporizador periódico
 - Modo de operación
- El controlador de interrupciones
 - Registros
 - Habilitación de interrupciones
- Manejadores de interrupción
 - Marco de interrupción
 - Procesamiento de una interrupción
- Ejercicios propuestos

Mapa de entrada/salida

Descripción general

- Mapa de registros de 16 bits de los **dispositivos hardware**
- Cada registro tiene una dirección fija de 16 bits
- El acceso al mapa de registros se realiza mediante **instrucciones específicas**

Input / Output Registers		
Address	Name	Value
0000	IRQMASK	0000
0001	IRQSTATUS	0000
0002	IRQE0I	0000
0003	TMRPRELOAD	0000
0004	TMRCOUNTER	0000
0005	KPDSTATUS	0000
0006	KPDDATA	0000



IN / OUT

Instrucciones IN/OUT

Instrucción IN

- Lee el valor de un registro de entrada/salida
- La dirección del registro se obtiene del primer y único operando
- El resultado se almacena siempre en el **Registro A**



- El primer operando puede ser:

<i>opcode</i>	Operando	Ejemplo
135 (0x87)	REGISTER_16BITS	IN B
136 (0x88)	REGADDRESS	IN [C+100]
137 (0x89)	ADDRESS	IN [0x0300]
138 (0x8A)	WORD	IN 0x2

Instrucciones IN/OUT

Instrucción OUT

- Escribe un valor en un registro de entrada/salida
- La dirección del registro se obtiene del primer y único operando
- El valor a escribir siempre se obtiene del **Registro A**

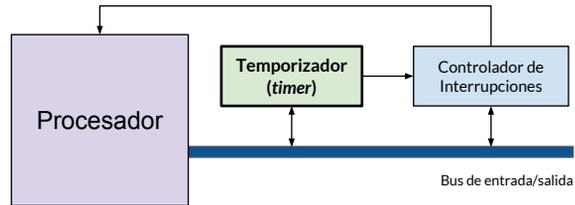


- El primer operando puede ser:

<i>opcode</i>	Operando	Ejemplo
139 (0x8B)	REGISTER_16BITS	OUT C
140 (0x8C)	REGADDRESS	OUT [B+100]
141 (0x8D)	ADDRESS	OUT [0x0200]
142 (0x8E)	WORD	OUT 0x1

El temporizador periódico

Descripción general



- Temporizador (*timer*) de 16 bits
- Permite generar interrupciones periódicas
- Implementa dos registros:
 - **TMRPRELOAD**: almacena el valor de pre-carga del contador
 - **TMRCOUNTER**: contiene el valor actual del contador
- Inicialmente el temporizador está desactivado

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos		Descripción general Modo de operación	
Modo de operación			
Timer Preload Register (TMRPRELOAD)	Cuenta inicial	Cuenta actual	Timer Counter Register (TMRCOUNTER)
<ol style="list-style-type: none">1. Se escribe en el registro TMRPRELOAD el valor inicial de la cuenta2. En el siguiente ciclo, se vuelca el valor de TMRPRELOAD en el registro TMRCOUNTER3. Cada ciclo de ejecución se decrementa en una unidad el valor de TMRCOUNTER4. Cuando el valor de TMRCOUNTER llega a 0 se dispara la interrupción5. En el siguiente ciclo se vuelve a cargar la cuenta inicial de TMRPRELOAD en TMRCOUNTER			
Sistemas Operativos		Interrupciones y entrada/salida	
		7 / 15	

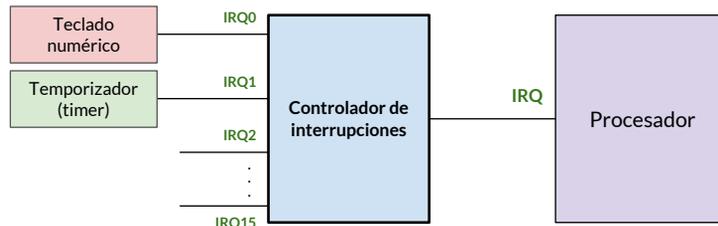
Probar el siguiente ejemplo:

```
MOV A, 20  
OUT 3  
HLT
```

A continuación, ir ejecutando paso a paso las instrucciones para ver cómo se decrementa el valor del contador.

El controlador de interrupciones

Descripción general



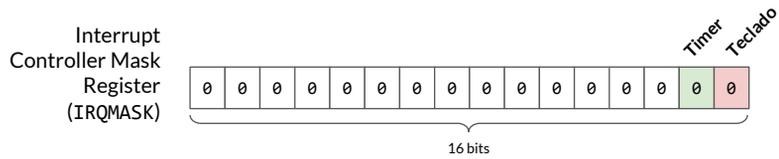
- Permite controlar hasta 16 fuentes de interrupción distintas
- Las fuentes se pueden habilitar (**desenmascarar**) o deshabilitar (**enmascarar**) de forma independiente

La CPU tiene una única fuente de interrupción. El controlador de interrupciones es el encargado de activar y desactivar la señal de interrupción general del procesador en función del estado de las fuentes de interrupción. Cada fuente de interrupción propia del control se puede habilitar o deshabilitar de forma independiente. Si se produce una señal de interrupción por una de las fuentes del control, únicamente se propagará hacia el procesador si la fuente correspondiente está habilitada.

Los términos desenmascarar y enmascarar son sinónimos de habilitar y deshabilitar respectivamente.

Registros del controlador de interrupciones

Interrupt Controller Mask Register (IRQMASK)

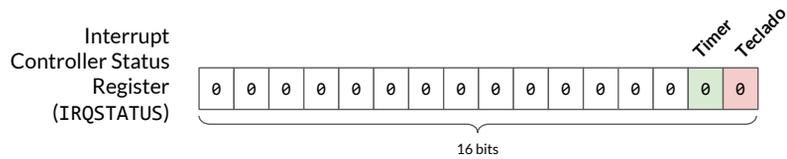


El registro máscara del controlador de interrupciones (IRQMASK) permite habilitar y deshabilitar las fuentes de interrupción:

- Si el bit correspondiente a la fuente está a 1 ⇒ habilitada
- Si el bit correspondiente a la fuente está a 0 ⇒ deshabilitada

Registros del controlador de interrupciones

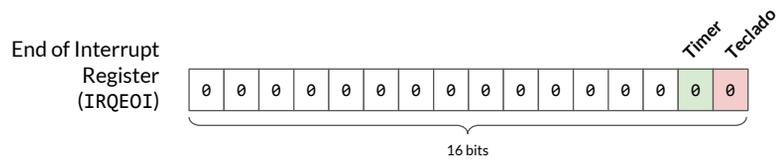
Interrupt Controller Status Register (IRQSTATUS)



- El registro de estado del controlador de interrupciones (IRQSTATUS) indica si una fuente de interrupción está activada:
 - Si el bit correspondiente a la fuente está a 1 ⇒ activada
 - Si el bit correspondiente a la fuente está a 0 ⇒ desactivada
- Es un registro de **sólo lectura**
- Para que se propague la interrupción, la fuente debe estar **activada y habilitada**

Registros del controlador de interrupciones

End of Interrupt Register (IRQE0I)



- El registro de fin de interrupción (IRQE0I) se emplea para indicar al controlador que ya ha atendido la interrupción
- Es necesario escribir un 1 en el bit correspondiente a la fuente para desactivar la interrupción
 - Si la interrupción queda correctamente desactivada, el bit correspondiente del IRQSTATUS quedará a 0

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos	Descripción general Registros Habilitación de interrupciones
Habilitación de interrupciones	
<ol style="list-style-type: none">1. Poner a 1 los bits del registro IRQMASK correspondientes a la/s fuente/s que se desean habilitar2. Habilitar las interrupciones en el procesador <p>➤ La CPU implementa dos instrucciones para habilitar y deshabilitar las interrupciones de forma global</p>	
Instrucción STI Habilita las interrupciones en el procesador	
Instrucción CLI Deshabilita las interrupciones en el procesador	
Sistemas Operativos	Interrupciones y entrada/salida
	12 / 15

Por ejemplo, para habilitar la interrupción del *timer* periódico habría que codificar las siguientes instrucciones:

```
MOV A, 2  
OUT 0  
STI
```

El procesador siempre comienza con las interrupciones deshabilitadas.

El estado de las interrupciones se puede comprobar en el bit M (Interrupt Mask Bit) del Registro de Estado.

Manejadores de interrupción

Descripción general

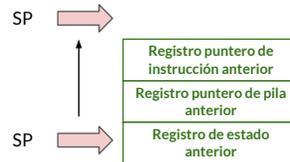
- El manejador es la rutina que se ejecuta cuando se dispara una interrupción
- Cuando se produce la interrupción, el procesador realiza las siguientes operaciones:
 - Si la CPU estaba en modo usuario \Rightarrow modo supervisor
 - Guarda el marco de interrupción (*interrupt frame*)
 - Modifica el registro puntero de instrucción



Marco de interrupción

- El marco de interrupción contiene la información necesaria poder retornar al estado previo al disparo:
 - El valor previo del puntero de instrucción
 - El valor previo del puntero de pila
 - El valor previo del registro de estado
- El marco **se almacena en la pila**

El valor de los registros de propósito general no se guarda, **es necesario hacerlo explícitamente en el manejador**



Comentar paso a paso el Ejemplo 4 (Sample 4) del simulador. Ver cómo se carga el marco de interrupción.

Ejercicios propuestos

Implementar un programa que haga lo siguiente:

- Instalar un manejador de interrupción para el temporizador
 - El código principal debe escribir un valor fijo de 8 bits en todas las posiciones del display visual de forma cíclica
 - Cuando salte la interrupción, el manejador tiene que incrementar el valor en 10 unidades y retornar la ejecución al código principal
- El valor fijo ha de ser almacenado en una posición fija de memoria
 - El valor inicial a escribir es 0