

1. Assume un procesador de 32-bits direccionado por byte. Assume que este procesador dispone de una memoria cache de 512-bytes asociativa por conjuntos de dos vías y que la cache tiene filas de 4 palabras (1 palabra = 32 bits) y una política de reemplazo de tipo LRU.

- divide la dirección en dos campos de etiqueta, índice y offset.
- cuántos conjuntos tiene la cache
- dibuje el diagrama de bloques de la cache
- Para las referencias a memoria de la table diga si se trata de hit o miss e identifique el tipo de miss (compulsory, conflict, capacity)

(e) calcule las tasas de aciertos y fallos de la cache

(f) Assume un procesador de 500 MHz con una jerarquía de memoria formada por 2 niveles de cache, 1 nivel de DRAM y un disco. Assume memoria virtual y un arquitectura Harvard y que el sistema de memoria tenga las características siguientes:

Componente	tiempo de hit	tasa de fallos	Tamaño de bloque / página
Cache L1	1 ciclo	4% Datos 1% instrucciones	64 bytes
Cache L2	20 ciclos + 1 ciclo / 64 bits	2%	128 bytes
DRAM	100 ns + 25 ns / 8 bytes	10%	16 Kbytes
Disco	50 ms + 20 ms / byte	8%	16 Kbytes

Finalmente, assume que hay un TLB con una tasa de fallos del 0.1% sobre los datos (no falla para las instrucciones) y con una penalización por fallo de 40 ciclos. Cuál es el tiempo medio de acceso a memoria (AMAT) para las instrucciones y para los datos (assume 256 bytes).

(¿Porque el AMAT es tan grande?)

(g) Assume que para un programa de prueba dado se utiliza la siguiente "mix" de instrucciones:

Load: 20%, store 15%, ALU enteros 30%, ALU punto flotante: 15%, saltos condicionales: 20%

Assume un procesador con un CPI de base de 1. Assume un predictor de saltos con una tasa de aciertos del 95% y que una error de

predicción tiene una penalización de 3 ciclos. Finalmente como que no hay penalización por las operaciones sobre enteros y que los registros de datos sobre operaciones de coma flotante tienen una penalización media de 0.7 ciclos. ¿Cuál es el CPI medio para el programa de prueba considerando los fallos de memoria del punto f?

(a)

La cache tiene 512 byte, bloques de 4 palabras y dos bloques por conjuntos (2 vías)

Por tanto el número de filas es: $\frac{512 \text{ bytes}}{\frac{4 \text{ palabras}}{\text{bloque}} \cdot \frac{4 \text{ byte}}{\text{palabra}} \cdot 2 \frac{\text{bloques}}{\text{fila}}} = \frac{512}{32} \text{ filas} = 16 \text{ filas}$ (conjuntos)

El número de bits para representar el campo de índices:

$$\text{index} = \log_2 16 = \log_2 2^4 = 4 \text{ bits}$$

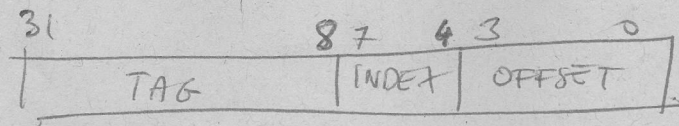
~~Por tanto~~ ~~El número de palabras~~ tiene 4 words $\Rightarrow 4 \text{ words} \cdot \frac{4 \text{ byte}}{\text{word}} = 16 \frac{\text{bytes}}{\text{fila}}$

por tanto

$$\text{offset} = \log_2 16 = \log_2 2^4 = 4 \text{ bits}$$

Segue que

$$\text{Tag} = 32 - 4 - 4 = 24 \text{ bits}$$

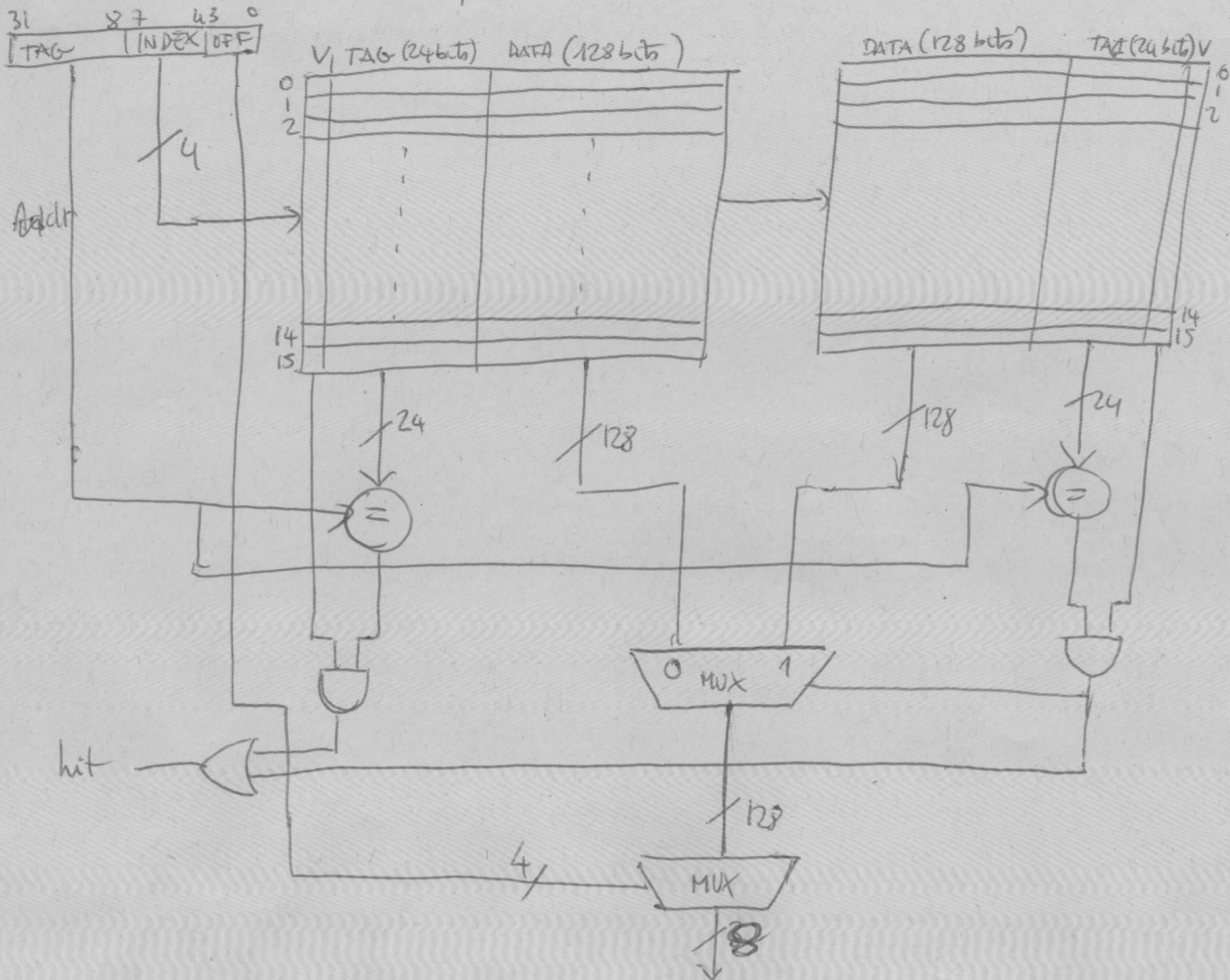


(b) el número de conjuntos es determinado por el campo index $\Rightarrow 16$ conjuntos

(c)

(c) Diagramme de blocs de la cache

(2)



(d)

Address	0x300	0x1BC	0x206	0x104	0x308	0x1A1	0x1B1	0x2AF	0x3B2	0x10C	0x205	0x301	0x2AE	0x1AB
hit/miss	M	M	M	M	M	M	H	M	M	H	M	M	M	M
type	Comp	Comp	Comp	Comp	Conf	Comp	—	Comp	Comp	—	Comp	Conf	Comp	Conf

0x300	0x1BC	0x206	0x104	0x308	0x1A1	0x1B1	0x2AF	0x3B2	0x10C	0x205	0x301	0x2AE	0x1AB
H	H												
—	—												

Index offset

0x300 = 0011 | 0000 | 0000
 ↳ set 3

0x1BC = 0001 | 1011 | 1100
 ↳ set 11

(e) hit & miss rate

$$\text{hit rate} = \frac{4}{16} = 0.25$$

$$\text{miss rate} = 1 - \text{hit rate} = \frac{12}{16} = 0.75$$

(f)

$$AMAT_{DISC} = (5 \cdot 10^7 \text{ ns}) + \overset{16 \text{ KB}}{\downarrow} (16384 \cdot 20) = 50327680 \text{ ns} / \overset{500 \text{ MHz}}{2 \text{ ns/ciclo}} = 25163840 \text{ ciclos}$$

$$AMAT_{DRAM} = (100 \text{ ns} + 25 \text{ ns} \cdot \underbrace{\frac{128}{8}}_{\substack{\leftarrow L_2 \\ 16}}) + 0,01 \cdot AMAT_{DISC} = (500 \text{ ns} + 503276,8) / 2 \text{ ns} = 251888,4 \text{ ciclos}$$

$$AMAT_{L_2} = \left(20 + 1 \cdot \frac{64}{8} \right) + 0,02 \cdot AMAT_{DRAM} = 5065,77 \text{ ciclos}$$

$$AMAT_{INST} = (1 + 0,01 \cdot AMAT_{L_2}) = 51,66 \text{ ciclos}$$

$$AMAT_{DATOS} = (1 + 0,04 \cdot AMAT_{L_2} + \underbrace{0,001 \cdot 40}_{\text{fallos de TLB}}) = 23,67 \text{ ciclos}$$

El AMAT es tan grande porque la ~~tasa~~ de fallos del disco (1%) es enorme.

(g)

$$CPI = CPI_{\text{base}} + CPI_{\text{dependencia de datos}} + CPI_{\text{fallos de caché}} = \text{porcentaje de Load y stores}$$

$$= 1 + \left(\underset{\substack{\uparrow \\ \text{integer}}}{0,3} \cdot 0 + \underset{\substack{\uparrow \\ \text{punto fluyente}}}{0,15} \cdot 0,7 + \underset{\substack{\uparrow \\ \text{error de predicción}}}{0,2} \cdot 0,05 \cdot 3 \right) + (AMAT_{INST} + \underset{\substack{\downarrow \\ \text{porcentaje de Load y stores}}}{0,35} AMAT_{DATOS}) =$$

$$= 1 + 0,135 + (51,66 + 0,35 \cdot 23,67) = 124,08 \text{ ciclos/instrucción}$$