

**(Subgrupos A) CUESTIONARIO PREVIO PARA ENTREGAR ANTES DE LA SESIÓN
SESIÓN PRÁCTICA 6: Jerarquía de Memoria II – Ejercicios de Caché**

Apellidos	Nombre	DNI	Fecha (dd/mm/aaaa)	Hora	Grupo

Aportados los siguientes datos de un sistema compuesto por memoria y procesador, rellene la información que se solicita a continuación. Los datos son diferentes dependiendo del DNI de cada alumno:

Alumnos con DNI acabado en 00-49: Información del sistema:

- 32 bits de bus de direcciones
- Tamaño de bloque de 16 Bytes
- Memoria caché Unificada de 2 KB de tamaño para bloques (no se contabiliza etiqueta ni bits de control).
- Política de Ubicación/Localización de Correspondencia o Mapeado Directo

Alumnos con DNI acabado en 50-99: Información del sistema:

- 32 bits de bus de direcciones
- Tamaño de bloque de 32 Bytes
- Memoria caché Unificada de 1 KB de tamaño para bloques (no se contabiliza etiqueta ni bits de control).
- Política de Ubicación/Localización de Correspondencia o Mapeado Directo

- a) Represente la dirección con los campos decodificados por el controlador de memoria caché, para los datos indicados anteriormente (indique el tamaño para cada uno de ellos) y muestre los cálculos utilizados para ello:

<i>ETIQUETA</i>	<i>ÍNDICE</i>	<i>DESPLAZAMIENTO</i>
_____ BITS	_____ BITS	_____ BITS

Cálculos:

- b) Represente gráficamente la distribución física de la memoria caché, especificando el tamaño de todos los campos. Suponga que hay un bit de control (V) además de la etiqueta. Muestre los cálculos realizados.

--	--	--

- c) Indique a continuación cómo se descomponen los bits al acceder a las siguientes direcciones:

<i>Dirección</i>	ETIQUETA (bits)	ÍNDICE (bits)	DESPLAZAMIENTO (bits)
0x00001234			
0x00000821			