

# DIE Parcial 1 – Diciembre 2020 (4 puntos)

Apellido y nombres (en ese orden):

Últimos 3 dígitos DNI + letra:

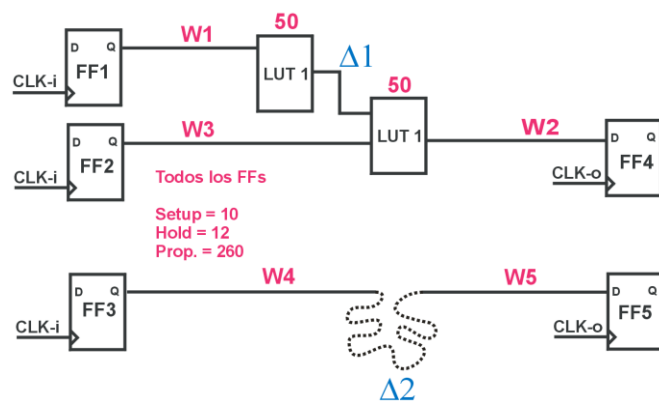
e-mail:

DIE/EPS/UAM (© [eduardo.boemo@uam.es](mailto:eduardo.boemo@uam.es))

P1 ( 1,4 p)				P2 ( 1 punto)	P3 (0,8 puntos)	P4 (0,8 puntos)
0,4	0,4	0,4	0,2			

**NOTA:** Para que el ejercicio puntúe, adjunte todos los cálculos auxiliares que le han llevado a la solución. No entregue hojas extras.

**Problema 1:** El circuito de la figura muestra un trozo crítico de un diseño mapeado en una FPGA. Los retardos de las LUTs valen 50 ps mientras que los FFs tienen: 260 ps de retardo de propagación, 10 ps de setup y 12 ps de hold. El circuito es manejado por un árbol de reloj que tiene un skew máximo de 295 ps.



Se pide calcular:

- Qué mínimo retardo  $\Delta 2$  adicional debe agregarse a la pista de retardo original  $W4+W5$  que va de la Q del FF3 a la D del FF5, de manera de asegurar que el circuito soporte el skew especificado considerando el peor caso (pesimista). Considere que cada pista tiene el retardo (en ps) que se indica en la Tabla 1.

W1	W2	W3	W4	W5
30	20	40	5	8

Tabla 1


- Cuánto debe valer como máximo el retardo  $\Delta 1$  para que el período mínimo de operación alcance 820 ps para el peor caso de skew (pesimista). Considere que cada pista tiene el retardo (en ps) que se indica en la Tabla 1.
- Cuánto vale el periodo mínimo considerando el peor caso de skew (pesimista), si los retardos de las pistas son ahora los que se indican en la Tabla 2


W1	W2	W3	W4	W5	$\Delta 1$	$\Delta 2$
20	25	90	5	8	0	80

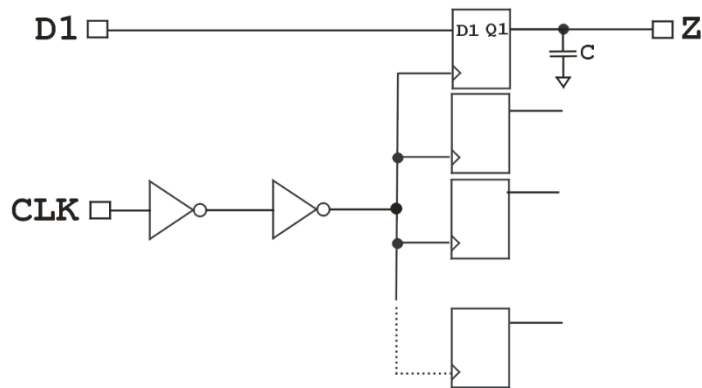
Tabla 2

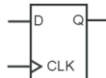
- Repita el punto b utilizando nuevamente la Tabla 1, pero siendo ahora optimista. Es decir, considerando que el skew le favorece.

Tomando como origen  $t=0$ , calcule en que instante pasa la salida **Z** de 0 a 1. Observe que Q1 tiene una carga **C** = 0,003 pF y considere despreciable la capacidad de pista. Use la tabla de retardos adjunta.

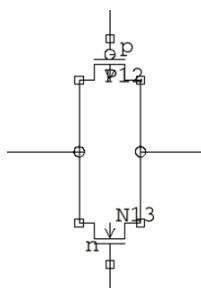
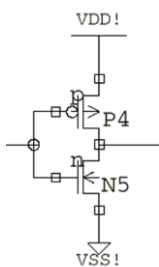
Dato	Unidad	INV
		
Dato	Unidad	A1 → Z
<u>tpd<sub>LH</sub></u>	<u>ps</u>	147
<u>tpd<sub>HL</sub></u>	<u>ps</u>	63
<u>Atpd<sub>LH</sub></u>	<u>ps/ff</u>	1, 13
<u>Atpd<sub>HL</sub></u>	<u>ps/ff</u>	6, 57

		<div>INV</div> <div></div>	
Dato	Unidad		
Fanin A1	ff		2
Fanin A2	ff		–
Fanout	ff		29
Potencia	nW/MHz	6	



				FD		
						
Dato	Unidad			Dato	Unidad	CLK → Q
Fanin D	ff	3		tpd <sub>LI</sub>	ps	309
Fanin CLK	ff	3		tpd <sub>LI</sub>	ps	375
Fanout	ff	135		Δtpd <sub>LI</sub>	ps/ff	2, 43
Potencia	nW/MHz	87		Δtpd <sub>LI</sub>	ps/ff	1, 40
				setup	ps	111
				hold	ps	1

INV Llave CMOS



**Problema 4:** Diseñe y dibuje cuidadosamente un árbol de reloj que maneje exactamente 137 FD utilizando como el componente INV como buffer de reloj. El objetivo principal debe ser minimizar el skew y el secundario reducir área. Es decir, una vez que Ud. consiga minimizar el skew (que no será exactamente cero pues 137 es un número primo), debe minimizar la cantidad de INV utilizados. Use las células del problema anterior. Considere nula las capacidades de pista. Los FDs deben disparar cuando en la pata de entrada de reloj hay un flanco de subida.