Asignatura: Electrónica y regulación automática (**Electrónica**) **Fecha:** 11/06/2014
Especialidad: Química, Materiales, Fabricación, Organización, Máquinas, Construcción, Ing. Química
Publicación de notas (preacta): 20/6/2013 **Revisión:** 25/6/2013 a las 10:30 h.
Duración del examen: 2 horas

EJERCICIO 1. (3 puntos)

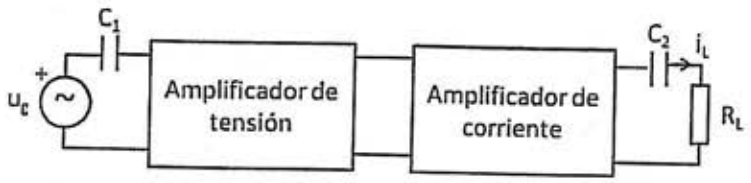
Se dispone de un amplificador de tensión cuyas características son las siguientes:

- Ganancia de tensión en vacío: $A_{uo} = 50$
- Resistencia de entrada: $R_{e1} = 1\ k\Omega$
- Resistencia de salida: $R_{S1} = 150\ \Omega$
- Capacidad parásita a la salida: $C_{p1} = 1{,}6\ nF$

A la salida de este amplificador se conecta un amplificador de corriente, cuyas características son las siguientes:

- Ganancia de corriente en cortocircuito: $A_{Icc} = 40$
- Resistencia de entrada: $R_{e2} = 100\ \Omega$
- Resistencia de salida: $R_{S2} = 1{,}5\ k\Omega$
- Capacidad parásita a la salida: $C_{p2} = 16\ pF$

A la entrada del amplificador de tensión se conecta una fuente de alterna ideal a través de un condensador de desacoplo (en serie) $C_1 = 16\mu F$. A su vez, la salida del amplificador de corriente se conecta a una carga $R_L = 500\Omega$, a través de un condensador en serie $C_2 = 8\mu F$.



Se pide:

a) Calcular la ganancia de trans-conductancia del conjunto en carga a frecuencias medias $A_T = \left[\frac{i_L}{u_g}\right]_{R_L=500\Omega}$

b) Calcular la ganancia de trans-conductancia del conjunto en cortocircuito a frecuencias medias $A_{CC} = \left[\frac{i_L}{u_g}\right]_{R_L=0}$

c) Calcular las frecuencias de corte superior e inferior del conjunto

Se dispone de una red de realimentación $\beta = 0{,}001\Omega$ que se quiere utilizar para aumentar las resistencias de entrada y salida del amplificador. Se pide:

d) Proponer el mecanismo de conexión de la red de realimentación al amplificador, dibujando el circuito resultante.

e) Calcular las nuevas resistencias de entrada y salida del circuito realimentado.

f) Calcular la nueva ganancia en carga del conjunto realimentado, así como su frecuencia de corte superior

© UPM-DIE

EJERCICIO 2. (3 puntos)

En el circuito de la figura 1, calcular la función de transferencia U_s/ U_e . Calcular y representar gráficamente la evolución de U_s sabiendo que la tensión a la entrada sigue la evolución indicada en la figura 2

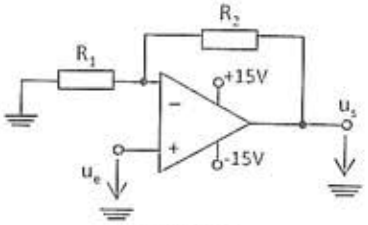


Figura 1

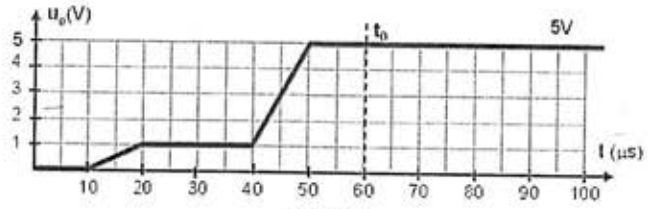
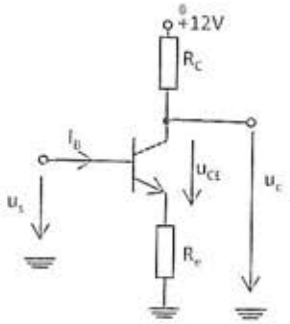


Figura 2

Se aplica dicha tensión U_s a la entrada del circuito transistorizado mostrado en la figura 3.

Indicar si el transistor se encuentra en zona de corte, lineal o de saturación en los intervalos indicados. Indíquese en cada caso el punto de trabajo del transistor.



DATOS:
R_2=2KΩ
R_1=1KΩ
R_c = Re=1kΩ
Transistor ideal
β=100

	$t < 10\mu s$	$20\ \mu s \leq t < 40\ \mu s$	$t > 60\ \mu s$
Estado del transistor			
I_c			
U_{ce}			
I_B			
U_c			

EJERCICIO 3. (4 puntos)

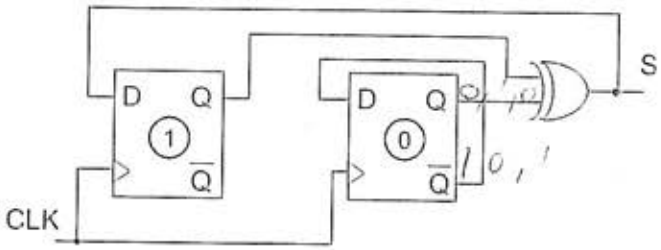
A. Se desea diseñar un circuito combinacional que realice la suma de dos números binarios (A y B) de 2 bits cada uno (sin signo). Se pide:

a.1. Indicar justificadamente el número de salidas del circuito para obtener un resultado correcto.

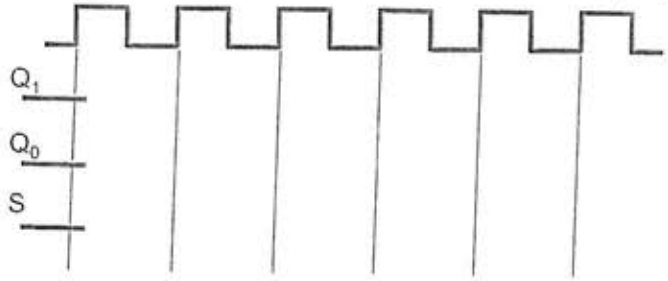
a.2. Tabla de verdad de cada salida.

a.3. Simplificar por Karnaugh y obtener la expresión para cada salida con el menor número de puertas NAND.

B. Para el circuito de la figura, se pide:



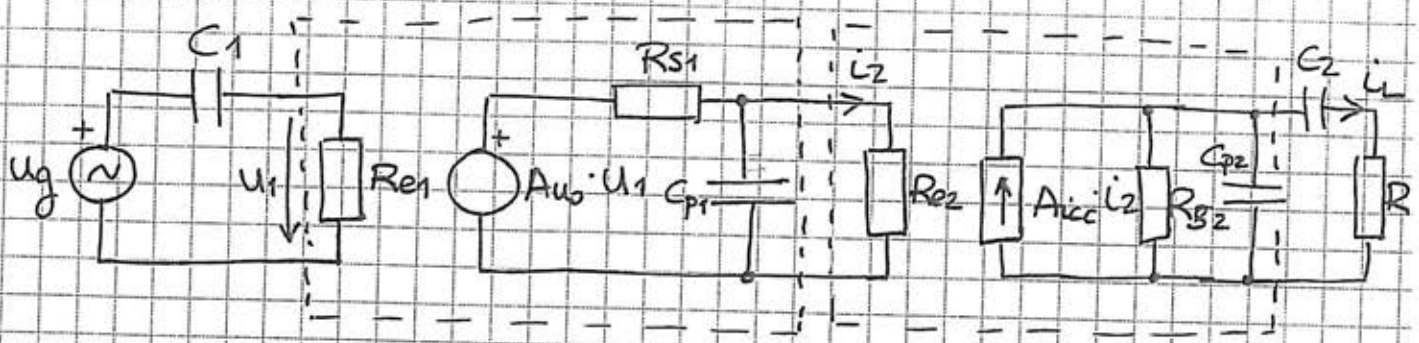
b.1. Completar el diagrama de tiempos siguiente suponiendo inicialmente Q_1=Q_0='0'.



b.2. Función que realiza el circuito.

ELECTRÓNICA Y REGULACIÓN AUTOMÁTICA 11/06/14

EJERCICIO 1



(a)

$$A_T = \frac{i_L}{u_g}\Big]_{R_L=500\Omega}$$ a frecuencias medias

$$A_T = A_{icc} \cdot \frac{R_{S2}}{R_{S2}+R_L} \cdot A_{u0} \cdot \frac{1}{R_{e2}+R_{s1}} = 6\,[\Omega]^{-1} \quad 15,6\,dB$$

(b)

$$A_{cc} = \frac{i_L}{u_g}\Big]_{R_L=0} = A_{icc} \cdot A_{u0} \cdot \frac{1}{R_{e2}+R_{s1}} = 8\,[\Omega]^{-1} \quad 18\,dB$$

(c) Frecuencias de corte

* Inferior →
  - debido a C_1: $f_{ci_{C1}} = \frac{1}{2\pi C_1 \cdot R_{e1}} = 10\,Hz$
  - debido a C_2: $f_{ci_{C2}} = \frac{1}{2\pi C_2 (R_{S2}+R_L)} = 10\,Hz$

Al ser iguales, la $f_{ci} \simeq 1,55 \cdot 10 = 15,5\,Hz$

* Superior → debido a C_{p1}

$$f_{cs_{Cp1}} = \frac{1}{2\pi C_{p1} \frac{R_{s1} \cdot R_{e2}}{R_{s1}+R_{e2}}} = 1,6\,MHz$$

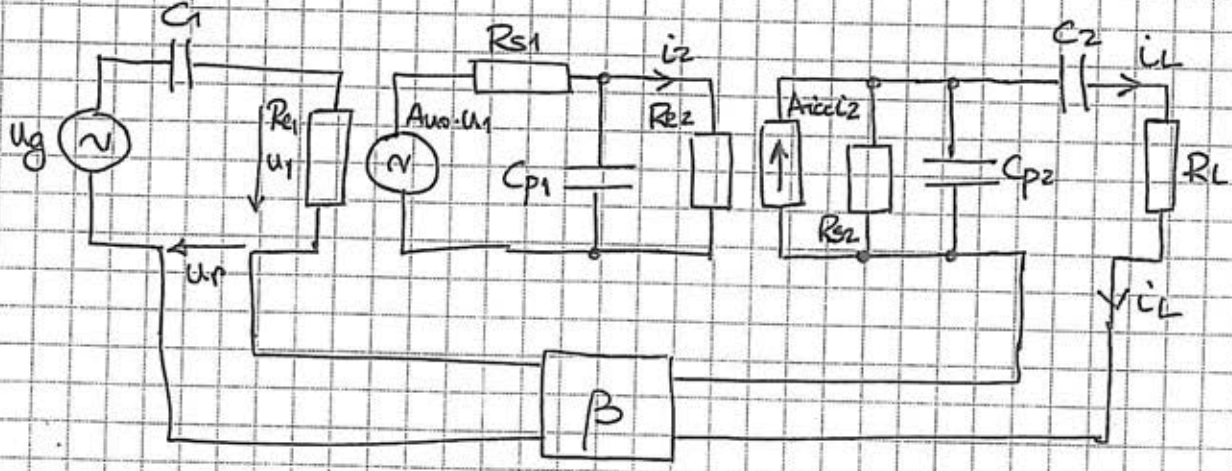
2)

→ debido a C_{p2}

$$f_{cs_{Cp2}} = \frac{1}{2\cdot\pi\cdot C_{p2}\dfrac{R_L\cdot R_{s2}}{R_L+R_{s2}}} = 26\ MHz$$

Al estar separadas por más de una década, la $f_{cs_T} = 1{,}6\ MHz$

(d) Al ser un amplificador de tensión por la entrada, habrá que conectarlo en serie, y al ser un amplificador de corriente por la salida, habrá que tomar la corriente. Así la realimentación será Realimentación de corriente en serie



(e)

$$R_e' = R_{e1}(1 + A_T\cdot\beta) = 1006\ \Omega$$

$$R_s' = R_{s2}(1 + A_{Tcc}\cdot\beta) = 1512\ \Omega$$

(f)

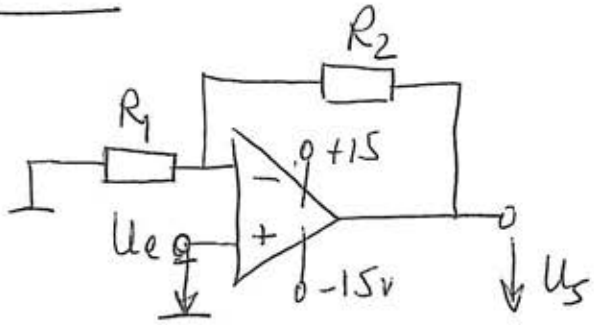
$$A_T' = \frac{A_T}{1 + A_T\cdot\beta} = 5{,}96\ [\Omega]^{-1}$$

$$f_{cs}' = f_{cs}(1 + A_T\cdot\beta) = 1{,}61\ MHz$$

Ejercicio 2

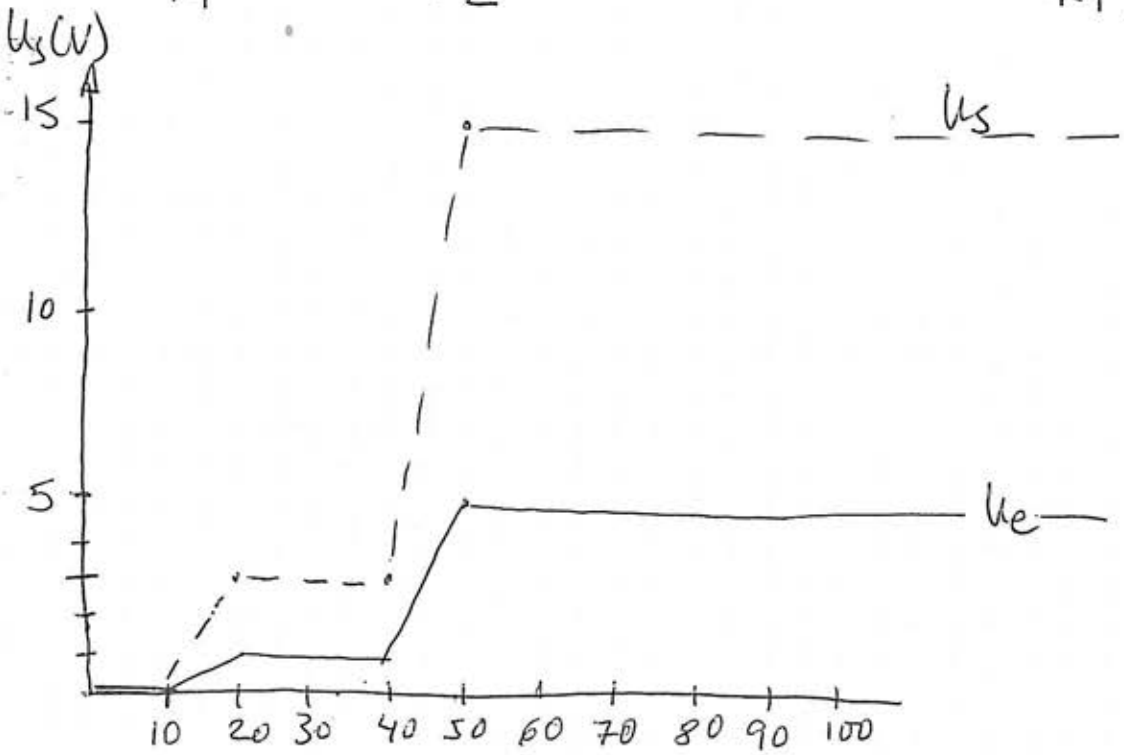
11/06/2014

2.1



Realimentación negativa : $u^+ = u^- = u_e$

$$\frac{0 - u_e}{R_1} = \frac{u_e - u_s}{R_2} \quad ; \quad u_s = u_e\left(1 + \frac{R_2}{R_1}\right) \Rightarrow u_s = 3u_e$$



2.2

Caso a : $t < 10\mu s$

$u_s = 0V = u_{BE} + I_E R_E \Rightarrow I_B = 0$ estamos al CORTE

$i_C = 0A$; $u_c = +15V$; $u_{CE} = 15V$

Caso b : $20\mu s \leq t \leq 40\mu s$.

$u_s = 3V = \cancel{u_{BE}}^{0} + I_E R_E \Rightarrow I_E = \frac{V_s}{R_E} = 3mA$

Consideramos que el transistor está en zona Activa

$I_E = I_C + I_B = (\beta + 1) I_B \rightarrow I_B \simeq 0,03\ mA$

$I_C \simeq 2,97\ mA$

$U_C = 15 - I_C R_C = 15 - 2,97 = 12,03\ V$

$U_{CE} = U_C - I_E R_E = 12,03 - 3 = 9,03\ V.$

El transistor está en zona activa.

Caso C: $t > 60\mu s$.

$U_S = +15V$

Suponemos que el transistor está en saturación

$U_S = \cancel{U_{BE}}^{0} + R_E I_E \Rightarrow I_E = 15\ mA.$

Ahora $I_C < I_B \beta$; $U_{CE} = 0$

$U_C = U_{CE} + R_E I_E = 15V$

$V_C = 15 - R_C I_C \Rightarrow I_C = 0 \Rightarrow I_B = I_E - I_C = 15\ mA$

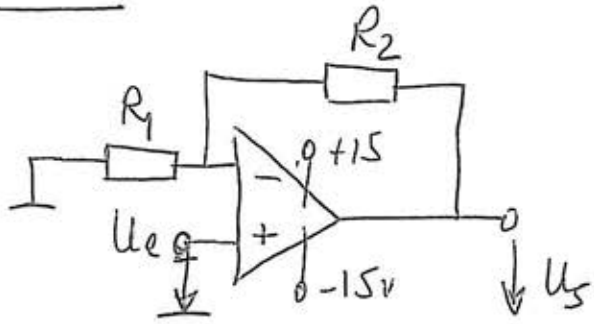
Efectivamente se cumplen las condiciones, el transistor está saturado.

	$t < 10\mu s$	$20\mu s \leq t < 40\mu s$	$t > 60\mu s$.
Estado del transistor	CORTE	ACTIVA	SATURACIÓN
I_C	0 A	2,97 mA.	0
U_{CE}	15V	9,03V	0
I_B	0 A	0'03 mA	15 mA
U_C	15V	12,03V	15V

Ejercicio 2

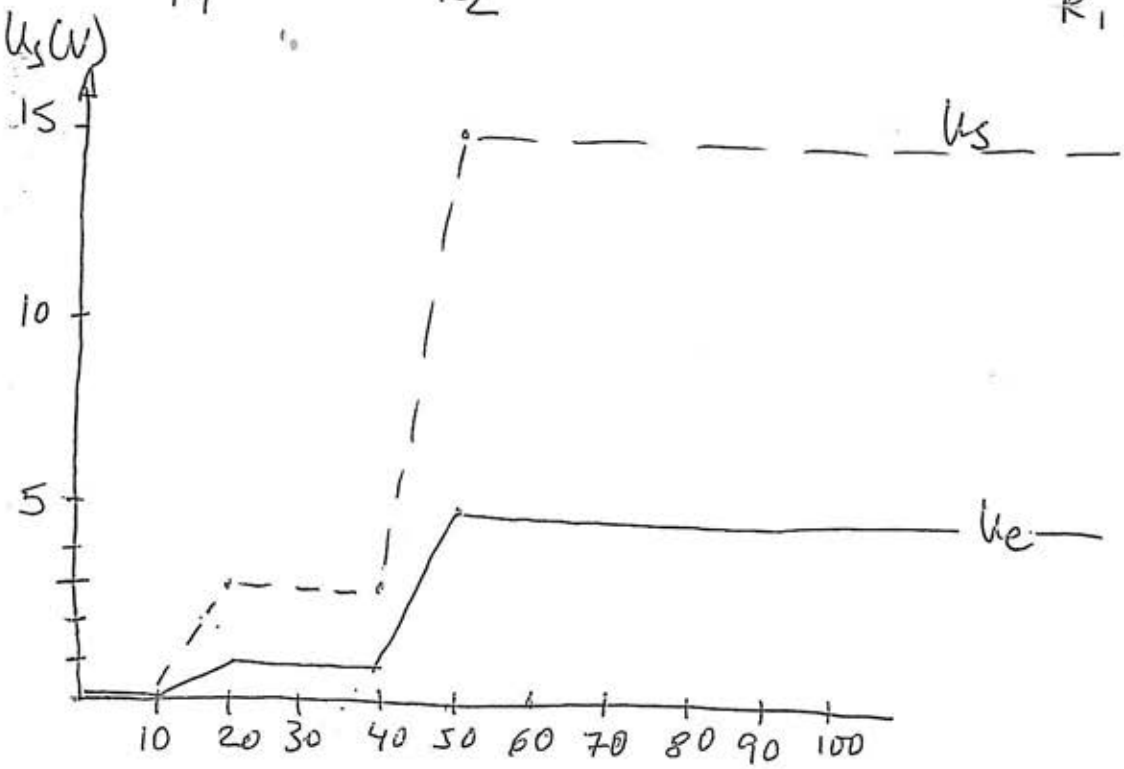
11/06/2014.

2.1



Realimentación negativa: $u^+ = u^- = 0_{eV}$

$$\frac{0 - u_e}{R_1} = \frac{u_e - u_s}{R_2} \quad ; \quad u_s = u_e\left(1 + \frac{R_2}{R_1}\right) \Rightarrow u_s = 3u_e$$



2.2

Caso a: $t < 10\mu s$

$$u_s = 0V = u_{BE} + I_E R_E \Rightarrow I_B = 0$$ estamos al CORTE

$$i_C = 0A \; ; \; u_c = +15V \; ; \; u_{CE} = 15V$$

Caso b: $20\mu s \leq t \leq 40\mu s$.

$$u_s = 3V = \cancel{u_{BE}}^{0} + I_E R_E \Rightarrow I_E = \frac{U_s}{R_E} = 3mA$$

Consideramos que el transistor está en zona Activa

$I_E = I_C + I_B = (\beta + 1) I_B \rightarrow I_B \simeq 0{,}03\ mA$

$I_C \simeq 2{,}97\ mA$

$U_C = 15 - I_C R_C = 15 - 2{,}97 = 12{,}03\ V$

$U_{CE} = U_C - I_E R_E = 12{,}03 - 3 = 9{,}03\ V.$

El transistor está en zona activa.

Caso C: $t > 60\mu s$.

$U_S = +15V$

Suponemos que el transistor está en saturación

$U_S = \cancel{U_{BE}}^{0} + R_E I_E \Rightarrow I_E = 15\ mA.$

Ahora $I_C < I_B \beta$; $U_{CE} = 0$

$U_C = U_{CE} + R_E I_E = 15V$

$U_C = 15 - R_C I_C \Rightarrow I_C = 0 \Rightarrow I_B = I_E - I_C = 15\ mA$

Efectivamente se cumplen las condiciones; el transistor está saturado.

	$t < 10\mu s$	$20\mu s \leq t < 40\mu s$	$t > 60\mu s$.
Estado del transistor	CORTE	ACTIVA	SATURACIÓN
I_C	0 A	2,97 mA.	0
U_{CE}	15 V	9,03 V	0
I_B	0 A	0'03 mA	15 mA
U_C	15 V	12,03 V	15 V

UNIVERSIDAD POLITÉCNICA
DE MADRID

INDUSTRIALES
ETSII | UPM

1º Apellido SOLUCIONES
2º Apellido (ELECTRÓNICA)
Nombre
Nº de Matrícula Nº de Grupo

EJERCICIO

Hoja nº

Asignatura ELECTRÓNICA Y REG. AUTOMÁTICA
Especialidad QUÍMICA, IQ, MAT. FAB., QZG. MAQ., CONST.
Año de carrera Fecha 11/06/2014

CALIFICACIÓN

EJERCICIO 3

A. ESTE SUMADOR SE PUEDE DISEÑAR CON DOS SUMADORES MÁS SENCILLOS DE 2 NÚMEROS DE UN SOLO BIT; O BIEN COMO UN CIRCUITO COMBINACIONAL DE 4 ENTRADAS (A_1A_0, PARA UN OPERANDO Y B_1B_0 PARA EL OTRO).

a. 1. PARA EVITAR EL DESBORDAMIENTO, EL SUMADOR HABRÁ DE TENER 3 SALIDAS: $S_2 S_1 S_0$

a 2

B_1 B_0	A_1 A_0	S_2	S_1	S_0
0 0	0 0	0	0	0
0 0	0 1	0	0	1
0 0	1 0	0	1	0
0 0	1 1	0	1	1
0 1	0 0	0	0	1
0 1	0 1	0	1	0
0 1	1 0	0	1	1
0 1	1 1	1	0	0
1 0	0 0	0	1	0
1 0	0 1	0	1	1
1 0	1 0	1	0	0
1 0	1 1	1	0	1
1 1	0 0	0	1	1
1 1	0 1	1	0	0
1 1	1 0	1	0	1
1 1	1 1	1	1	0

INDUSTRIALES
ETSII | UPM

1er Apellido SOLUCIONES
2º Apellido ELECTRÓNICA
Nombre
Nº de Matrícula Nº de Grupo
Asignatura ELECTRÓNICA Y REG. AUT.
Especialidad
Año de carrera Fecha 11/06/2016

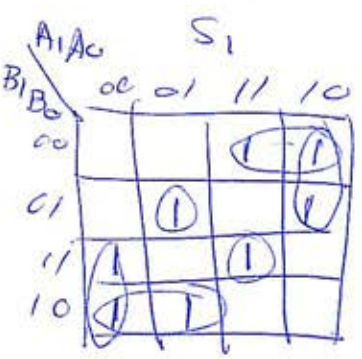
EJERCICIO

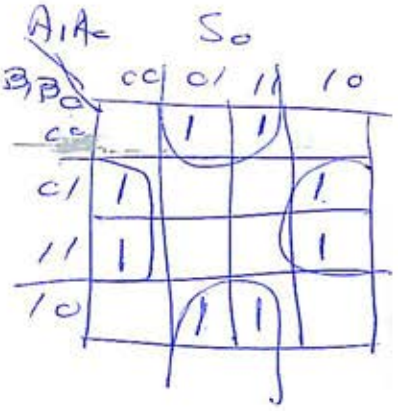
Hoja nº

CALIFICACIÓN

EJERCICIO 3 (CONT).

a.3





$S_2 = B_1A_1 + B_0A_1A_0 + B_1B_0A_0$

$S_1 = \bar{B}_1\bar{B}_0A_1 + \bar{B}_1A_1\bar{A}_0 + \bar{B}_1B_0\bar{A}_1A_0 + B_1B_0A_1A_0 + B_1\bar{A}_1\bar{A}_0 + B_1\bar{B}_0\bar{A}_1$

$S_2 = \bar{B}_0A_0 + B_0\bar{A}_0$

- CON PUERTAS NAND: (DE MORGAN)

$S_2 = \overline{B_1\bar{A}_1} \cdot \overline{B_0\bar{A}_1A_0} \cdot \overline{B_1B_0A_0}$

$S_1 = \overline{\bar{B}_1\bar{B}_0A_1} \cdot \overline{\bar{B}_1A_1\bar{A}_0} \cdot \overline{\bar{B}_1B_0\bar{A}_1A_0} \cdot \overline{B_1B_0A_1A_0} \cdot \overline{B_1\bar{A}_1\bar{A}_0} \cdot \overline{B_1\bar{B}_0\bar{A}_1}$

$S_2 = \overline{\bar{B}_0A_0} \cdot \overline{B_0\bar{A}_0}$

UNIVERSIDAD POLITÉCNICA
DE MADRID

INDUSTRIALES
ETSII | UPM

1º Apellido SOLUCIONES
2º Apellido ELECTRÓNICA
Nombre
Nº de Matrícula Nº de Grupo

EJERCICIO

Hoja nº

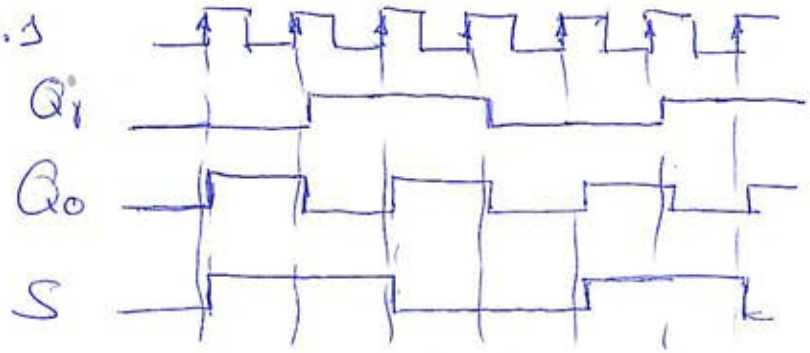
Asignatura ELECTRÓNICA Y REG. AUTOMÁTICA
Especialidad QUÍM., IQ., MAT., FAE., ORG., MAQ., CONST
Año de carrera Fecha 11/06/2014

CALIFICACIÓN

EJECICIO 3 (CONT)

B.

b.1



b.2 ES UN CONTADOR DE 2 BITS