Ensamblador

martes, 9 de septiembre de 2014 18:11

Estructura de computadores
Programación en Ensamblador

LENGUAJE MÁQUINA
- Juego de instrucciones. Formatos
- Tipos de datos
- Modos de direccionamiento
- Tipos de instrucciones

ARQUITECTURA DEL 88110
- Banco de Registros
- Memoria principal
- Modos de direccionamiento
- Juego de instrucciones

LENGUAJE ENSAMBLADOR
- Sintaxis
- Mnemónicos y etiquetas
- Instrucciones y pseudoinstrucciones
- Macros

PROGRAMACIÓN EN ENSAMBLADOR
- Estructuras de datos: - Vectores y Matrices
  - Listas
- Subrutinas: - Paso de parámetros
  - Marco de pila
  - Recursividad

Problemas y tutorías

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 1

Programación en Ensamblador
Documentación

1. Transparencias del tema (web)
2. Descripción del emulador 88110 (web+publicaciones)
3. Subrutinas: paso de parámetros y marco de pila (web+publicaciones)
4. Enunciados de problemas (web+publicaciones)

http://www.datsi.fi.upm.es/docencia/Estructura_09

Fundamentos de los computadores
Pedro de Miguel, Paraninfo/Thomson-2006 (capítulo 13)
Estructura de computadores: problemas y soluciones
García Clemente y otros, RAMA-2000 (capítulo 2)
Estructura de computadores: problemas resueltos
García Clemente y otros, RAMA-2006 (capítulo 3)

Solución de problemas:

http://www.datsi.fi.upm.es/88110

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 2

Lenguaje Máquina

- Programa está compuesto por datos e instrucciones almacenados en memoria
- **Instrucción máquina**: Es la función básica elemental que puede ejecutar un computador.
- Son cadenas de 1 y 0 (almacenadas en binario) y particulares de cada computador
- Propiedades: *(Cada instrucción realiza una sola función [illegible])*
  - Realizan una única y sencilla función
  - Tienen un número fijo de operandos
  - Autocontenidas: Contienen todo lo necesario para su ejecución (operación, operandos, dir. Resultado y dir. Sig instrucción)

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 3

Juego de instrucciones

- Conjunto de instrucciones que ejecuta directamente el computador.
- La codificación de las instrucciones deben encajar en pocos formatos. *(puede haber varios distintos)*
- Formato de instrucción: Representación de una instrucción y especificación de cada campo: *(Los formatos se adaptan al tamaño de palabra del computador (puede tener + de una).)*
  - *¿Qué?* Código de operación
  - *¿Quién?* Operandos (direcciones) *- puede estar subdividido*
    - *modos de direccionamiento*
    - *0 direcciones → sólo contiene el cod. de operación*
    - *1 dirección → instrucción que es de origen y destino*
    - *2 direcciones → 1ª destino y origen y el 2º es origen*
    - *3 direcciones → 1ª destino 2ª origen 3ª origen*

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 4

Tipos de datos

- Tipos de datos que maneja una instrucción:
  - Palabras: Es el tamaño privilegiado del computador (4 bytes) → 32 bits
  - Medias palabras (2 bytes)
  - Bytes: Cadenas de caracteres.
- Acceso a memoria:
  - Direccionable a **nivel de palabra**. Cada palabra tiene una dirección.
  - Direccionable a **nivel de byte**. Cada byte de memoria tiene una dirección.
    - Dos palabras consecutivas están separadas por el tamaño en bytes de la palabra.
    - Es el utilizado habitualmente.

standart IEEE C94
Tipos de datos
lenguaje ensamblador

- **Alineamiento a palabra**. La dirección para el acceso a palabra debe ser múltiplo del tamaño de la misma.
- Ordenación de los bytes de una palabra en memoria.
  - Little-Endian: Byte menos significativo de una palabra en la dirección menos significativa.
  - Big-Endian: Byte menos significativo de una palabra en la dirección más significativa.

Palabra: 0x10203040

Little-Endian

100	101	102	103
40	30	20	10

- significativo

Big-Endian

100	101	102	103
10	20	30	40

- significativo

12:06

standart IEEE

- Instrucción ensamblador
  - código memórico
  - nombres simbólicos

  equivalencia directa

  lo traduce un programa ensamblador

  p. fuente (simbólico) → prog. objeto (ejecutable)
- Instrucciones máquina (Binario)

ADD

abreviatura instrucción

Modos de direccionamiento

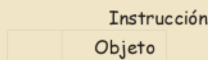
- Forma en la que se accede a una instrucción o dato.
- **OBJETO**: Instrucción o dato al que se desea acceder
- **DIRECCIÓN**: Lugar en el que reside el objeto. Puede estar almacenado en:
  - La instrucción.
  - Registro
  - Memoria

Direccionamiento Inmediato

- El objeto está contenido en la propia instrucción.

Se representa con #: ej: #4

Instrucción



- ADD .R1,#4 R1 ← R1 + 4

Direccionamiento Directo

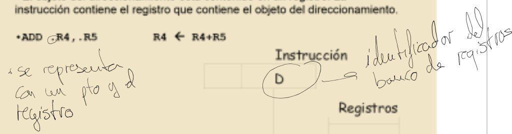
- El objeto no está contenido en la propia instrucción. La instrucción contiene el lugar (dirección) donde está almacenado el objeto.
- **ABSOLUTO**: Si la instrucción contiene la dirección completa del objeto
- **RELATIVO**: Si la instrucción contiene la dirección del objeto de forma parcial. Todos los direccionamientos relativos lo son a memoria.

Sólo contiene una parte de la instrucción

Direccionamiento Directo
Absoluto a Registro

- El objeto del direccionamiento está contenido en un registro. La instrucción contiene el registro que contiene el objeto del direccionamiento.

```
•ADD .R4,.R5          R4 ← R4+R5
```



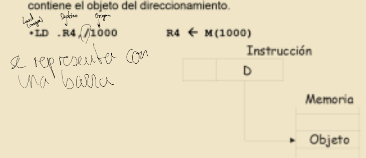
Instrucción: D → identificador del banco de registros

Registros: Objeto

Direccionamiento Directo
Absoluto a Memoria

- El objeto del direccionamiento está contenido en una dirección de memoria. La instrucción contiene la dirección completa de memoria que contiene el objeto del direccionamiento.

```
•LD .R4,/1000          R4 ← M(1000)
```



Instrucción: D

Memoria: Objeto

Direccionamientos Relativos

- El objeto del direccionamiento está contenido en una dirección de memoria. La instrucción contiene la dirección especificada en "partes".

- Dependiendo de cómo se especifique la dirección:
  - Relativo a **registro base**
  - Relativo a **PC**
  - Relativo a **registro índice**

Direccionamiento Relativo
a Registro Base

- La dirección de memoria viene especificada en dos partes:
  - **Registro Base**: Registro de propósito específico o general que contiene una dirección a memoria.
  - **Desplazamiento**: Valor entero con signo.

- La dirección efectiva se calcula:
  Dir_Efectiva = Registro_Base + Desplazamiento

- Si el registro está entre corchetes contiene una dirección de memoria

Direccionamiento Relativo
a Registro Base

```
• LD .R1,#4[.R7]          R1 ← MEM(R7+4)
```

- El registro base se carga una dirección de memoria que contiene un conjunto de datos a los que se accede conociendo su posición relativa frente al comienzo de dicha zona: Estructuras de datos.

- El rango de direcciones al que se puede acceder está limitado por el tamaño del desplazamiento.

Instrucción: R, D_{desp}

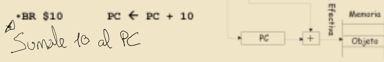
Registros CPU → + → Dir. Efectiva → Memoria: Objeto

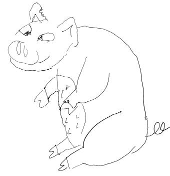
Direccionamiento Relativo a PC

- Es un direccionamiento relativo a registro base en el que el registro base es el PC. (contador de programa)
- El objeto de este direccionamiento suele ser direccionar instrucciones.
- Permite alcanzar instrucciones "cercanas" a la que se está ejecutando.
- Ejecución de saltos "cortos"

`•BR $10` PC ← PC + 10

Sumale 10 al PC





IEEE 694

- El desplazamiento se suma al PC ya incrementado

ej: BR $9

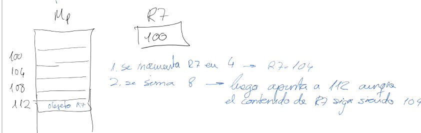
Direccionamiento Relativo a Registro Índice

- Es un direccionamiento relativo a registro base en el que el registro base se modifica:
  - Preincremento
    - `LD .R1,#8[++.R7]` R7 ← R7+4 R1 ← MEM(R7+8)   (104; 112 R7=104)
  - Predecremento
    - `LD .R1,#8[--.R7]` R7 ← R7-4 R1 ← MEM(R7+8)
  - Postincremento
    - `LD .R1,#8[.R7++]` R1 ← MEM(R7+8) R7 ← R7+4
  - Postdecremento
    - `LD .R1,#8[.R7--]` R1 ← MEM(R7+8) R7 ← R7-4
- El tamaño del incremento/decremento es igual al tamaño del objeto transferido
- Útil para recorrer vectores y matrices

1. se realizan los preincrementos o decrementos
2. se calcula la dirección
3. se calculan los posincrementos o decrementos

ej: palabra de 32 bit con redireccionamiento a nivel de byte por eso la dist. entre palabra y palabra va de 4 en 4

Útil para recorrer vectores o matrices.



Direccionamiento Indirecto

- La instrucción contiene la dirección donde está contenida la dirección donde se almacena el objeto.

a Registro

- La instrucción contiene la especificación del registro que contiene la dirección de memoria donde está almacenado el objeto

`•LD .R1,[.R4]`

R1 ← MEM(R4)

la instrucción contiene la dirección de la dirección del objeto (se podrá redireccionar n veces).

si [[R4]] cada corchete es un nivel de indirección

- Pueden añadirse autoincrementos o autodecrementos y a continuación el direccionamiento indirecto a memoria

Direccionamiento Indirecto a Memoria

- La instrucción contiene una dirección de memoria donde está contenida la dirección donde se almacena el objeto.

`•LD .R1,[/1000]`

R1 ← MEM(MEM(1000))

- P. Pila → apunta a la dirección de Mp que actúa como cima de pila

POP .R1 → saca la info de la pila y la carga en R1
PUSH .R1 → pone en la pila la info de R1

(.R1) puede ser cualquier otro direccionamiento

Direccionamiento Implícito

- La instrucción no contiene ni la dirección ni el objeto que se usa en el direccionamiento.
- En máquinas de acumulador → registro que está unido a la ALU

`•ADDA .R1`

A ← A + R1

4 posib. distintas según donde crezca y apunte la pila
→ PP (SP) apunta a la 1ª direcc. de la pila.

	pila crece hacia direcc. crecientes	pila " " direcc. decrecientes
PUSH R1	almacena R1 en la cima preincrement. el punt. de pila	" " " decrementando el SP
POP R1	quita R1 de la cima decrem. el SP	" " " incrementando SP

→ cuando SP apunta a ... de la pila.

Pila crece hacia direcciones crecientes de la memoria

la 1º direcc. libre

" " "

" decrecientes

de memoria

Juego de instrucciones

- Conjunto de instrucciones del computador.
- "Herramientas" con las que construir programas
- Debe ser completo y eficaz.
- Tipos:
  - Transferencia
  - Aritméticas
  - Lógicas
  - Bifurcaciones
  - Desplazamiento y rotación
  - De bit

Instrucciones

LD destino, Origen — cargar
ST origen, destino — guardar
Move origen, destino — mover

PUSH Origen — Carga Origen en el puntero de pila
POP Origen — Saca el 1º dato de la pila y la carga en origen.

Transferencia de datos

- Mueven datos entre registros, registros y posiciones de memoria y entre posiciones de memoria.
- No modifican los biestables de estado.
- LD, ST y MOVE

```
•LD .R2, #4[.R4]        R2 ← MEM(R4+4)
•ST .R2, #4[.R4]        MEM(R4+4) ← R2
•MOVE .R2,.R4           R4 ← R2
•MOVE [.R2],[.R4]       MEM(R4) ← MEM(R2)
```

- PUSH y POP

```
•PUSH .R1               SP ← SP-4;MEM(SP) ← R1
•POP  .R1               R1 ← MEM(SP); SP ← SP + 4
```


Bifurcaciones = Saltos

- Modifican la secuencia del programa. Lo habitual es que la siguiente instrucción que se ejecuta sea la siguiente en secuencia. En este caso no es así.
- No modifican los biestables de estado.

• Cambia la ejecución del programa
• no cambia el registro de estado

Incondicionales → Se ejecutan siempre, sin condiciones

- BR. Le sigue un direccionamiento a memoria cuyo objeto es la siguiente instrucción a ejecutar

```
•BR /1000        PC ← 1000
•BR #4[.R4]      PC ← R4+4
•BR $10          PC ← PC + 10
```

El PC no aumenta, apunta directamente a 1000

¡¡ **El PC apunta a la dirección de la siguiente instrucción !!**

Bifurcaciones Condicionales

- Bcc dir. Dir es un direccionamiento a memoria.

  Si cc = 1 entonces se ejecuta la bifurcación
  Si no se continúa en secuencia

- Cc: Z, NZ, C, NC, V, NV, P, N o alguna combinación de estos biestables.

```
•BZ /1000        Si Z = 1 PC ← 1000
•BNC #4[.R4]     Si C = 0 PC ← R4+4
•BP $10          Si S = 0 PC ← PC + 10
```

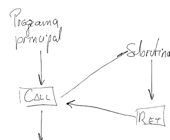

Bifurcaciones Con retorno

- Se utilizan para implementar saltos a subrutinas.
- Una vez realizada determinada función (subrutina) se debe retornar a la instrucción siguiente desde la que se bifurcó. Es necesario almacenar la dirección de retorno.
- CALL dir y RET ↗ el procesador no lo sabe así que hay que especificarlo antes.

  Salto
- En un registro de propósito general:

```
•CALL /1000      R1 ← PC ; PC ← 1000
•RET             PC ← R1
```

- No permite llamadas anidadas



Bifurcaciones
Con retorno

- En la pila:

```
•CALL /1000      SP ← SP - 4; MEM(SP) ← PC ;
                 PC ← 1000

•RET             PC ← MEM(SP) ; SP ← SP + 4
```

- Permite llamadas anidadas
- Si en la subrutina se trabaja con la pila, hay que tener en cuenta el modo de crecimiento de la pila y que la dirección de retorno ha quedado en la cima de la pila.

Aritméticas y Comparación

```
•ADD .R1, .R2      R1 ← R1 + R2; mod. flags
•SUB .R1, .R2      R1 ← R1 - R2; mod. flags
•MUL .R1, .R2      R1 ← R1 · R2; mod. flags
•DIV .R1, .R2      R1 ← R1 / R2; mod. flags
•ADDC .R1, .R2     R1 ← R1 + R2 + c; mod. flags
•SUBC .R1, .R2     R1 ← R1 - R2 - c; mod. flags
•CMP .R1, .R2      R1 - R2 ; mod. flags
```


Aritméticas y Comparación

- Fijan el modelo de ejecución del computador.
- Modelo Registro-Registro.

```
•ADD .R1,.R2       R1 ← R1 + R2; mod. Flags
•ADD .R1,#4        R1 ← R1 + 4; mod. Flags
```

- Modelo Registro-Memoria.

```
•ADD .R1,[.R2]     R1 ← R1 + MEM(R2); mod. Flags
```

operandos { - registro - memoria

- Modelo Memoria-Memoria.

```
•ADD [.R1],#4[.R2] MEM(R1) ← MEM(R1) + MEM(R2+4);
mod. Flags
```

En los operandos sólo puede haber 2 direcciones de memoria (cualquier tipo de ellos)

- Definen el número de direcciones del computador.

Lógicas

- Realizan la operación lógica indicada por el mnemónico bit a bit.
- Establecen el modelo de ejecución del computador

```
•AND .R1,.R2    R1 ← R1 AND R2; mod. Flags
•XOR .R1,#4     R1 ← R1 XOR 4; mod. Flags
•OR .R1,.R2     R1 ← R1 OR R2; mod. Flags
•NOT .R1        R1 ← NOT R1; mod. Flags
```

- Se utilizan para trabajar con máscaras → función lógica

```
•AND .R1, #1  ; Si Z = 1 el número es par
```


Desplazamiento

- Realizan desplazamientos de bits a izquierda/derecha.
- **Lógicos**.

```
•SHL .R1
```

shift left

```
•SHR .R1
```

shift right

- **Aritméticos**. Realizan una multiplicación por 2 (ASL) o división por 2 (ASR).

Aritmetic shift left/right

```
•ASL .R1          ASR .R1
```

- Dependen del sistema en el que estén representado

EJERCICIO 9:

Palabra y direccion de 32 bits.
30 registros generales.
500 instrucciones

a)- BR #8[.R7]

El Codigo de Operación ocupa 9 bits(combinacion necesaria para obtener a

El R7 ocupa 5 bits y el desplazamiento ocupa el resto(18 bits)

l menos 500 números(instrucciones))

Rotación

- Realizan rotaciones de bits a izquierda/derecha.
- Rotación.
  - ROL .R1
  - ROR .R1
- Rotación con acarreo.
  - ROLC .R1
  - RORC .R1

De bit

- Ejecutan operaciones con un bit: pone a 1 o a 0 un bit.
- CLR.I #3, .R1 ; Pone a 0 el bit 3 de R1
- SET.I #3, .R1 ; Pone a 1 el bit 3 de R1
- TEST.I #3, .R1 ; Z ← NOT(R1(3))

actúa sobre 1 bit / qué bit / donde se ubica la palabra

ARQUITECTURA 88110
Procesador

- Máquina de 3 direcciones (0: add 1: add B 2: add A,B)
  add rD, rS1, rS2
  rD ← rS1 + rS2
- Modelo de ejecución registro-registro (ALU, no jmp/ld/st)
  Destino: { Registro }
  Origen: { Registro + Registro ; Registro + Inmediato }
- Palabra de 32 bits
- ALU opera en complemento a 2
- Emulador: ejecución serie / superescalar

ARQUITECTURA 88110
Banco de Registros

- Banco general de 32 registros: r0 .. r31
  r0 cableado a 0 (siempre tiene valor 0)
  r1 guarda dirección de retorno de subrutina
  accesibles por pares en operaciones de 64 bits

  } por eso los prog. suelen ir de r2 a r31.
- PC
- PSR (*Processor Status Register*, registro de estado) / registro de control.

  PSR: 31 30 . . . 3 2 1 0

  bit 12 → *overflow* en operaciones con enteros (OVF)
  si OVF==1 → no se modifica rD
  bit 28 → acarreo (*carry – borrow*)
- Registros que decidimos reservar para función particular:
  r30 puntero de pila y r31 puntero de marco de pila

Otras instrucciones:

- NOP , no operación → durante uno o varios ciclos la máquina no hace nada.
- HALT , para la ejecución.
- WAIT , la máquina entra en espera durante una serie de ciclos

I/O

- IN .A, /n A ← (n) carga un periférico en el registro
- OUT .A, /n (n) ← A carga un registro en el periférico

Sufijo o Extensiones

- Referidos a condiciones del registro de estado { E, BNZ, ADDC
- Referidos a la transferencia de información { .I / 64; In n bits; b byte; L long (doble palabra); S short (media palabra)
- Referidos a la representación de datos { u unsigned (operación sin signo); d decimal; | float (coma flotante)

COMPUTADORES CISC Y RISC

CISC - Complex instruction set computer(juegos de instrucciones complejos)
-Su modelo de ejecución es de registro a registro

RISC - Reduced instruction set computer(juegos de instrucciones reducidos)
- Tienen alrededor de sólo 30 instrucciones, lo que hace que los programas sean mas largos para que hagan lo mismo, aun así como son instrucciones mas sencillas, la ejecución es mucho más rápida

EJERCICIO 9:
Palabra y direccion de 32 bits.
30 registros generales.
500 instrucciones

a)- BR #8[.R7]
El Codigo de Operación ocupa 9 bits(combinacion necesaria para obtener a [...]
El R7 ocupa 5 bits y el desplazamiento ocupa el resto(18 bits)
b)- ADD [.R4],#4
El codigo ocupa 9 bits
El R4 ocupa 5 bits
Inmediato(operandos) ocupa 18 bits
c)- ST .R4,/2000
El código ocupa 9 bits
El R4 ocupa 5
Los operandos ocupan 18
La dirección como necesita muchos bits es otra palabra a parte de 32 bits
d)- LD .R4,#4[.R7]
El C.O. son 9 bits
R4 y R7 son 5 bits cada uno
El desplazamiento son 13 bits

EJERCICIO 8.

Para un computador de dos direcciones con modelo de ejecución registro a regist[...]
dispone únicamente de los siguientes modos de direccionamiento: inmediato, dir[...]
instrucciones) correspondientes para las instrucciones que se muestran a continu[...]
RT2, y RT3 como registros auxiliares.

a. ADD /1000,/2000; M(1000)<-- M(1000) + M(2000) Esta operación conte[...]
Esta operación accede 6 veces a memoria.
1. Fetch de lectura
2. Leer la segunda palabra de la instrucción(1000)
3. Acceder a 1000 y coger ese dato
4. Leer la 3 palabra(2000)
5. Accede a 2000 y coge el dato
6. Guarda la información en 1000

Puede haber varias soluciones válidas:
```
LD .RT1,#1000
LD .RT2,#2000
LD .RT3,[.RT1]
LD .RT2,[.RT2]
ADD .RT3,.RT2
ST .RT3,[.RT1]
```
{ pq aquí llevan # y no /

b. CALL #4[.R7] (Carga el PC con esa dirección)
Se puede hacer:
```
MOVE .R7,.RT1
ADD .RT1,#4
CALL [.RT1]
```
Como es direccionamiento a R. Base no se modific[...]

c. SUB .R1,[#4[.R7++]] (Hace un Salto?)
Hay 2 direcciones de memoria implicadas: R1 <-- R1 - M(M(R7 + 4))
R7 <-- R7 + 4 (Post incremento[...]
```
MOVE .R7,.RT1
ADD .RT1,#4
LD .RT1,[.RT1] //acceso a memoria para obtener la direccion
LD .RT1,[.RT1] // acceso para obtener la operando
SUB .R1,.RT1
ADD .R7,#4
```

PROB1
EN un computador con palabras y direcciones de 16 bits, direccionamiento a nive[...]
tamaño de cada instruccion se indica como comentario.Considere que a partir de [...]
datos: #'0001(#'1008) #'0002(#'1009) #'0003(#'100A) #'0004(#'100B) #'000E(#'1[...]
Indique los valores sucesivos...

```
LD .R1, #100C ; 2 palabras
LD .R2, #1008; 2 palabras
SUB .R1,[.R2--]
DEC .R1
ST .R1,#4[++.R2]; 2 palabras
CMP .R1,.R2
BNZ $-6
MOVE [++.R2],[.R1++]
HALT
```
se salta hasta aquí

#'1008	#'1009	#'100A
H'0001 sac2	H'0002	H'0003

PROBLEMA 4
Suponga un procesador con palabras de 32 bits y acceso a memoria a nivel de byt[...]
a éste a la primera posicion LIBRE de la pila, indique razonadamente que hacen la[...]
ambas se indique en la figura(pag. 2 de 5)

```
LD .r1,#8[.r31]                                        r1< -- M[...]
PUSH .r1                                               M( r31)<[...]
ADD .r1,#4[.r31]                                       r1< --20+[...]
ST .r1,#8[.31]                                         M(r31 +8[...]
_______________ Son códigos independientes
LD .r2, #12[.r31]                                      r2< --30
SUB .r2, #8[.r31]                                      r2< -- 30 [...]
POP .r1        (saca de la pila el dato de la cima de la pila)   r31< --r3[...]
ADD .r1, #12[.r31]                                     r1< --2
CALL [.r1] (Guarda en PC la pila, como está vcia lo guarda     r1< --2+2[...]
     En la posición en que apunta la pila)             M(r31)<[...]
                                                       r31<--r3[...]
```

PROBLEMA 11

ESTRUCTURA DE COMPUTADORES. Ejercicios y Problemas (Instrucciones y direccionamientos) Página 3 de 5

8 Para un computador de dos direcciones con modelo de ejecución registro-registro con palabra de 32 bits y direccionamiento a nivel de byte que dispone únicamente de direccionamiento inmediato, directo a registro e indirecto a registro, realice los programas correspondientes a las instrucciones que se muestran a continuación para el computador indicado. Si es necesario utilice los registros RT1, RT2 y RT3 como registros auxiliares.

```
ADD /1000,/2000
CALL #4[.R7]
SUB .R1, [#4[.R7++]]
```

9 Dado un computador con palabras y direcciones de 32 bits, 30 registros de propósito general y 500 instrucciones. Indique el formato de las siguientes instrucciones:

a) BR #8[.R7]
b) ADD [.R4], #4
c) ST .R4, /2000
d) LD .R4,#4[.R7]

10 Sea un computador con palabras y direcciones de 32 bits, 30 registros de propósito general y 500 instrucciones. Diseñe el mínimo número de formatos de instrucción que contenga las siguientes instrucciones:

```
BNZ #10[.R4]
BNZ $10
ADD .R1, .R1, #4
LD .R4, #4[.R1]
ST .R1,/2000
```

11 Considere un computador de 32 bits y direccionamiento a nivel de byte, en el que la pila crece hacia direcciones decrecientes y el puntero de pila apunta a la primera posición libre. Todas las instrucciones del computador ocupan una palabra y la dirección de retorno de la subrutina se almacena en la pila. Dado el programa que se muestra a continuación, conteste a las siguientes preguntas. Suponga para ello que el programa principal está almacenado a partir de la dirección 0 y la subrutina a partir de la 500, que el SP tiene el valor 5000, y los datos almacenados en las direcciones 1000 a 1016 son 1, 2, 3, 4 y 5.

```
Programa principal:     Subrutina:
and .r1, #0             ld .r1, #8[.SP]
ld .r2, #1000           ld .r2, #12[.SP]
ld .r3, #5              ld .r3, #16[.SP]
push .r2                add .r1, [.r3++]
push .r3                sub .r2, #1
push .r1                bnz -12
ld .r4, #500            st .r1, #8[.SP]
call [.r4]              ret
pop .r1
halt
```

iteracion 1: r1← 0, r2← 3, r3← 1000, r1← 0+1=1, r3← 1004, r2← 4, PC← 512

iteracion 2: r1← 3, r3← 1008, r2← 3, PC← 512

1.- Indique el contenido de la pila, registros (incluido el PC y el SP) y biestable Z una vez ejecutada la instrucción call [.r4].
2.- Indique, junto al código, cómo se modifican los registros, biestables de estado y posiciones de memoria en la ejecución de las dos primeras iteraciones de la subrutina.
3.- Indique el contenido de la pila, registros (incluido el PC y el SP) y biestable Z una vez ejecutada la instrucción ret.

1000	1004	1008	1012	10[...]
1	2	3	4	5

l menos 500 números(instrucciones))

tro, palabras y direcciones de 32 bits y direccionamiento a byte que
recto a registro e indirecto a registro Realice los programas (conj. De
uación para el computador indicado. Si es necesario utilice los registros RT1,

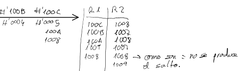
ndría 3 palabras

an el contenido de los registros

por direccionamiento a byte?)

el de palabra, se ejecuta el siguiente fragmento de código en el que el
e la dirección de memoria #'1008 se encuentran almacenados los siguientes
'100C)

• Los # son H(hexadecimal) q me he confundido



te en el que utiliza e registro r31 como puntero de pila r31=SP, apuntando
as siguientes secuencias de instrucciones suponiendo que el contenido de

(r31+8), r1<--20
:--20, r31<--r31-4(para que siga apuntando a la siguiente posicion libre)
-20 = 40
8)<-- 40 //almacena en esa dir. De memoria pero no modifica el puntero(ST)

- 20 = 10
1+4

2000 = 2002
--PC
31-4(Vuelve a apuntar a una posicion vacía(Anterior por eso -4))

016	PC	SP	Z	R1	R2	R3	5000	4996	4992	4988
	0	5000	1	0	1000	5	1000	5	0	32
	4	4996								
	8	4992								
	12	4988								
	16	4984								
	20									
	24									
	28									
	32									
	500									

ARQUITECTURA 88110
Memoria principal

- Almacena: Instrucciones + Datos
- Direccionable a nivel de byte
  - 1 palabra → 4 direcciones de memoria
- Bus de direcciones de 32 bits
  - Máxima capacidad (teórica) → 2^{32} bytes = 4 GB
  - { 0x00000000 / 0xFFFFFFFF
- Capacidad del emulador:
  - 2^{18} direcciones = 2^{18} bytes = 256 KB
  - dir de memoria { 0x00000000 / 0x0003FFFF

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 34

ARQUITECTURA 88110
Modos de direccionamiento

- SÍ tiene:
  - Directo a registro: `.Ri`
  - Inmediato: `#aaaa`
  - Relativo a registro base: `#desp[.Ri]`
  - Relativo a PC: `$xx`
  - Indirecto a registro: `[.Ri]`
- NO tiene:
  - Absoluto: `/dir`
  - Relativo a registro índice: `++, --`
  - Indirecto a memoria: `[/dir]`
  - Relativo a pila: `push / pop`

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 35

ARQUITECTURA 88110
Direccionamiento directo a registro

```
add  r1, r2, r3     ; r1 ← r2 + r3
```

equivalente en máquina de 2 direcciones, IEEE 694:

```
ADD  .R7, .R9        ; ( add r7, r7, r9 )
```

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 36

ARQUITECTURA 88110
Direccionamiento inmediato

- Puede ser con/sin signo, ambos de 16 bits: (p.10, cap 1, apartado 1.3 del manual)
  - Con signo: SIMM16
  - Sin signo: IMM16
- Se puede expresar en decimal o hexadecimal
- Ejemplo:

```
add r1, r2, -13;
             13 en binario:     0000 1101
            -13 en binario:   - 0000 1101
            -13 en binario:     1111 0011

add  r1, r2, 0xFFF3   (suma con signo)
     r2
   + FFFF FFF3 → r1

addu r1, r2, 0xFFF3   (suma sin signo)
     r2
   + 0000 FFF3 → r1
```

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 37

ARQUITECTURA 88110
Direccionamiento relativo reg. base

- Ejemplo en formato del estándar IEEE:

```
LD  .R1, #13[.R4]     R1 ← MEM(R4+13)
```

- Ejemplo en formato de 88110 (desplazamiento inmediato):

```
ld  r1, r4, 13        r1 ← MEM(r4+13)
st  r1, r4, 13        r1 → MEM(r4+13)
```

- Ejemplo en formato de 88110 (desplazamiento en registro):

```
ld  r1, r4, r10       r1 ← MEM(r4+r10)
st  r1, r4, r10       r1 → MEM(r4+r10)
```

Dpto. Arquitectura y Tecnología de Sistemas Informáticos.
Universidad Politécnica de Madrid 38

ARQUITECTURA 88110
Direccionamiento relativo a PC

• Ejemplo:

```
br  7  ;      PC ← PC + 7*4
```
(desplazamiento: 26 bits / 16 bits)

• Ejemplo en formato del estándar IEEE:

```
       ADD   .7, .5
       BR    $desp        ; PC ← et1+desp
et1:   LD    .1, [.7]
```

• Ejemplo en formato de 88110:

```
       add   r7, r7, r5
et0:   br    D            ; PC ← et0 + 4*D
       ld    r1, r7, 0
```


SIA
CHANDELIER

ARQUITECTURA 88110
Direccionamiento indirecto a registro

En el 88110 solo existe en los saltos:

• Ejemplo en formato del estándar IEEE:

JMP [.R10] ; PC ← R10

• Ejemplo en formato del 88110:

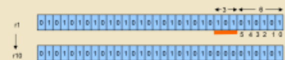
jmp (r10) ; PC ← r10

ARQUITECTURA 88110
Direccionamiento campos de bit

En ciertas instrucciones del 88110 se pueden seleccionar:
- bits individuales
- campos de bit

• Ejemplo en formato del estándar IEEE / 88110:

CLR.I3 .R10, .R1, 6 / clr r10, r1, 3<6>



• Otro ejemplo (bits individuales):

```
bb0  3, r8, 7 ;  Si (bit3 de r8)== 0 → PC ← PC + 4*7
```


ARQUITECTURA 88110
Juego de instrucciones

Tipos de instrucciones en el 88110:

- Lógicas (`or, and, xor, mask`)
- Aritméticas (`add, sub, addu, subu, muls, mulu, divs, divu, cmp`)
- Bifurcaciones (`bb0, bb1, br, bsr, jmp, jsr`)
- Transferencia (`ld, st, ldcr, stcr, xmem`)
- Campos de bit (`clr, set, ext, extu, mak, rot`)
- Coma flotante (`fadd, fsub, fmul, fdiv, fcvt, flt, int, fcmp`)

Instrucción específica del emulador: `stop`

ARQUITECTURA 88110
Instrucciones lógicas

Lógicas: `or, and, xor, mask`

INST	Operandos	Ext
or and xor	rD, rS1, rS2	c
	rD, rS1, IMM16	u
mask	rD, rS1, IMM16	u

And

```
c: complemento a 1 de rS2
u: Opera con los 16 bits más significativos de rS1
```

(NOTA: en las operaciones lógicas con `IMM16`, el dato inmediato se extiende con `0x0000` para `or`, `xor` y `mask` y con `0xFFFF` para la instrucción `and`)

ARQUITECTURA 88110
Instrucciones aritméticas (I)

Aritméticas: **add, sub, addu, subu,** muls, mulu, divs, divu, cmp

INST	Operandos	Ext	
add	rD, rS1, rS2	ci,co,cio	causan excep.
sub	rD, rS1, SIMM16		overflow (OVF)
addu	rD, rS1, rS2	ci,co,cio	
subu	rD, rS1, IMM16		

```
ci: opera con acarreo de entrada (bit28 de PSR)
co: actualiza el flag de acarreo (bit28 de PSR)
cio: equivale a usar ci+co
```


ARQUITECTURA 88110
Instrucciones aritméticas (II)

Aritméticas: add, sub, addu, subu, **muls, mulu, divs, divu,** cmp

```
muls   rD, rS1, rS2      ; excep. OVF
mulu { rD, rS1, rS2
     { rD, rS1, IMM16
mulu.d rD, rS1, rS2      ; d.p. en rD
divs { rD, rS1, rS2      ; excep. div por 0
     { rD, rS1, SIMM16
divu { rD, rS1, rS2      ; excep. div por 0
     { rD, rS1, IMM16
divu.d rD, rS1, rS2      ; d.p. en rS1 y rD
```


ARQUITECTURA 88110
Instrucciones aritméticas (III)

Aritméticas: add, sub, addu, subu, muls, mulu, divs, divu, **cmp**

```
cmp { rD, rS1, rS2
    { rD, rS1, SIMM16
```

rD	nh	he	nb	be	hs	lo	ls	hi	ge	lt	le	gt	ne	eq	0	0
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0

(resto de bits a '0')

```
eq: 1 si y solo si rS1 = rS2
ne: 1 si y solo si rS1 ≠ rS2
gt: 1 si y solo si rS1 > rS2 (con signo)
. . . . . . . . . . . . . .

hi: 1 si y solo si rS1 > rS2 (sin signo)
. . . . . . . . . . . . . .
```


ARQUITECTURA 88110
Bifurcaciones/saltos

Bifurcaciones (bb0, bb1, br, bsr, jmp, jsr)

INST	Operandos	
bb0 bb1	B,rS1,D16 B,rS1,D16	PC ← PC+4*D16 si bit B de rS1= → 0 / → 1
br	D26	PC ← PC+4*D26
bsr	D26	r1←PC+4;PC←PC+4*D26
jmp	(rS1)	PC←rS1 (alineado)
jsr	(rS1)	r1←PC+4;PC←rS1 (alineado)

ARQUITECTURA 88110
Transferencia (memoria)

Transferencia (ld, st, ldcr, stcr, xmem)

INST	Operandos	Ext. / explicación
ld	rD, rS1, SIMM16 rD, rS1, rS2	b,bu h,hu d
st	rD, rS1, SIMM16 rD, rS1, rS2	b,h,d
ldcr	rD	rD ← PSR
stcr	rS1	PSR ← rS1
xmem	rD, rS1, rS2	rD ↔ MEM(rS1+rS2)

ARQUITECTURA 88110
Campos de bit

Campos de bit (`clr, set, ext, extu, mak, rot`)

INST	Operandos
clr set ext extu mak	rD, rS1, W5<O5> rD, rS1, rS2
rot	rD, rS1, <O5> rD, rS1, rS2

ARQUITECTURA 88110
Instrucciones de coma flotante

Coma flotante (`fadd, fsub, fmul, fdiv, fcvt, flt, int, fcmp`)

INST	Operandos	explicación
fadd.xxx fsub.xxx fmul.xxx fdiv.xxx	rD, rS1, rS2	x=s $\bar{x}$=d x=d $\bar{x}$=s
fcvt.x$\bar{x}$ flt.xs int.sx	rD, rS2	
fcmp.sxx	rD, rS1, rS2	

Pueden generar excepciones: Overflow/Underflow/NaN/Div0

ARQUITECTURA 88110
Ensamblador/Cargador

•Ensamblador: Programa que se encarga de "traducir" un programa escrito en lenguaje ensamblador a lenguaje máquina.

`etiqueta:        instruccion_ensamblador        ; Comentarios`

•`Instrucción_ensamblador:` Puede ser una instrucción-máquina o una pseudoinstrucción.

•Pseudoinstrucción:
- Instrucción para el programa ensamblador.
- No se traduce en una instrucción en memoria.
- Indica al ensamblador cómo debe generar el código-máquina.

ARQUITECTURA 88110
Pseudoinstrucciones

•Org n: Indica que el código que le sigue se almacene en la posición de memoria n.

•Res n: Indica que se reserven n bytes en memoria. N debe estar alineado a palabra.

•Data a, b, c, ...: Inicializa las posiciones de memoria con los valores a, b y c.

•Data "texto": Inicializa las posiciones de memoria con la cadena de bytes texto. Asegura que la siguiente palabra en memoria está alineada (véase ejemplo).

•Low(etiqueta o inmediato): Devuelve los 16 bits menos significativos de la dirección asociada a la etiqueta o dato inmediato.

•High(etiqueta o inmediato): Devuelve los 16 bits más significativos de la dirección asociada a la etiqueta o dato inmediato.

ARQUITECTURA 88110
Ejemplo "data" (1)

```
INI:      ld    r3, r0, 400        ; "data.ens"
          or    r2,r0,low(numeros)
          or.u  r2,r2,high(numeros)
          stop
          org     400
          data    0x01020304

          org     412
          res 4
          data    "SSOO"
          data    "1234567890abcdefgh\n\0\t"
numeros:  data    15, 0x7AF, -5
```

```
practica@avellano% 88110e -o data.bin data.ens
88110.ens-INFO: Compilando data.ens ...
88110.ens-INFO: Compiladas 12 lineas
88110.ens-INFO: Generando Codigo...
88110.ens-INFO: Programa generado correctamente
practica@avellano%
```

ARQUITECTURA 88110
Ejemplo “data” (2)

```
practica@avellano% mc88110 data.bin
 PC=0                ld        r03,r00,400       Tot. Inst: 0    ¡¡ Ciclo : 1
 FL=1  FE=1  FC=0  FV=0  FR=0
 R01 = 00000000 h R02 = 00000000 h R03 = 00000000 h R04 = 00000000 h
 R05 = 00000000 h R06 = 00000000 h R07 = 00000000 h R08 = 00000000 h
 R09 = 00000000 h R10 = 00000000 h R11 = 00000000 h R12 = 00000000 h
 R13 = 00000000 h R14 = 00000000 h R15 = 00000000 h R16 = 00000000 h
 R17 = 00000000 h R18 = 00000000 h R19 = 00000000 h R20 = 00000000 h
 R21 = 00000000 h R22 = 00000000 h R23 = 00000000 h R24 = 00000000 h
 R25 = 00000000 h R26 = 00000000 h R27 = 00000000 h R28 = 00000000 h
 R29 = 00000000 h R30 = 00000000 h R31 = 00000000 h
88110>
```


ARQUITECTURA 88110
Ejemplo “data” (3)

```
88110> e
       Fin ejecución
 PC=16          instrucción incorrecta    Tot. Inst: 4    ¡¡ Ciclo : 62
 FL=1 FE=1 FC=0 FV=0 FR=0
 R01 = 00000000 h R02 = 000001BC h R03 = 01020304 h R04 = 00000000 h
 R05 = 00000000 h R06 = 00000000 h R07 = 00000000 h R08 = 00000000 h
 R09 = 00000000 h R10 = 00000000 h R11 = 00000000 h R12 = 00000000 h
 R13 = 00000000 h R14 = 00000000 h R15 = 00000000 h R16 = 00000000 h
 R17 = 00000000 h R18 = 00000000 h R19 = 00000000 h R20 = 00000000 h
 R21 = 00000000 h R22 = 00000000 h R23 = 00000000 h R24 = 00000000 h
 R25 = 00000000 h R26 = 00000000 h R27 = 00000000 h R28 = 00000000 h
 R29 = 00000000 h R30 = 00000000 h R31 = 00000000 h
88110> v 400

      400      04030201    00000000    00000000    00000000
      416      53534F4F    31323334    35363738    39306162
      432      63646566    67680A00    09000000    0F000000
      448      AF070000    FBFFFFFF    00000000    00000000
      464      00000000    00000000    00000000    00000000
88110>
```


Es lo que hace el programa de la pág. 53

ARQUITECTURA 88110
Macroinstrucciones (“macros”)

- Conjunto de sentencias a las que se le asigna un nombre y se les pasa un conjunto de argumentos.
- Cuando aparece la invocación de la macro se sustituye en fase de ensamblado la macro por el conjunto de sentencias declarado en la macro cambiando los parámetros declarados por los que se pasan en la invocación.

```
Nombre_de_macro: MACRO(arg1, arg2, ..., argn)
    Conjunto de instrucciones
    Que componen la macro
ENDMACRO

swap: MACRO(ra,rb)
        or r1,ra,ra
        or ra,rb,rb
        or rb,r1,r1
ENDMACRO
```


ARQUITECTURA 88110
Macroinstrucciones (“macros”) II

- Una macro debe haberse definido previamente.
- Se permiten macros anidadas.
- No se permite la definición de etiquetas dentro de una macro.
- Se utilizan para encapsular pequeños fragmentos de código para los que no merece la pena construir una subrutina.

ESTRUCTURAS DE DATOS
Vectores: Ej. 1. Suma de los elementos de un vector

Variables: SUMDOS(datos)
N(numero de datos)
RESULT(resultado, devuelve -1 en algun caso)
OVF-SI =1 r30=1
Si =0 r30=0

Estructura del Programa:
- Cargar direcciones e inicializar registros.
- Bucle
- Almacenar resultados
- OVF

```
LEA:  MACRO(ra, eti)
        Or ra,ro,low(eti)
        Or.u ra, ra, lenght(eti)
      ENDMACRO

DBNZ: MACRO(ra,eti)
        Sub ra, ra, 1
        Cmp r4, ra, 0
        Bbo 2, r4, eti
      ENDMACRO
```


Programa.

```
LEA(r20,N); r20<--N (direccion de memoria que contiene el numero de datos)
LEA(r21,SUMDOS); r21<--SUMDOS(direccion de los datos)
LEA(r22,result); r22<--RESULT(direccion del resultado)
Ld r5,r20,r0; r5<--M(r20) r5 contiene el número de datos
Xor r10,r10,r10 ; r10<--0
;
Comienzo del bucle

Ld r11, r21, r0;  r11<--M(r21)
Add r21,r21,4; incrementar puntero a datos
Addu.co r10, r10, r11; sumo dato  (genera acarreo de salida para saber si hay desbordamiento o no)
Ldcr r4; r4<-- PSR (registro de estado)
Bb1 28, r4, Overflow; si hay acarreo se salta, si no(sig) ---se ve si el bit 28 es uno, si es así se crea desbordamiento
DBNZ(r5,bucle)

St r10, r22, r0; M(r22)<-- r10
Add r30, r0, 0; r30<--0
Br final
Overflow:add r30, r0 <-- -1
Final: stop
```

ESTRUCTURAS DE DATOS

Matrices: Ej. 2. Suma de los elementos cada columna de la matriz

Ejemplo 2

LEA carga la dirección y ld el contenido de ésta

```
Org 0
; poner a 0 el vector resultado
LOAD (r2, COLUMNAS); r2<--N
LEA(r3, VSUMA); r3<--VSUMA
Add r1, r0, 0; r1<--0(para hacer limpieza en doble precisión, necesitamos dos registros a 0, el r0(que  está siempre a 0) y r1)
St.d r0,r3,0
Add r3, r3, 8
DBNZ (r2, poner_cero)
; inicializar contadores y punteros
LEA (r2, MATRIZ); r2<--MATRIZ
LOAD(r7,FILAS); r7<--M
Bucle-fila: LEA(r3,VSUMA); r3<--VSUMA
            LOAD (r8, COLUMNAS); r8<--N
;hacer sumas y almacenad
Bucle-Columna: ld r11, r2, 0;  r11<--elemento
               ; primero la parte baja
                   ld r10, r3, 0; r10<--M(r3)
                  addu.co r10, r10, r11
                   st r10, r3, 0;  M(r3)z--r10
               ;y luego la parte alta
                  ld r10, r3, 4; r10<--M(r3+4)
                 addu.ci r10, r10, r0
                 st r10, r3, 4; M(r3+4)<-- r10
;incremento punteros y decremento contadores
 add r2, r2, 4
 add r3, r3, 8
 DBNZ(r8,bucle-columna)
 DBNZ(r7, bucle-fila)
 stop
```

cmp = comparar

ESTRUCTURAS DE DATOS

Listas: Ej. 3. Inserción de un nuevo elemento en una lista compacta y ordenada

Ejemplo 3

Ejemplo 4

```
Org 0
Or r20, r0, low(NOMBRE)
Or.u r20, r20, high(NOMBRE); r20<-- NOMBRE
Or r21, r0, low(LONG)
Or.u r21, r21, high(LONG); r21<--LONG
Or r22, r0,low(NUEVO)
Or.u r22. r22, high(NUEVO); r22<-- NUEVO
Ld r5, r22, r0
Ld r6, r21, r0
Buscar: cmp r3, r6, 0
        bb1 2, r3, insertar
        ld r4, r20, r0
        cmp r3, r4, r5
        bb1 2, r3, final
        add r20, r20, 4
        sub r6, r6, 1
        br buscar
Insertar: st r5, r20, 0
          ld r6, r21, r0
          add r6, r6, 1
          st r6, r21, r0
Final: stop
```

ESTRUCTURAS DE DATOS

Listas: Ej. 4. Inserción de un nuevo elemento en una lista encadenada y ordenada

Subrutinas

- Parte de código cerrado, con especificación bien definida, que se puede utilizar desde varios puntos de un programa o diferentes programas.
- Una vez ejecutado el código de la subrutina se debe retornar "al lugar desde el que se llamó".
- Activación de la subrutina:
  - Paso de parámetros.
  - Salvaguarda de registros. Habitualmente lo realiza el programa llamante.
  - Salvaguarda del PC
  - Bifurcación.

Subrutinas

•Tipos de variables que utiliza una subrutina:
- •Variables **globales**: Se crean cuando arranca el programa y tienen validez durante toda la vida del mismo. Cualquier subrutina puede acceder a estas variables.
- •Variables **locales** a una subrutina: Se crean cada vez que se activa la subrutina y se destruyen cuando se finaliza cada ejecución. Solo la subrutina que las crea puede acceder a ellas.

•Parámetro: Dato de entrada/salida de una subrutina que es necesario para su operación:
- •Por **valor**: Se pasa el dato necesario para su operación.
- •Por **dirección**: Se pasa la dirección de memoria en la que está contenido el dato/resultado necesario para la operación.

Subrutinas: Paso de parámetros
En registros

•El llamante y la subrutina "acuerdan" un conjunto de registros de propósito general para intercambiar los datos y resultados.

•Rápido

•Limitado en el tipo y el número de parámetros.

•Llamante
```
ld r2, r20, 0
ld r3, r20, 4
bsr suma
```

Subrutina
```
suma:  add r2, r2, r3
       jmp (r1)
```


Subrutinas: Paso de parámetros
En variables globales

•Llamante
```
num1:     res 4
num2:     res 4
bsr suma
```

Subrutina
```
suma:  or r20, r0, low(num2)
       or.u r20,r20,high(num2)
       ld r5,r20,0
       or r20, r0, low(num1)
       or.u r20,r20,high(num1)
       ld r6,r20,0
       add r5, r5, r6
       st r5, r20, r0
       jmp(r1)
```


Subrutinas: Paso de parámetros
En variables globales

•El llamante y la subrutina "acuerdan" un conjunto de variables globales, puesto que son visibles desde todas las subrutinas, para intercambiar los datos y resultados.

•Sencillo.
•Limitado en subrutinas de librería y genera problemas de reentrancia

Subrutinas: Paso de parámetros
En la pila

•Resuelve las limitaciones que tienen los sistemas anteriores.

•El llamante introduce los parámetros mediante PUSH

•Ejecuta la llamada a subrutina (CALL o bsr)

•La subrutina recoge los parámetros accediendo a la pila utilizando direccionamiento relativo a registro base.

•Si la dirección de retorno se almacena en la pila, se debe asegurar que al realizar el retorno, está en la cima de la pila.

Subrutinas: Paso de parámetros
En la pila

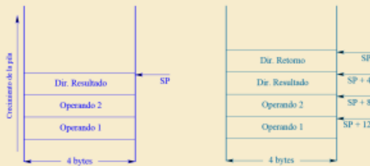
•Llamante

```
RESULT: RES 4
parámetro
    ...
PUSH .R1
PUSH .R2
LD .R1,#RESULT
PUSH .R1
CALL /SUMA

•
```

Subrutina

```
SUMA:  LD .R5, #8[.SP] ;

LD .R6, #12[.SP]; parámetro
ADD .R5, .R6
LD .R6, #4[.SP]
ST .R5,[.R6] ; resultado
RET
```


Subrutinas: Paso de parámetros
En la pila



88110: Gestión de la pila

- 88110 tiene limitaciones:
  - No tiene puntero de pila, por tanto no tiene PUSH ni POP: el número y tipos de parámetros es limitado.
  - Almacena la dirección de retorno en r1: el número de llamadas anidadas es limitado.
- Soluciones:
  - Se asigna un registro de propósito general como puntero de pila: r30.
  - Se crean dos macros: PUSH y POP
- El protocolo que se muestra en la siguiente transparencia es obligatorio si hay llamadas anidadas.

88110: Gestión de la pila

```
PUSH: MACRO(ra)
    subu r30, r30, 4
    st   ra, r30, 0
ENDMACRO

result: res 4
      ...
PUSH(r1)
PUSH(r2)
or r1,r0,low(result)
or.u r1,r1,high(result)
PUSH(r1)
bsr suma
```

```
POP: MACRO(ra)
       ld   ra, r30, 0
       addu r30, r30, 4
      ENDMACRO

suma:  PUSH(r1)
       ld r5, r30, 8
       ld r6, r30, 12
       add r5, r5, r6
       ld r6, r30, 4
       st r5, r6, 0
       POP(r1)
       jmp(r1)
```


Marco de pila

- **Marco de pila:** Conjunto de datos privados a una subrutina que incluye, parámetros, dirección de retorno y variables locales.
- Es necesario conocer cómo se organiza la información en la pila en un lenguaje de alto nivel.
- En los ejemplos anteriores, si es necesario almacenar información en la pila el puntero de pila varía a lo largo de la ejecución de la subrutina
- Por ejemplo, el desplazamiento para acceder a un parámetro sería diferente en distintos puntos de una subrutina.

Marco de pila

- Se dedica un registro que apunta a una posición conocida del marco de pila: **puntero de marco de pila** (*frame pointer* o FP). En 88110 es r31.
- Si hay llamadas anidadas, cada una de las llamadas tendrá su propio FP.
- Al entrar en la subrutina hay que asegurar que el marco de pila de la subrutina llamante no se destruye.
- Se debe crear el espacio necesario para variables locales.
- Se deben realizar las inicializaciones de las variables locales.

FP - Marco de pila: puntero que apunta a la dirección de retorno de la subrutina; o sea4 cuando se acaba de ejecutar la subrutina lo que hace es volver a la ejecución del programa principal justo donde lo había dejado.

Activacion de la subrutina y creacion del marco de pila
- Almacenar dir. De retonro(que está en r1)
- Guardar FP antiguo(" " r31)
- Crear marco de pila
  - Establecer el nuevo valor de FP(de r31)
  - Recuperar espacio en pila para las variables locales
  - Inicializar variables locales
- Codigo de la subrutina

Los parámetros en la pila se borran igual que en los compiladores.

Destruccion del marco de pila y retorno de la subrutina.
- Restaurar puntero de pila(r30)
- Recuperar FP antiguo(r31)
- " " direccion de retorno
- Retorno subrutina

Marco de pila

```
void vector (int a[], int b [])
{
      int vector_local[2];        /* Vector de enteros
                                    de una palabra (4 bytes) */
      short entero_16bits = 0; //Entero de dos bytes
      char un_byte;             // Variable de un byte
      … … … …
```


Marco de pila: creación

```
vector: PUSH (r1)          ; Guarda la dir. de retorno
        PUSH(r31)          ; Guarda el puntero al marco
                           ; de pila del llamante
        or r31, r30, r0    ; Crea el nuevo marco de pila
                           ; a partir de SP (r30)
        subu r30, r30, 12  ; Reserva 12 bytes para
                           ; variables locales
        st.h r0, r31, -10  ; Inicializ. de entero_16bits
        ; Inicio del código de la subrutina
        ld r6, r31, 12     ; Acceso la dirección de
                           ; comienzo del vector b
        … … …
```


Marco de pila

Marco de pila: destrucción

```
        or r30, r31, r0    ; Restaura el puntero de pila
                           ; (r30) al valor del puntero
                           ; de marco (r31)
        POP(r31)           ; Recupera el puntero de
                           ; marco del llamante
        POP(r1)            ; Recupera la dir. de retorno
        jmp(r1)            ; Retorno de subrutina
```

Marco de pila

Parámetros: otras consideraciones

- El orden en el paso de parámetros es un acuerdo entre la subrutina llamante y la llamada.
- En el ejemplo anterior el parámetro a está en la cima de la pila al realizar la llamada a subrutina, tal y como lo realizan los lenguajes de programación de alto nivel.
- El parámetro que está en la cima siempre ocupa la misma posición en la pila independientemente del número de parámetros. Utilizando este se puede acceder al resto.
- Este acuerdo es útil para subrutinas con número variable de parámetros: printf de la librería de C.

Parámetros: funciones

- Funciones: subrutinas que tienen un valor de retorno:
  - Indica el estado de ejecución de la función.
  - Es una función matemática y es su resultado.
- Estos valores de retorno se utilizan inmediatamente:
  - Comprobar el estado.
  - Introducir el resultado en una expresión.
- Por estas razones se utilizan registros y, habitualmente, el valor de retorno no suele ser un tipo complejo de datos (estructura).

Recursividad

- Una subrutina recursiva es la que en su ejecución tiene llamadas a sí misma.
- La recursividad se utiliza para resolver
  - funciones matemáticas cuya definición es recursiva (por ejemplo el factorial).
  - Problemas que requieren almacenamiento en estructuras de datos recursivas (árboles, sistemas de ficheros basados en directorios, etc.)
- Hay que tener en cuenta:
  - Caso general: incluye la llamada a la propia función con diferentes parámetros a los que se recibieron.
  - Caso particular: no se realiza la llamada recursiva.