

# FUNDAMENTOS DE ELECTRICIDAD Y ELECTRÓNICA

Curso 2013-2014

## RELACIÓN DE PROBLEMAS DEL TEMA IV

4.1. En los siguientes circuitos determina en qué región de operación se encuentra el transistor y los valores de  $I_B$ ,  $I_C$ ,  $I_E$ ,  $V_{BE}$ ,  $V_{CE}$  y  $V_{BC}$ . Todos los transistores son de Si con  $\beta_F = 100$ .

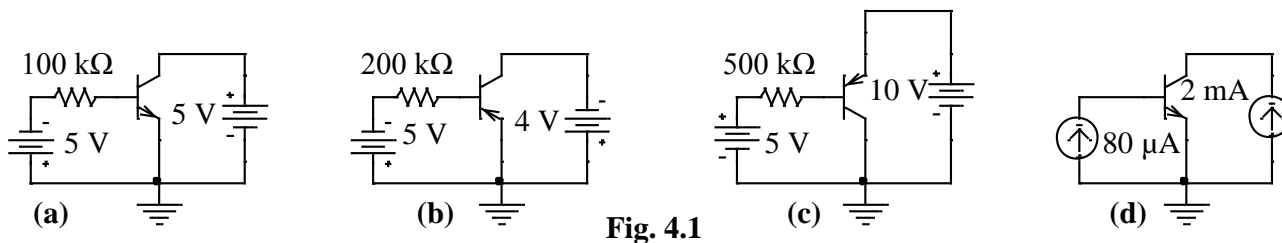


Fig. 4.1

4.2. El transistor de Si de la figura 4.2 tiene una ganancia  $h_{FE} = 110$ . Con los siguientes valores:  $V_{BB} = 6\text{ V}$ ,  $V_{CC} = 20\text{ V}$ ,  $R_B = 40\text{ k}\Omega$ ,  $R_C = 1,5\text{ k}\Omega$ ,  $R_E = 0,5\text{ k}\Omega$

- Calcule  $I_B$  e  $I_C$  suponiendo que el transistor trabaja en región activa.
- Calcule  $V_{CE}$  y compruebe que la suposición anterior es cierta.
- Si  $V_{BB} = 10\text{ V}$  calcule  $I_B$ ,  $I_C$  y  $V_{CE}$  suponiendo que el transistor trabaja en activa y compruebe que no es así. Determine de nuevo los valores suponiendo saturación y compruebe que así es.

4.3. El transistor de Si de la figura 4.3 tiene una  $\beta_F = 100$ . Determine la región de trabajo y calcule las corrientes del transistor y la tensión  $V_{CE}$ . Datos  $V_{BB} = 5\text{ V}$ ,  $V_{CC} = 10\text{ V}$ ,  $R_B = 100\text{ k}\Omega$ ,  $R_C = 3\text{ k}\Omega$ . Repita el problema con  $R_C = 1,5\text{ k}\Omega$ .

4.4. En el circuito de la figura 4.4, representa a un elemento inversor en la lógica RTL (ResistorTransistorLogic). A una entrada  $V_i$  de tensión baja (décimas de V como mucho) debe corresponder en la salida una tensión alta (del orden de la tensión de polarización) y viceversa.

El circuito que se plantea aquí utiliza un transistor NPN de Si, tomando la salida en el colector. Los valores de los otros elementos son los siguientes,  $V_{CC} = 5\text{ V}$ ,  $R_B = 100\text{ k}\Omega$ ,  $R_C = 2\text{ k}\Omega$ . Considere  $\beta_F = 120$

- Calcule  $V_o$  para  $V_i = 0$  y para  $V_i = 5\text{ V}$ .

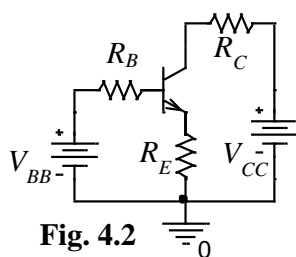


Fig. 4.2

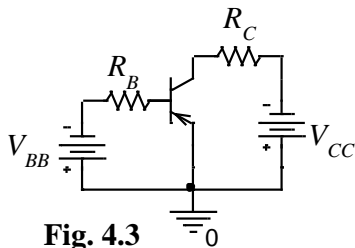


Fig. 4.3

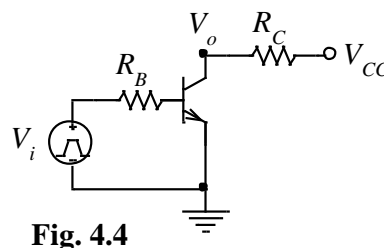


Fig. 4.4

4.5. En el circuito de la figura, ambos transistores son de Si e idénticos. Con los valores:  $\beta_F = 150$ ,  $V_{CC} = 5\text{ V}$ ,  $R_B = 200\text{ k}\Omega$ ,  $R_C = 2\text{ k}\Omega$ , calcule  $V_o$  en los siguientes casos. Discuta la utilización de este circuito como puerta lógica.

- $V_A = V_B = 0$
- $V_A = 5\text{ V}$ ,  $V_B = 0$
- $V_A = 0$ ,  $V_B = 5\text{ V}$
- $V_A = V_B = 5\text{ V}$

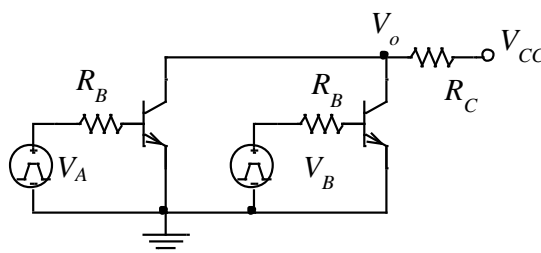


Fig. 4.5

4.6. Considere un transistor NMOS fabricado sobre Si tal que el óxido de

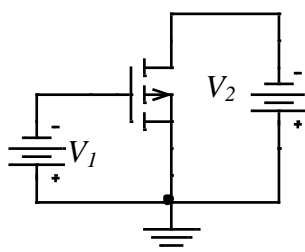
puerta tiene un espesor de 15 nm. El óxido de puerta es  $\text{SiO}_2$ , con una permitividad relativa  $\epsilon_r = 3,9$ . La movilidad de electrones en el canal es  $\mu_n = 550 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ . La relación entre la anchura del canal y la longitud del canal es  $W/L = 20$ . La tensión umbral es  $V_T = 2,3 \text{ V}$ .

- Determina el valor de  $V_{GS}$  necesario para que el transistor opere en saturación con  $I_D = 0,2 \text{ mA}$ .
- ¿Para qué rango de la tensión  $V_{DS}$  el transistor operará en las condiciones especificadas en el apartado anterior?
- Determina la corriente  $I_D$  para  $V_{DS} = 20 \text{ mV}$ . Compruebe la validez de la aproximación lineal en este caso.

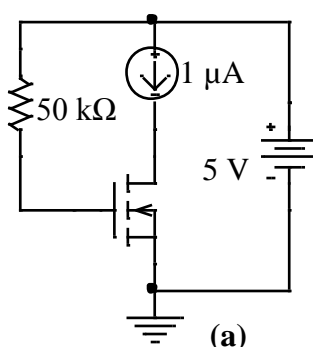
Dato adicional: Permitividad del vacío  $\epsilon_0 = 8,854 \times 10^{-14} \text{ Fcm}^{-1}$ .

**4.7.** El transistor del circuito de la figura 4.7 está caracterizado por  $V_T = -3 \text{ V}$  y  $k = 0,05 \text{ AV}^{-2}$ . Determina en qué región opera el transistor y calcula  $V_{GS}$ ,  $V_{DS}$  e  $I_D$  para las siguientes tensiones de alimentación:

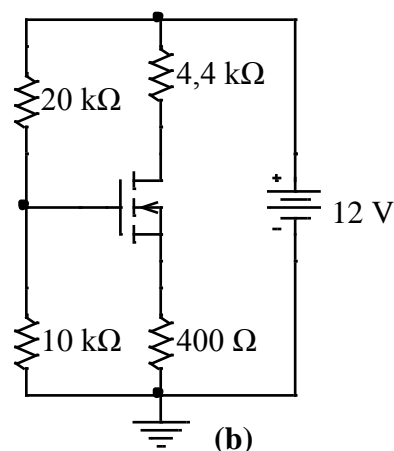
- $V_1 = 2 \text{ V}$ ;  $V_2 = 5 \text{ V}$ .
- $V_1 = 3,5 \text{ V}$ ;  $V_2 = 4 \text{ V}$ .
- $V_1 = 5 \text{ V}$ ;  $V_2 = 1 \text{ V}$ .



**Fig. 4.7**



**(a)**

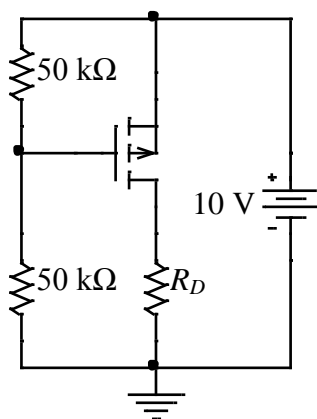


**(b)**

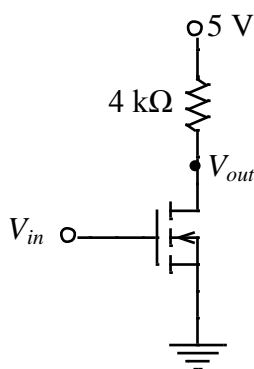
**Fig. 4.8**

**4.8.** Para los dos circuitos de la figura 4.8 determina en qué región opera el transistor y los valores de  $V_{GS}$ ,  $V_{DS}$  e  $I_D$ . Parámetros del transistor:  $V_T = 2,5 \text{ V}$  y  $k = 10 \text{ mA}\text{V}^{-2}$ .

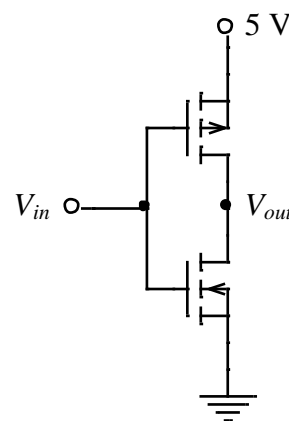
**4.9.** El transistor del circuito de la figura 4.9 se caracteriza por:  $V_T = -3 \text{ V}$  y  $k = 3 \text{ mA}\text{V}^{-2}$ . Determina en qué región opera y los valores de  $V_{GS}$ ,  $V_{DS}$  e  $I_D$  para  $R_D = 800 \Omega$  y  $R_D = 1,5 \text{ k}\Omega$ .



**Fig. 4.9**



**Fig. 4.10**



**Fig. 4.11**

**4.10.** Los parámetros del transistor de la figura 4.10 son:  $V_T = 2,5 \text{ V}$  y  $k = 4 \times 10^{-4} \text{ AV}^{-2}$ .

- Determina la tensión de salida  $V_{out}$  para las entradas  $V_{in} = 0$  y  $V_{in} = 5 \text{ V}$ . (Observe que el circuito opera como un inversor lógico).
- Calcula el rango de valores de  $R$  que garantiza que  $V_{out} \leq 0,5 \text{ V}$ .

**4.11.** El circuito de la figura 4.11 corresponde a un inversor CMOS. Calcula  $V_{out}$  para  $V_{in} = 0$  y  $V_{in} = 5$  V. Considera que para los dos transistores  $|V_T| = 2,5$  V y  $k = 84 \times 10^{-4}$  AV<sup>-2</sup>.

## SOLUCIONES DE LOS PROBLEMAS DEL TEMA 4

### 4.1.

- (a) Corte:  $I_C = I_B = I_E = 0$ .  $V_{BE} = -5$  V.  $V_{CE} = 5$  V.  $V_{BC} = -10$  V.  
(b) Activa:  $I_B = -0,0215$  mA.  $I_C = -2,15$  mA.  $I_E = 2,17$  mA.  $V_{BE} = -0,7$  V.  $V_{CE} = -4$  V.  $V_{BC} = 3,3$  V.  
(c) Activa:  $I_B = -8,6$   $\mu$ A.  $I_C = -0,86$  mA.  $I_E = 0,87$  mA.  $V_{BE} = -0,7$  V.  $V_{CE} = -10$  V.  $V_{BC} = 9,3$  V.  
(d) Saturación:  $I_B = 0,08$  mA.  $I_C = -0,86$  mA.  $I_E = 0,87$  mA.  $V_{BE} = 0,7$  V.  $V_{CE} = 0,2$  V.  $V_{BC} = 0,5$  V.

- 4.2. (a)  $I_B = 0,0555$  mA.  $I_C = 6,105$  mA. (b)  $V_{CE} = 7,76$  V  $> 0,2$ . También  $I_B > 0$ .  
(c) Suponiendo activa:  $I_B = 0,0974$  mA.  $I_C = 10,71$  mA.  $V_{CE} = -1,47$  V. No cumple  $V_{CE} > 0,2$  V.

Suponiendo saturación:  $I_B = 0,108$  mA.  $I_C = 9,87$  mA.  $V_{CE} = 0,2$  V. Se cumple  $I_B > 0$  e  $I_C/I_B < \beta_F$ .

- 4.3. Con  $R_C = 3$  k $\Omega$ . Saturación:  $I_B = -0,043$  mA.  $I_C = -3,27$  mA.  $I_E = 3,31$  mA.  $V_{CE} = -0,2$  V.  
Con  $R_C = 1,5$  k $\Omega$ . Activa:  $I_B = -0,043$  mA.  $I_C = -4,3$  mA.  $I_E = 4,34$  mA.  $V_{CE} = -3,55$  V.

- 4.4. Para  $V_i = 0$ , transistor en corte.  $V_o = 5$  V.  
Para  $V_i = 5$  V, transistor en saturación,  $V_o = 0,2$  V.

4.5. En todos los casos, el transistor cuya entrada es 0, estará en corte. El transistor cuya entrada es 5 V está en saturación. Cuando los dos transistores están en corte,  $V_o = 5$  V. Cuando cualquiera de los dos transistores o ambos están en saturación,  $V_o = 0,2$  V. EL circuito funciona como una puerta NOR.

- 4.6. Cálculos previos:  $C_{ox} = 2,30 \times 10^{-7}$  Fcm $^{-2}$ .  $k = 2,53 \times 10^{-3}$  AV $^{-2}$ .

- (a)  $V_{GS} = 2,70$  V.  
(b)  $V_{DS} \geq 0,4$  V.  
(c) El transistor está en región lineal. Con la expresión de  $I_D$  completa:  $I_D = 1,96 \times 10^{-5}$  A.  
Con la aproximación lineal:  $I_D = 2,01 \times 10^{-5}$  A. (Se comete un error del 2,6%).

- 4.7. (a) Transistor en corte.  $V_{GS} = -2$  V.  $V_{DS} = -5$  V.  $I_D = 0$ .  
(b) Transistor en saturación.  $V_{GS} = -3,5$  V.  $V_{DS} = -4$  V.  $I_D = -6,25$  mA.  
(c) Transistor en zona lineal.  $V_{GS} = -5$  V.  $V_{DS} = -1$  V.  $I_D = -75$  mA (sin aplicar la aproximación lineal).

- 4.8. (a) Transistor en región lineal.  $V_{GS} = 5$  V.  $V_{DS} = 4 \times 10^{-5}$  V.  $I_D = 1$   $\mu$ A.  
(b) Transistor en saturación.  $V_{GS} = 3,15$  V.  $V_{DS} = 1,82$  V.  $I_D = 2,12$  mA.

- 4.9. (a)  $R_D = 800$   $\Omega$ . Transistor en saturación.  $V_{GS} = -5$  V.  $V_{DS} = -5,2$  V.  $I_D = -6$  mA.  
(b)  $R_D = 25$  k $\Omega$ . Transistor en región lineal.  $V_{GS} = -5$  V.  $V_{DS} = -0,066$  V.  $I_D = -0,397$  mA.  
(Utilizando la aproximación lineal).

- 4.10. (a) Para  $V_{in} = 0$ , Transistor en corte.  $V_{out} = 5$  V. Para  $V_{in} = 5$  V, Transistor en región lineal.  $V_{out} = 0,294$  V (utilizando la aproximación lineal).  
(b) Utilizando la aproximación lineal,  $R \geq 11$  k $\Omega$ .

- 4.11. Para  $V_{in} = 0$  V, NMOS en corte, PMOS en zona lineal.  $V_{out} = 5$  V.  
Para  $V_{in} = 5$  V, NMOS en zona lineal, PMOS en corte.  $V_{out} = 0$  V.