

CIRCUITOS ELECTRÓNICOS DIGITALES
ESCUELA POLITÉCNICA SUPERIOR – UNIVERSIDAD AUTÓNOMA DE MADRID

Síntesis de Máquinas de Estados

Nota: Tiene 10 problemas adicionales interactivos para teléfonos Android en:

<https://play.google.com/store/apps/details?id=com.SequentialCircuits>



Problema 1: Diseñe utilizando un FF tipo D un circuito con dos entradas J y K y una salida Q, de manera que el próximo estado $Q(t+1)$ valga: $Q(t+1) = J/Q + /K Q$. Este circuito es conocido como FF JK.

Problema 2: Una máquina de estados tiene 3 entradas CBA y una salida Z. Su tabla de verdad es la que se adjunta (X indica redundancia). Se pide hallar la función Z y la ecuación de excitación de los FF tipo D.

Estado actual	Próximo estado / salida			
	CBA 000	CBA 001	CBA 01X	CBA 1XX
Q_1Q_0	Q_1Q_0/Z	Q_1Q_0/Z	Q_1Q_0/Z	Q_1Q_0/Z
00	00/1	00/1	00/0	11/1
01	10/0	00/1	10/1	00/0
10	10/0	10/0	10/1	10/1
11	00/1	00/0	10/1	00/0

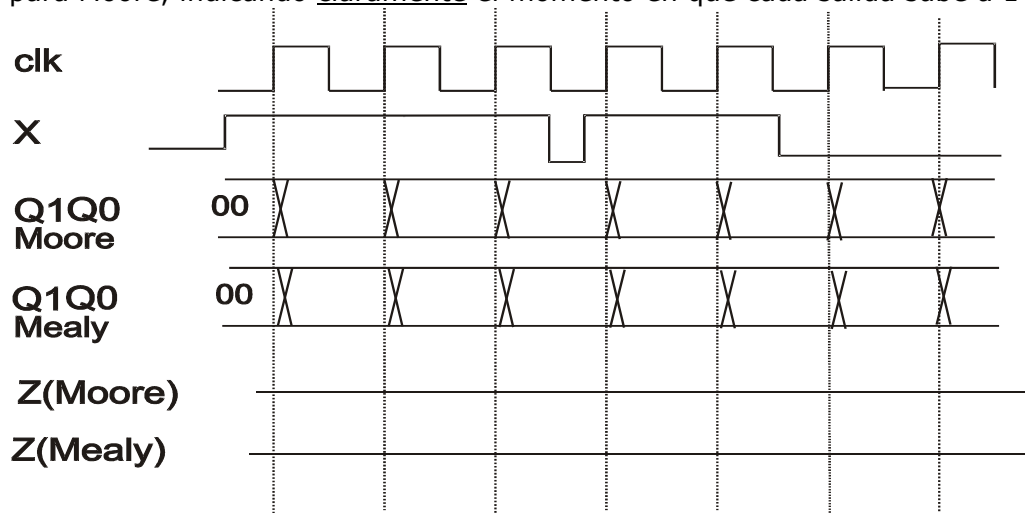
Problema 3: A partir de la siguiente tabla de estados de una máquina Mealy, halle el valor de la función de salida Z. La máquina tiene dos entradas A1 y A0 y una única salida. X indica redundancia.

Q1Q0	Q1Q0/Z		
	A1A0=00	A1A0=01	A1A0=1X
00	00/1	00/0	00/0
01	01/1	00/1	01/1
10	00/0	00/0	01/0
11	11/1	11/1	11/1

Problema 4: Dos FSM independientes Moore y Mealy con entrada X ponen la salida Z=1 cuando detecta tres o más "1" sucesivos (con solapamiento) en una comunicación serie sincronizada por una señal de reloj. Las máquinas parten de un estado inicial S₀ y utilizan los siguientes estados:

Estado Q ₁ Q ₀	Moore	Mealy
00=S ₀	Recuerda ningún 1	Recuerda ningún 1
01=S ₁	Recuerda un 1	Recuerda un 1
10=S ₂	Recuerda dos 1 seguidos	Recuerda dos 1 seguidos
11= S ₃	Recuerda tres 1 seguidos	No se utiliza

En el cronograma adjunto se muestra el valor de la entrada X, CLK y el estado Q₁Q₀. Se pide completar en el mismo diagrama los valores de Q₁Q₀ y Z, tanto para Mealy como para Moore, indicando claramente el momento en que cada salida sube a 1 o baja a 0.



Problema 5: Repetir el ejercicio anterior, considerando que la máquina devuelve cambio de 10 céntimos activando una señal de salida S₂.

Problema 6: Una máquina de estados tiene una entrada de dos bits (I_1, I_0) sincronizada con una señal de reloj CLK. Se requiere realizar un circuito cuya salida Z sea 1 cuando los últimos 4 pares de bits recibidos sean $I_1I_0 = 11, 01, 01$ y 11 . Se pide sintetizar el modelo Moore y Mealy con FF tipo D.

Problema 7: Un circuito secuencial tiene una entrada X de datos serie sincronizados con una señal de reloj CLK. La salida Z del circuito debe ser 1 cuando se detecte una secuencia que incluya 1100 o 1001 con solapamiento. Considerando un *reset* inicial, sintetice una FSM Moore.

Problema 8: Una máquina de estados tipo Mealy recibe una comunicación serie de un bit sincronizado con una señal de reloj clk. Partiendo de un *reset* inicial, la máquina debe

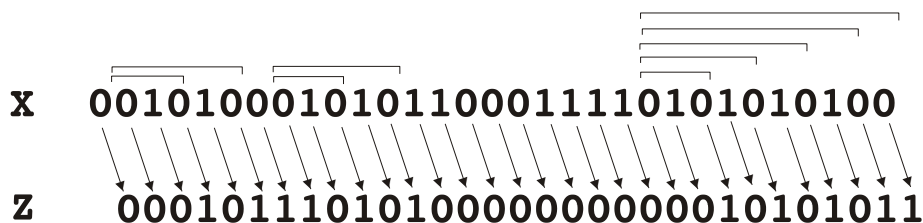
poner su salida $Z=1$ cuando detecte que los últimos tres o cuatro bits corresponden a alguna de las dos secuencias: 010 o 1001 (con solapamiento), que permiten realizar un *set* mediante una comunicación serie. Realizar la síntesis utilizando FF tipo D.

Problema 9: Repita el ejercicio anterior utilizando el modelo de Moore.

Problema 10: Un circuito secuencial tiene una entrada X de datos serie sincronizados con una señal de reloj CLK. La salida Z del circuito debe ser 1 cuando se detecte una secuencia del tipo:

```
0100...0
010100
01010100...0
0101010100...0
```

Es decir, que la secuencia comience con un 0, después alterne 1s y 0s, y termine con uno o más 0s. En el diagrama de abajo se puede observar un ejemplo. Sintetice la FSM mediante el modelo Moore utilizando FF tipo D.



Problema 11: Repita el ejercicio anterior por Mealy.

Problema 12: Una máquina Mealy tiene una entrada serie sincronizada con una señal de reloj CLK. La salida Z debe pasar a "1" si se detecta la secuencia 1001 (secuencia de *set* remoto) y a "0" si se detecta cuando detecta 1100 (secuencia de *clear* remoto). Sintetice la FSM utilizando FF tipo D.

Problema 13: Repita el ejercicio anterior por Moore.

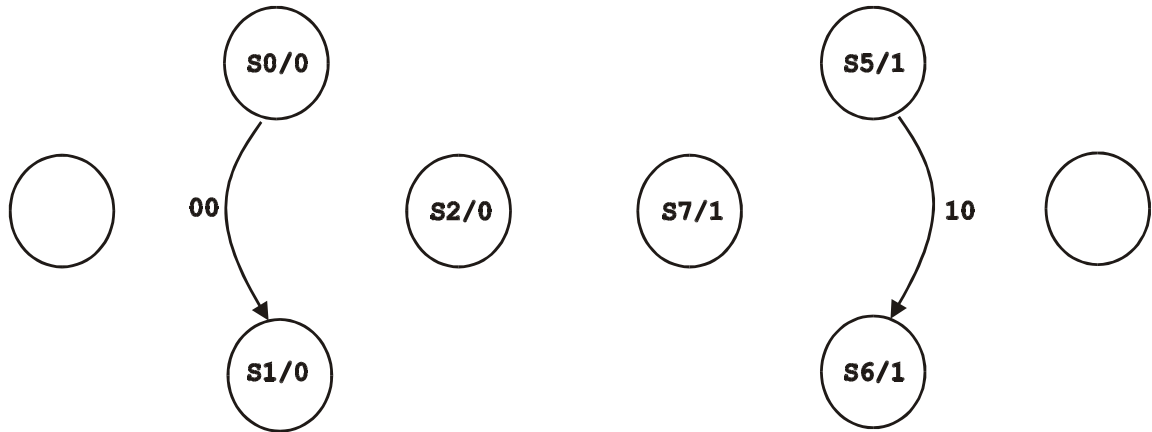
Problema 14: Completar el diagrama de estados adjunto, correspondiente a una máquina Moore que tiene dos entradas X1 y X2 sincronizadas con una señal de reloj CLK y una salida Z. La salida no cambia salvo cuando ocurre alguna de las siguientes secuencias de entrada:

X1 X2 = 00, seguida de X1 X2 = 11 (secuencia de *set*). En este caso, la salida debe pasar a 1.

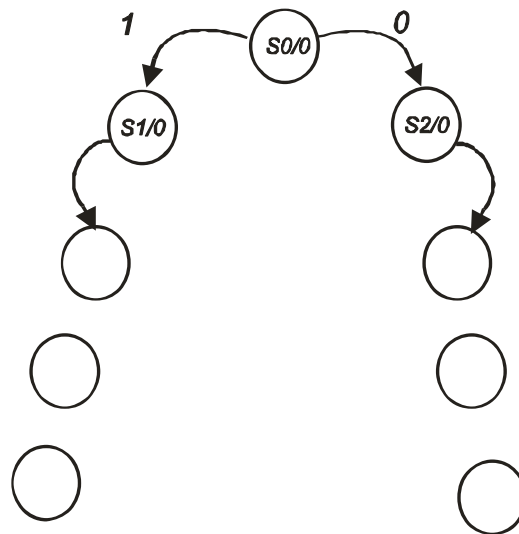
X1 X2 = 10, seguida de X1 X2 = 11 (secuencia de *reset*). En este caso, la salida debe pasar a 0.

X1 X2 = 11, seguida de X1 X2 = 00 (secuencia de *toggle*). En este caso, la salida debe invertirse.

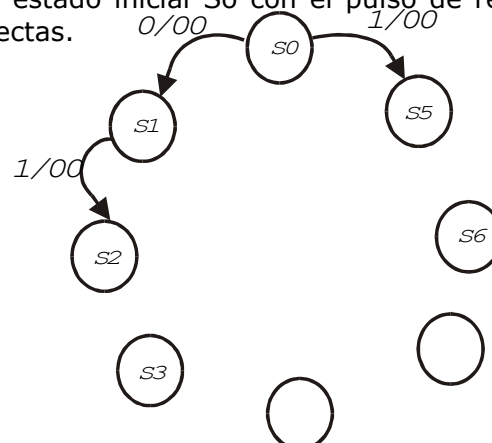
Nota: Considere solapamiento y que la máquina puede partir indistintamente de un estado inicial S0/0 o S5/1.



Problema 15: Una FSM Moore debe detectar que se recibe 0110 ó 1001, en una secuencia de datos formada por paquetes de 4 bits SIN SOLAPAMIENTO. La máquina debe poner la salida Z a uno cada vez que reciba el último de los 4 bits de cada secuencia correcta. Se pide completar el diagrama de estados de figura. Agregue lo que necesite o deje sin usar lo que no le haga falta.



Problema 16: Una FSM Mealy tiene una entrada de datos serie X sincronizada con una señal de reloj CLK. La salida tiene dos bits Z1Z0. El circuito parte de Z1Z0=0 y cambia a Z1Z0=10 si detecta la secuencia 0101. Del mismo modo, pasa a Z1Z0=11 cuando detecta la secuencia 1110. Se pide completar el diagrama de estado adjunto considerando que la máquina debe volver al estado inicial S0 con el pulso de reloj que detecta cualquiera de las dos secuencias correctas.

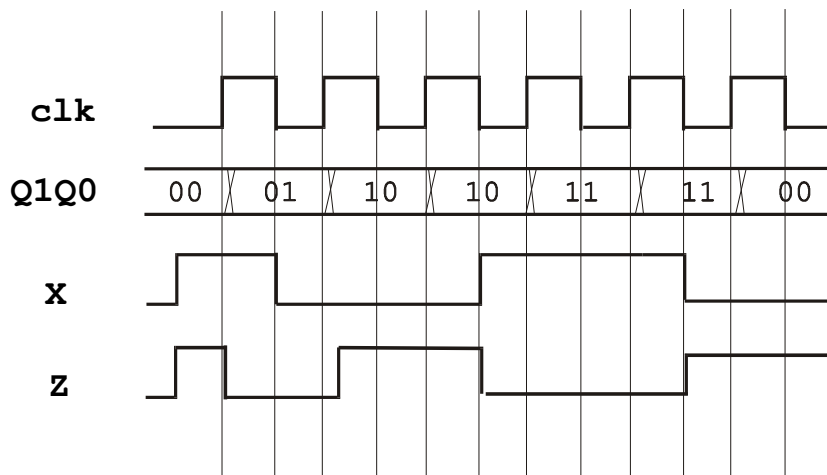


Problema 17: Un circuito secuencial tipo Mealy tiene una entrada X de datos serie de un bit sincronizada con una señal de reloj CLK. La salida Z del circuito tiene dos bits Z1 Z0. El circuito se mantiene normalmente con Z1 Z0 = 00 pero pasa a Z1 Z0 = 01 cuando se detecta la secuencia 0101. Del mismo modo, pasa a Z1 Z0 = 10 cuando detecta la secuencia 1110. Cada vez que detecta una secuencia correcta el circuito vuelve a su estado inicial (Es decir, no hay solapamiento. Por ejemplo, 010101 no activa dos veces la salida). Sintetice la FSM con FF tipo D.

Problema 18: Repita el ejercicio anterior por Moore.

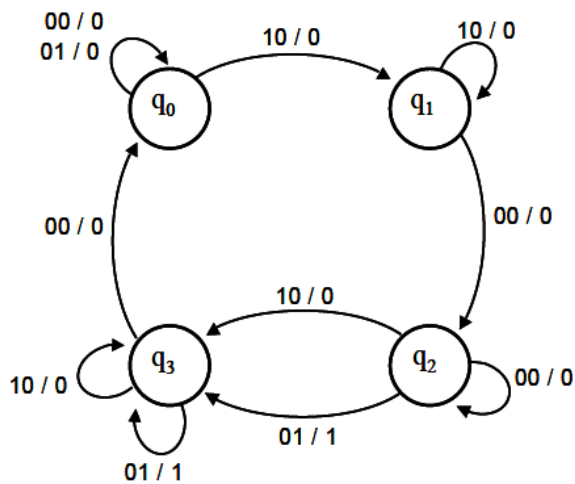
Problema 19: El cronograma adjunto muestra las principales señales de una máquina de estados cuya entrada es X y su salida es Z. Se pide:

- Indicar si se trata de una máquina tipo Mealy o Moore, justificando la respuesta.
- Hallar la función lógica de Z.



Problema 20: Realizar un circuito secuencial de tipo Moore que analice una cadena de n bits que se transmiten en serie sincronizados con una señal de reloj. Utilizar *flip-flops* tipo D. La salida del mismo debe ser "1" cada vez que la cadena tenga un número par de "1" y un número impar de "0". Suponga que una señal asíncrona de *reset* pone el circuito en el estado inicial S_0 . NOTA : ningún "0" o ningún "1" se considera par. Indicar el diagrama de estados, así como las ecuaciones de excitación y salida.

Problema 21: Una máquina de estados tiene 2 entradas A y B y una salida C. Está definida por el diagrama de estados adjunto. Los estados se almacenan con 2 FF tipo D, cuyas entradas son D_1 y D_0 y cuyas salidas con Q_1 y Q_0 respectivamente (el subíndice 1 indica MSB). Se pide hallar la expresión simplificada de la ecuación de la salida C. Utilice xx/x para todos los casos no definidos. Observe que la codificación de estados es Gray.



Codificación de estados:

- $q_0 = (0,0)$
- $q_1 = (0,1)$
- $q_2 = (1,1)$
- $q_3 = (1,0)$

Leyenda en las transiciones:

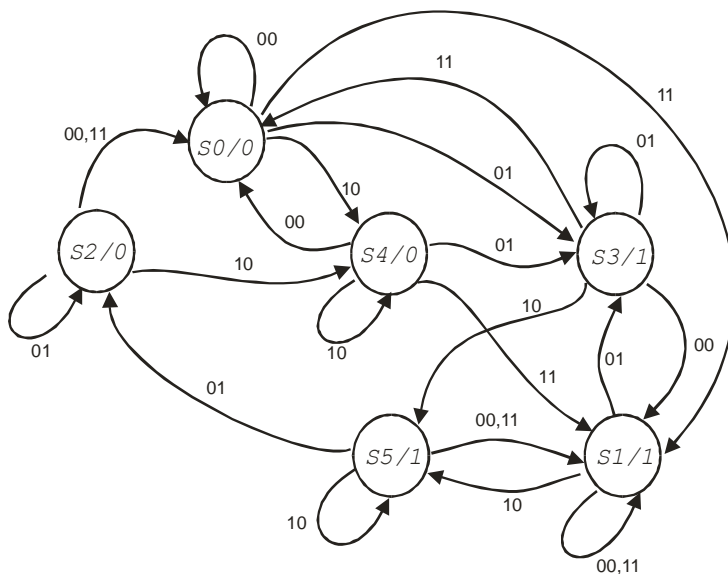
A B / C

Problema 22: En un sistema de transmisión serie se desea detectar mediante una máquina Moore si ocurre la secuencia 1101, a partir del pulso de reloj 14. Los pulsos se cuentan a partir de la activación de una señal V (valid). Es decir, si $V=1$ se debe comenzar a buscar la secuencia. Para reducir la cantidad de estados, se pide utilizar un 74xx163 en combinación con el esquema de la FSM.

Problema 23: Un circuito recibe por una entrada X, datos en serie sincronizados con una señal de reloj. Partiendo de un estado inicial con salida $Z=0$, el circuito debe poner la salida $Z=1$ cada vez que detecte que se han recibido 2 o más "1" sucesivos, o 4 o más "0" sucesivos. Diseñar una máquina de Moore que resuelva el problema

Problema 24: Dibuje el diagrama de estados de una máquina Mealy que resuelva el problema anterior.

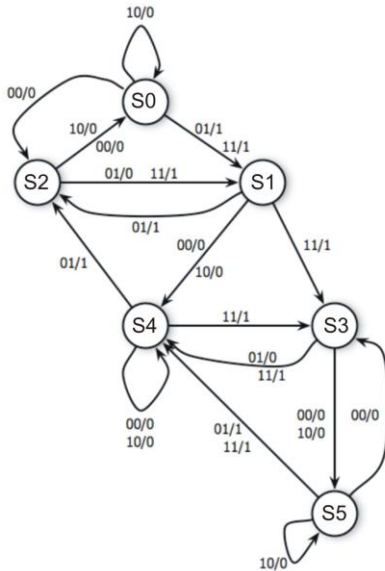
Problema 25: El diagrama de estado de la figura no está optimizado. Averigüe cual o cuales son los estados redundantes, escribiendo en esta hoja claramente el procedimiento que Ud. ha aplicado y los pasos intermedios de su razonamiento. Dibuje además el diagrama de estados final.



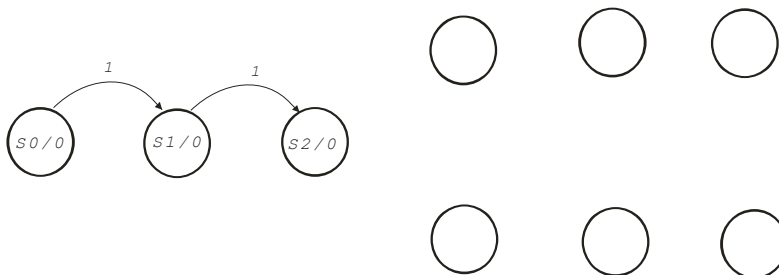
PROBLEMA 26: El diagrama de estados adjunto corresponde a un FSM Mealy con entradas dos entradas X_1 y X_0 , y una salida Z . La nomenclatura del diagrama es $X_1 X_0 / Z$ para la entrada/salida, y $Q_2 Q_1 Q_0$ para los estados. El diagrama no está optimizado y pueden sobrar estados. Se pide:

2.1 Hallar la expresión mínima de Z

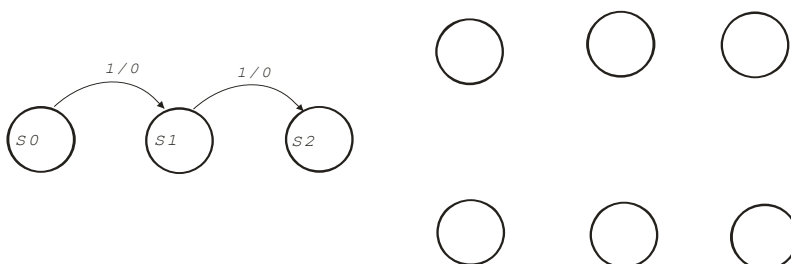
2.2 Hallar la expresión de la entrada del D_1 de FF tipo-D, cuya salida es Q_1 .



Problema 27: Diseñar una FSM que detecte en una transmisión serie sincronizada con una señal de reloj, la siguientes secuencias: 1111 ó 11011 con solapamiento. Se pide sólo completar el diagrama de estados adjunto, correspondiente a un modelo Moore.



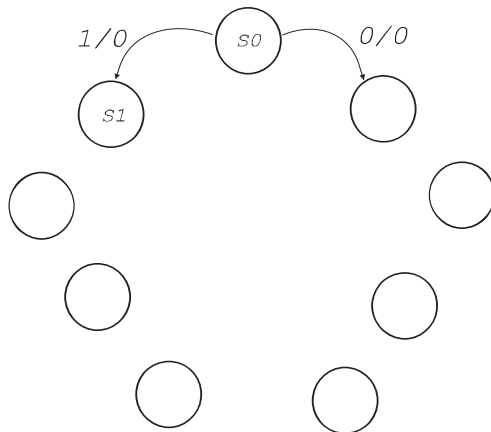
Problema 28: Repita el ejercicio anterior, completando el diagrama de estados adjunto, correspondiente a un modelo Mealy.



Problema 29: Diseñe una FSM Mealy con el mínimo número de estados que detecte paridad en números de 4 bits transmitidos en serie. Es decir, la salida de la máquina será "1" si al llegar el cuarto bit se comprueba que la cantidad de "1" del número es par. La máquina trabaja sin solapamiento, volviendo a un estado inicial después del análisis de cada número. Ejemplo:

Entrada : 1 0 1 0 1 0 0 0 1 1 1 1 ...

Salida:.....0 0 0 1 0 0 0 0 0 0 0 1 ...



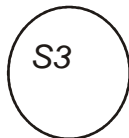
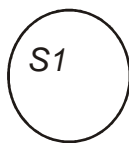
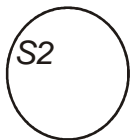
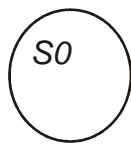
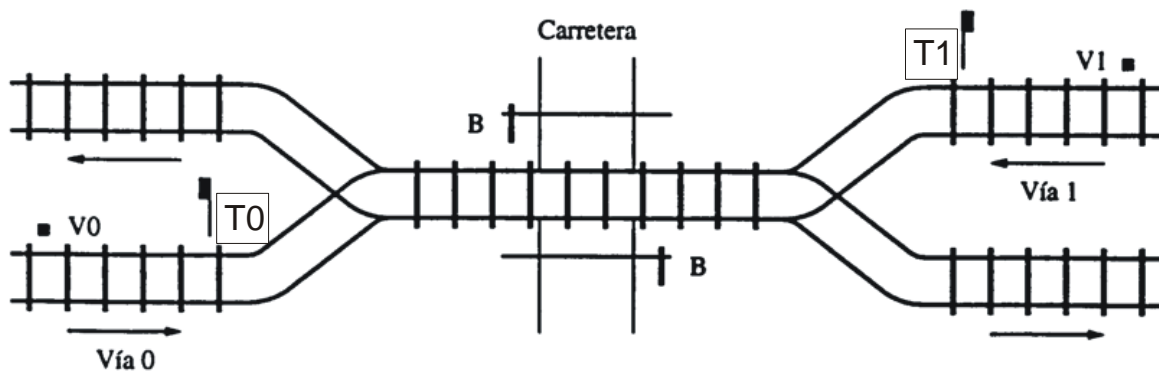
Problema 30: Se desea controlar una confluencia de dos vías férreas de la figura, donde circulan trenes a baja velocidad con diferente sentido de circulación. El tren que viene por la vía superior seguirá por la vía superior, y lo mismo con el tren que viene por la vía inferior: seguirá su viaje por dicha vía. Por seguridad, el sistema se diseña con todas las señales activo bajo. Cada vía está dotada de un sensor V1 (o V0) que detecta con suficiente anticipación si se acerca por ella un tren hacia el cruce. Los sensores V1 (o V0) devuelven un "0" para indicar tren por la vía correspondiente. Cerca del cruce hay dos semáforos (indicados con T1 y T0). Además, la vía es cruzada por una carretera, que utiliza con un paso a nivel con barreras. Las barreras están controladas por una señal llamada B, de manera que cuando B = "1" la barrera esta subida, y cuando B = "0", bajada.

Cuando se detecta tren por encima de cualquiera de las vías, el semáforo de la otra vía (T1 ó T0) deberá activarse (con un "0") para advertir al otro tren que debe frenar del todo y no acceder a la vía única. Al mismo tiempo, la barrera deberá bajar para cortar la carretera. Si ambos sensores tienen el mismo valor (V1=V0), el sistema siempre mantiene la prioridad de paso al tren que viene por la vía 0.

Se pide:

- Completar el diagrama de estados de la figura, para una FSM Moore. Use la nomenclatura V1 V0 para la entrada de la FSM y T1 T0 B para su salida.
- Indicar si el sistema está en el Reino Unido o en España.
- Discutir si conviene que el estado inicial en ausencia de trenes sea 001 o 111.

Criterio de corrección: un error -50% de la nota; dos o más errores -100% de la nota.
Aplicar Mealy -100% de la nota.



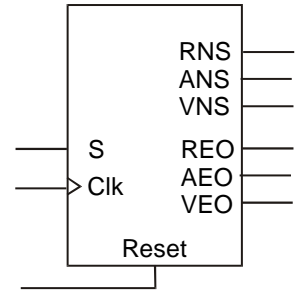
Problema 31: Se quiere diseñar una máquina expendedora de huevos *Kinder* ©. El precio de los huevos es de 0.50 euros. La máquina aceptará monedas de 0.20 y 0.10 euros. La máquina no devuelve cambio, pero entrega un huevo cada vez que recibe al menos 0.50 euros. Una salida S1 a nivel alto durante un periodo de reloj da lugar a que se abra la trampilla y el cliente reciba su huevo. El resto del tiempo, la salida permanece inactiva (nivel bajo).

La máquina de estados tiene una salida (S) y dos entradas (E1 y E0). Las entradas codifican el valor de la moneda introducida, según la siguiente tabla:

Moneda	Código (E1, E0)
Ninguna	00
10 céntimos	01
20 céntimos	10

Se pide sintetizar dos modelos de FSM: uno correspondiente a una máquina tipo Moore y otro a una Mealy. Por seguridad, para todas las entradas no definidas, la máquina debe volver al estado inicial.

Problema 32: Se desea regular el cruce entre la avenida Moore, que discurre en dirección norte-sur (NS), y la calle Mealy, que va en dirección este-oeste (EO). Para ello se decide instalar un semáforo en cada calle, con indicaciones de rojo, ámbar y verde. En un principio se permitirá el paso durante 25 s en cada dirección (luz verde encendida). Durante los últimos 5 s de paso, con la luz verde se encenderá también la ámbar. Como se sabe que, en promedio, el tráfico en dirección EO es mucho menor que el que hay en dirección NS, se decide poner un sensor en la calle Mealy, de tal manera que mientras no haya ningún tráfico en dirección EO, se permitirá continuamente el paso en dirección NS (luz verde encendida ininterrumpidamente). Cuando el sensor **S** detecta un coche su salida pasa a "1". En tal caso, se darán 25 s de paso en dirección NS, e inmediatamente después 25 s en dirección EO, y así sucesivamente mientras el sensor permanezca activo.



Partiendo de una señal de reloj de periodo 5 s, se pide dibujar el diagrama de estados de una máquina Moore que controle el sistema. Considere que las luces se encienden con "1".

Problema 33: Un generador de onda cuadrada tiene una señal de control F. Si $F=0$, la salida del generador es una onda cuadrada con duty cycle 3/4 (fase 0 en el cronograma) y si $F=1$, la salida es una señal (fase2) con *duty cycle* igual a 1/2. Si la señal de control F cambia en el medio de una onda, la misma debe completar su ciclo antes de cambiar a la otra fase.

Se pide: dibujar el diagrama de estados de una FSM Moore que resuelva el problema con el mínimo número de estados, partiendo de un estado inicial $S_0/0$

