

Práctica 1: Diseño en FPGA de una capa de enlace de datos (nivel 2)

El objetivo de esta práctica es diseñar un sistema *hardware* que integre todas las funciones de la capa dos del modelo OSI estudiado en las sesiones de teoría.

RECOMENDACIONES: LEA LAS ESPECIFICACIONES COMPLETAS ANTES DE COMENZAR EL DISEÑO.

FUNCIONALIDADES:

División de las tramas: Se utilizará un delimitador de inicio de trama con la secuencia "01010111" y un delimitador de fin de trama con la secuencia "01000001". Recuerde que, en transmisión, deberá utilizar el *bit stuffing* dentro del conjunto de datos para no confundir delimitadores con carga útil. En recepción, deberá ser capaz de desechar los bits de relleno y obtener únicamente los datos de la trama.

El sistema de recepción deberá disponer de una señal que indique cuándo se está recibiendo una trama válida, tras detectar el delimitador de inicio de secuencia. Dicha señal se desactivará al detectar la secuencia de fin o transcurrido el doble de ciclos de reloj de una trama de longitud 32. En el segundo caso, se activará la señal de trama errónea hasta que no se reciba una nueva secuencia de inicio.

- **Entrega:** Diseño de la máquina de estados en recepción y transmisión. Justificación de las decisiones tomadas. Implementación HDL con resultados de área y velocidad. *Test-bench post-síntesis*. Entrega completa (2.0 puntos)

Detección y corrección de errores: Antes de aplicar el *bit stuffing* los datos se protegerán con un código Hamming (9,5). Esto requerirá que, en transmisión, se implemente un codificador y en recepción se decodifiquen los datos después de eliminar los bits de relleno.

El sistema de recepción deberá disponer de una señal que indique si la trama se ha decodificado correctamente o, por el contrario, posee algún tipo de error.

- **Entrega:** Diseño del codificador y del decodificador. Justificación de las decisiones tomadas. Implementación HDL con resultados de área y velocidad. *Test-bench post-síntesis*. Entrega completa (2.0 puntos)

Direcciones de destino y origen: Se utilizará como dirección destino el número de DNI de uno de los alumnos del grupo y como dirección origen el número de DNI del otro integrante. Estarán codificados con 8 bits.

- **Entrega:** Responda a la pregunta: ¿Debe aplicarse *bit stuffing* a las direcciones de origen y destino? En función de su respuesta tome las decisiones de diseño que considere oportunas. (2.0 puntos)

Padding: Diseñe un sistema digital que calcule el número de bits necesarios para que todas las tramas tengan una longitud fija de 32 bytes con independencia del número de bits transmitidos y del efecto del *bit stuffing*.

- **Entrega:** Diseño de la máquina de estados en recepción y transmisión. Justificación de las decisiones tomadas. Implementación HDL con resultados de área y velocidad. *Test-bench post-síntesis*. Entrega completa (2.0 puntos)

El aspecto de la trama final debe ser el siguiente:

| | | | | | | |
|-----------------------------------|--------------------------------|-------------------------------|---------------------|------------|-----------------|--------------------------------|
| Delimitador de inicio (1 byte) | Dirección destino (8 bytes) | Dirección origen (8 bytes) | Datos (0-2bytes) | PAD (?) | ECC (1 byte) | Delimitador de fin (1 byte) |
|-----------------------------------|--------------------------------|-------------------------------|---------------------|------------|-----------------|--------------------------------|

La conexión y verificación de todos los módulos se valorará con 2.0 puntos.

NOTA SOBRE LA EVALUACIÓN: El sistema deberá estar preparado para ser testeado con datos aleatorios y diferentes direcciones de destino y origen. En caso contrario no se puntuarán los apartados.

NOTA SOBRE EL DESARROLLO DE LA PRÁCTICA: La práctica se podrá realizar por parejas y deberá presentarse antes de la siguiente sesión de prácticas.