

## Relación 1

### Electrónica Digital

1. Realizar la simplificación mediante mapas de Karnaugh de las siguientes funciones:

a.  $f = \sum(5,6,7,12) + d(1,3,8,10)$

b.  $f = \sum(1,2,3,5,11) + d(4)$

Nota . El símbolo  $f = \sum(a,b) + d(c)$ , indica un 1 en valores a y en b y una indiferencia en c

2. Implementar las funciones del problema anterior utilizando puertas NAND.
3. Diseñar un circuito que tiene como entrada dos números (N1,N2) de 2 bits cada una, y que produce una salida z que valdrá 1 si  $N1-N2 > 1$  y 0 en caso contrario.
  - a. Realizar con puertas
4. Sean N y M números binarios de 3 y 2 bits, respectivamente. Diseñar un circuito que indique si el producto de N por M es múltiplo de 3 o de 8.
5. Diseñar un contador secuencial que produzca como salidas la secuencia ...723723... en sentido directo o inverso según su entrada A valga 1 o 0 respectivamente.
6. Por un bus de datos de 2 bits llegan cada microsegundo un código. Se desea identificar la llegada de la secuencia 0,1,2. Diseñar un sistema que active una señal cuando se detecte dicha secuencia y la desactive en caso contrario.
7. Por una línea serie llega cada microsegundo un dato. Se desea identificar la llegada de la secuencia 0,0,1,1. Diseñar un sistema que active una señal cuando se detecte dicha secuencia y la desactive en caso contrario.
8. Diseñar un circuito que permita controlar la activación de un motor mediante una línea de salida que vale 1 para arrancar el motor y 0 para pararlo. El circuito dispone de dos pulsadores A y P, de arranque y parada (cuando se pulsa un pulsador por su correspondiente línea llega un 1 al circuito y 0 en caso contrario). El arranque y la parada deben producirse cuando se suelta el pulsador, no cuando se pulsa. Los dos pulsadores no pueden ser pulsados simultáneamente. Emplear biestables D y puertas NAND.
9. Diseñar un circuito con las siguientes características. El circuito tiene un pulsador, de manera que, al ser pulsado (entrada 1) la única salida es 1 durante un único ciclo de reloj y el resto del tiempo la salida debe ser 0.

(Este problema es equivalente al siguiente: Diseñar un circuito tal que cuando aparezca un 1 a la entrada genera un 1 a la salida, si la entrada sigue siendo 1 la salida será 0 y también será 0 en los demás casos)
10. Diseñar un circuito secuencial Moore que tiene una única salida Z que vale 1 sólo cuando el número total de ceros recibidos es un número par mayor que cero. Si se reciben dos 1 consecutivos entonces la salida siempre será 0, a partir de ese momento. El estado inicial de la máquina supone que nunca se han recibido dos 1 consecutivos.