Facultad de Informática
Universidad Complutense de Madrid

EXAMEN DE FUNDAMENTOS DE COMPUTADORES

CURSO 2011-12, EXAMEN FINAL (1ER. PARCIAL), 11 DE JUNIO DE 2012

1. **(1.5 puntos)** Dados los números A = $-(25)_{10}$, B = $+(101)_{10}$, C = $-(64)_{16}$ y D = $+(79)_{16}$
   a) **(0.6 puntos)** Represéntelos en complemento a 2 y usando 8 bits.
   b) **(0,6 puntos)** Efectúe las operaciones (A-B) y (-C+D) indicando si hay desbordamiento o acarreo y el por qué.
   c) **(0,3 puntos)** Represente (-B) en complemento a uno y en magnitud y signo ambos con 8 bits.

2. **(3 puntos)** Un sistema combinacional recibe como entrada (X) un número del 1 al 6 codificado usando el código Gray de 3 bits. El sistema tiene otra entrada de control (Inc/Dec) que indica si la salida Z es la entrada + 1 o la entrada – 1, es decir:

$$Z = \begin{cases} X+1 & si \quad Inc/Dec = 0 \\ X-1 & si \quad Inc/Dec = 1 \end{cases}$$

La salida también está codificada en Gray de 3 bits. Se pide:

a) **(1 punto)** Obtener la tabla de verdad.
b) **(2 puntos)** Implementar el sistema usando multiplexores 4 a 1.

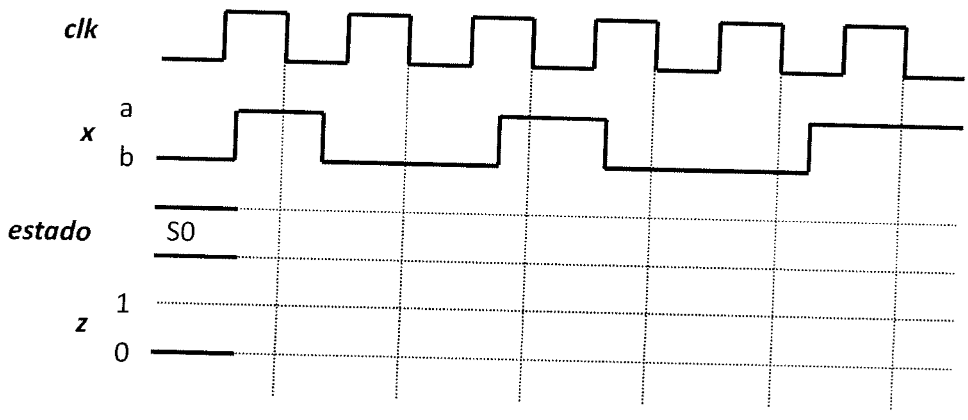
Nota: La siguiente tabla muestra la codificación Gray de 3 bits:

0 = (000)	1 = (001)	2 = (011)	3 = (010)	4 = (110)	5 = (111)	6 = (101)	7 = (100)

3. **(1.5 puntos)** Sea el siguiente sistema secuencial:

$$z(t) = \begin{cases} 1 & x(t-2,t-1,t) = bba \quad ó \quad abb \\ 0 & en\ caso\ contrario \end{cases}$$

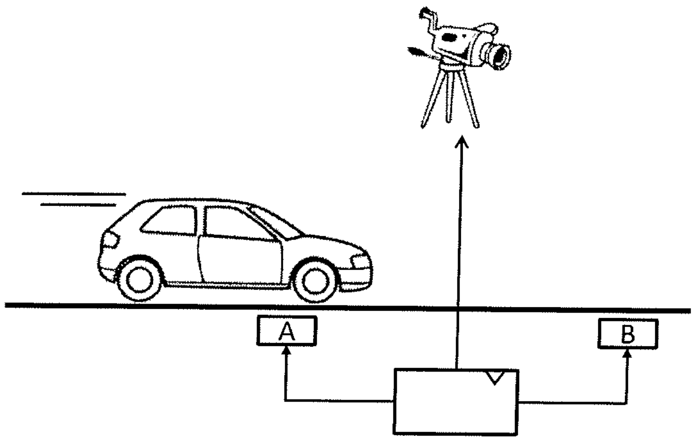
a) **(0.5 puntos)** Dibuje su diagrama de estados.
b) **(1 punto)** Complete el siguiente cronograma:



4. **(4 puntos)** Se desea diseñar un sistema que permita fotografiar las matrículas de aquellos coches que circulen con exceso de velocidad por una carretera.

El sistema tendrá 2 entradas (A y B) conectadas a sensores de presión ubicados debajo del pavimento y una salida (F) conectada al disparador de una cámara. En ausencia de coches las entradas valdrán 0 y cada vez que un coche pase por encima de un sensor la correspondiente entrada se activará (valdrá 1 durante un ciclo de reloj). Supóngase que nunca ambas entradas valdrán simultáneamente 1 y que los pulsos en A y en B se irán alternando (es decir, tras un pulso en A vendrá siempre un pulso en B y viceversa).

Un coche irá a más velocidad de la permitida si el número de ciclos de reloj que transcurren desde la activación de A hasta la activación de B es menor que 3, en cuyo caso deberá ser fotografiado (véase la figura).



coche con exceso de velocidad: A se activa **2 ciclos** después de que lo haga B

ciclo	1	2	3	4	5	6
A	0	1	0	0	0	0
B	0	0	0	1	0	0

coche a velocidad adecuada: A se activa **3 ciclos** después de que lo haga B

ciclo	1	2	3	4	5	6
A	0	1	0	0	0	0
B	0	0	0	0	1	0

Se pide:

a) **(2 puntos)** Especificar el sistema como máquina de Mealy.

b) **(2 puntos)** Implementarlo utilizando 2 biestables D y el menor número de puertas lógicas.

FC – Junio – 2012

1 $A = -(25)_{10}$
$B = +(101)_{10}$
$C = -(64)_{16}$
$D = +(79)_{16}$

Todos los numeros estan representados en magnitud y signo, variando en cada caso la representación de la magnitud.

* $A = -(25)_{10}$

1º → se calcula la magnitud en binario puro.

$|-(25)_{10}| = 25_{10}$

división recursiva por 2

$25 \longrightarrow 11001_{bp}$

2º añado el signo positivo (un 0 a la izq)

$+25_{10} = 011001$

3º le cambio el signo aplicando la operac/ cambio de signo en C2

$$011001 \longrightarrow \begin{array}{r} 100110 \\ +\quad 1 \\ \hline 100111_{C2} \end{array} = -25_{10}$$

(4º) Extiendo el signo para q. el resultado tenga 8 bits

$$\boxed{A = 11100111_{C2}}$$

(2)

B = $+(101)_{10}$

1.º $|+(101)_{10}| = 101_{10}$

división por la base → 101 → 1100101_{bp}

2.º añadir signo positivo

$\boxed{01100101_{C2} = +101_{10}}$

C = $-(64)_{16}$

1.º $|-(64)_{16}| = 64_{16}$

cada dígito se representa por su valor binario de 4 bits:

$0110\ 0100_{bp}$

este mismo valor se puede considerar un n.º positivo expresado en C2

$+64_{16} = 01100100_{C2}$

2 cambio el signo

$$01100100 \longrightarrow \begin{array}{r} 10011011 \\ +\quad 1 \\ \hline 10011100 \end{array}$$

$\boxed{C = 10011100_{C2} = -(64)_{16}}$

$D = +(79)_{16}$ ③

$$|+79_{16}| = 79_{16} = \boxed{0111\ 1001_{C2} = D}$$

~~0111~~

$\boxed{1b}$ A−B.

recuerda q. no se hacen restas en C2. la resta se convierte en suma. A−B = A+(−B)

conocemos A = 11100111

conocemos B = 01100101

Pero no conocemos −B ⟹ hay q. calcularlo aplicando a B la operación cambio de signo

$$01100101 \longrightarrow \begin{array}{r} 10011010 \\ +\ 1 \\ \hline 10011011 \end{array}$$

$$\begin{array}{r} 1111111 \\ 11100111 \\ +\ 10011011 \\ \hline 110000010 \end{array}$$

∄ desbordamiento

∃ acarreo

1b - C + D

4

conocemos C = 10011100

conocemos D = 01111001

no conocemos −C hay q. calcularlo

10011100 ⟶ 01100011
+ 1

01100100

01100100
01111001

11011101

∄ acarreo
∃ desbordamiento.

4c - Representar −B en C1 y MS.

B = 01100101 C2, C1, MS.

para representar −B en MS y C1 solo hay q. aplicar el cambio de signo para cada uno de los casos.

El cambio de signo para M.S consiste en cambiar el bit mas significativo

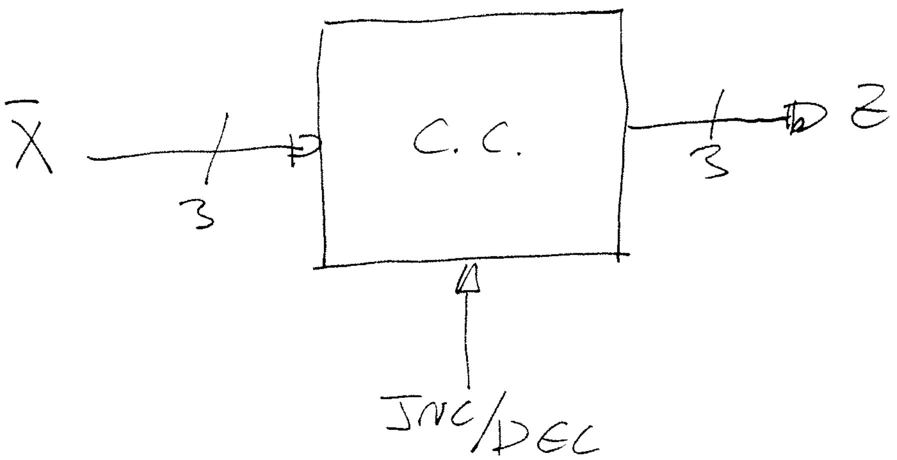
$-B = 11100101_{MS}$

el cambio de signo para C1 consiste en cambiar todos los bit: 5

$-R = 10011010_{C1}$

$\boxed{12}$

	Gray
0	000
1	001
2	011
3	010
4	110
5	111
6	101
7	100



$$Z = \begin{cases} X+1 & \text{si } INC/DEC = 0 \\ X-1 & \text{si } INC/DEC = 1. \end{cases}$$

lo mas importante es darse cuenta de q. el codigo Gray no lleva el orden natural q. en codigo binario, pero las entradas de la tabla de verdad tienen q. estar siempre ordenadas de menor a mayor en codigo binario.

X	G_2	G_1	G_0	Z_2	Z_1	Z_0
0	0	0	0	–	–	–
0	0	0	1	0	1	1
0	0	1	0	1	1	0
0	0	1	1	0	1	0
0	1	0	0	–	–	–
0	1	0	1	1	0	0
0	1	1	0	1	1	1
0	1	1	1	1	0	1
1	0	0	0	–	–	–
1	0	0	1	0	0	0
1	0	1	0	0	1	1
1	0	1	1	0	0	1
1	1	0	0	–	–	–
1	1	0	1	1	1	1
1	1	1	0	0	1	0
1	1	1	1	1	1	0

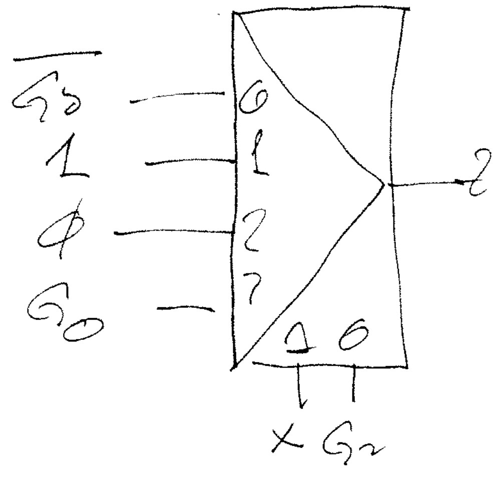
los mux tienen menos señales de control q. entradas el circuito. hay q. selecciono de las entradas 2 variables q. hagan las veces de las señales de control y aplico sub mapas de K.

Selecciono como entradas de control XG_2

Z_2

XG_2 \ G_1G_0	00	01	11	10
00	– (0)	(1)	(3)	1 (2)
01	– (4)	1 (5)	1 (7)	1 (6)
11	– (12)	1 (13)	1 (15)	(14)
10	– (8)	(9)	(11)	(10)

G_2, X, G_1, G_0

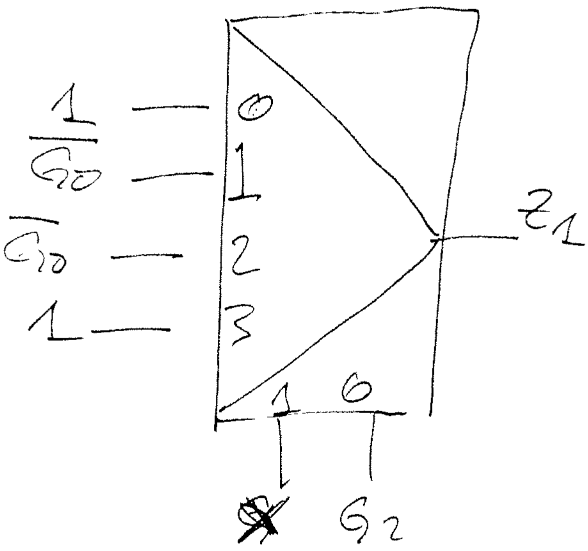


Z_1

xG_2 \ G_1G_0				
00	–	1	1	1
01	–			1
11	–	1	1	1
10	–			1

G_1

G_0

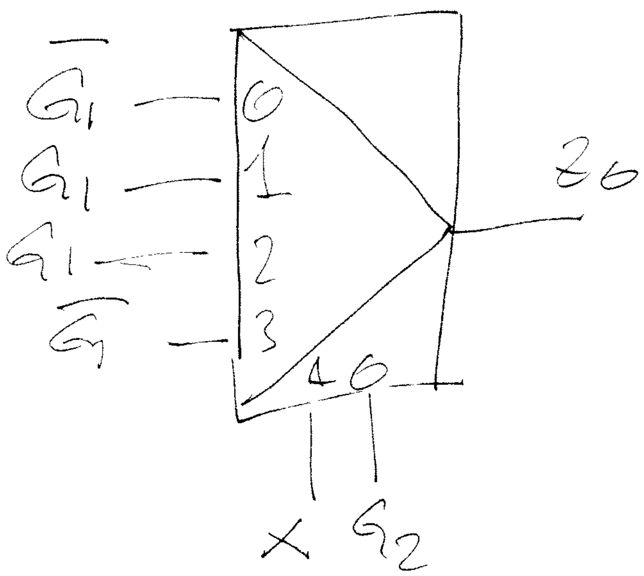


Z_0

xG_2 \ G_1G_0				
00	–	1		
01	–		1	1
11	–	1		
10	–		1	1

G_1

G_0



1

$\boxed{3}$ $z(t) = \begin{cases} 1 & x(t-2, t-1, t) = bba \text{ ó } abb \\ 0 & c.c. \end{cases}$

Es un circuito Mealy, puesto q. la salida en el instante t depende de la entrada en el instante t.

Es un reconocedor de 2 patrones bba ó abb.

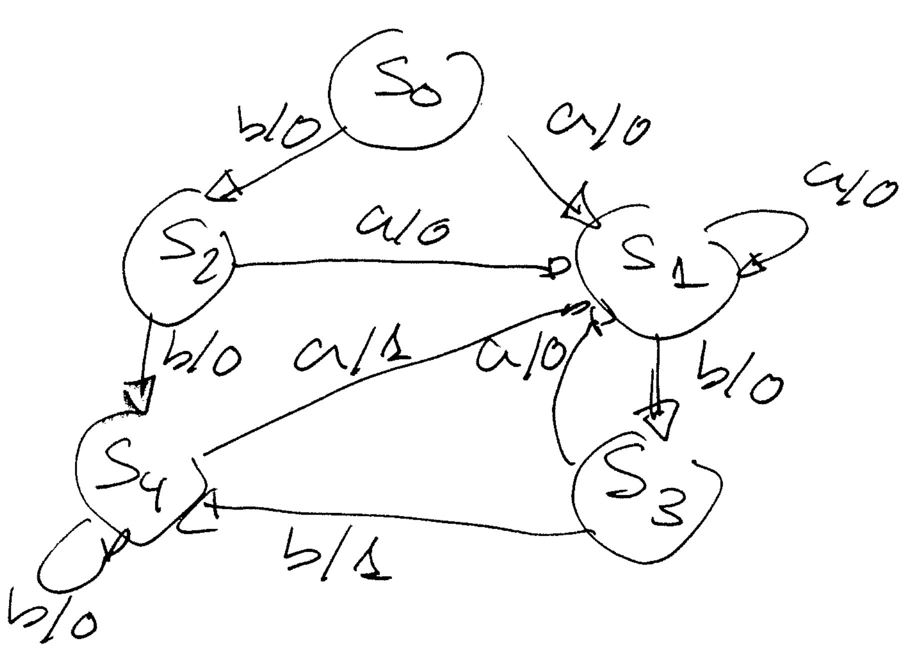
S_0 → no llega ningún caracter q. forme parte de los patrones
↳ reset

S_1 → el último "a"

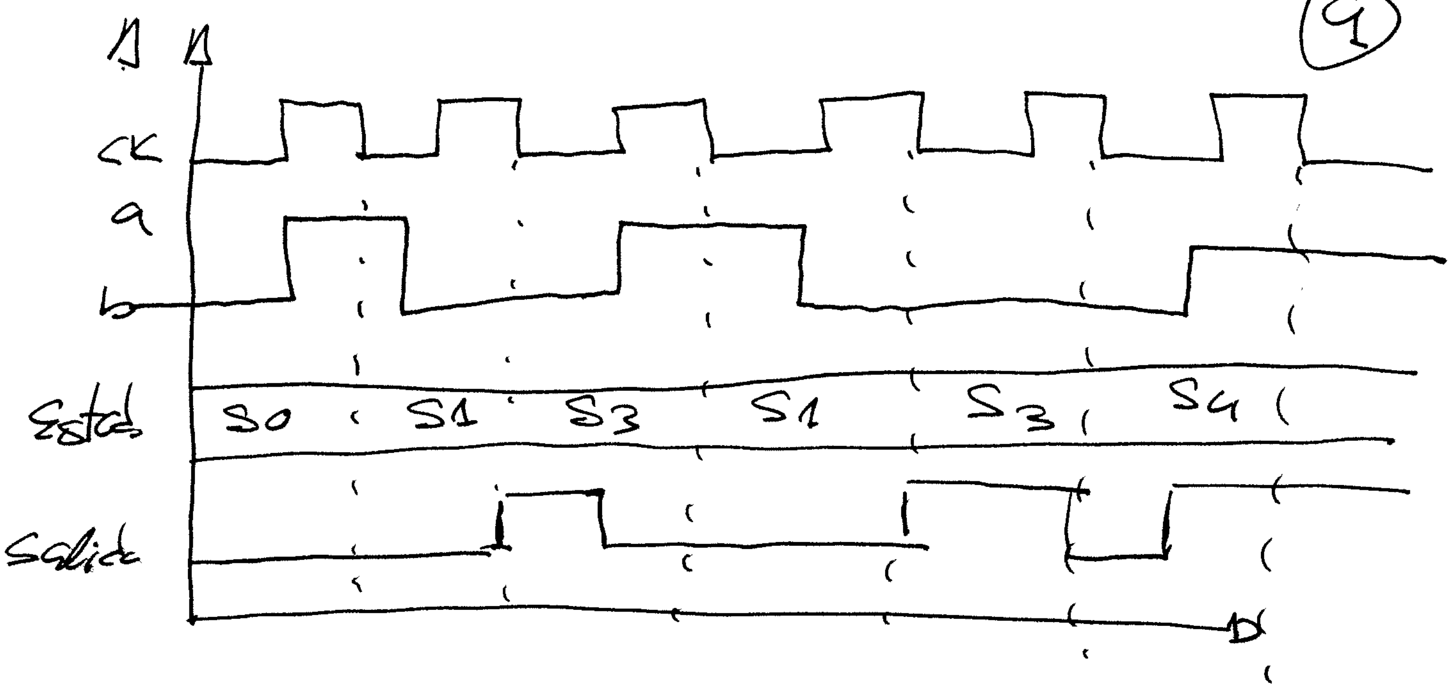
S_2 → el último "b"

S_3 → los 2 últimos "ab"

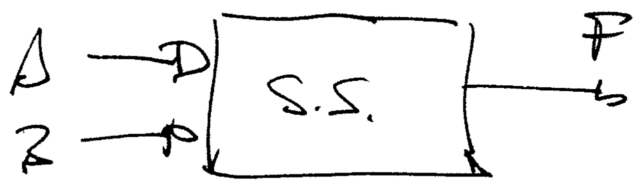
S_4 → los 2 últimos bb



9



4



Estados :

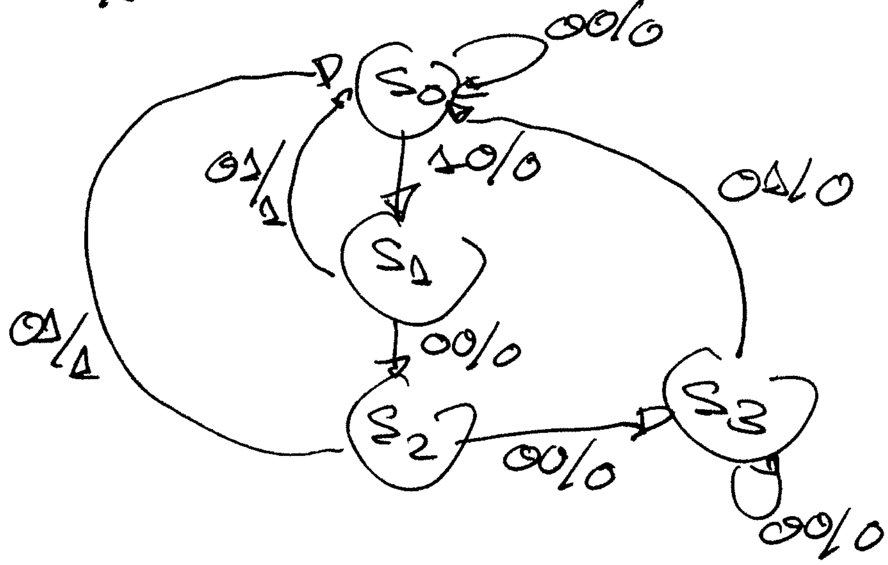
S_0 → No hay coche.

S_1 → ha pasado 1 ciclo desde q. se pulsó A.

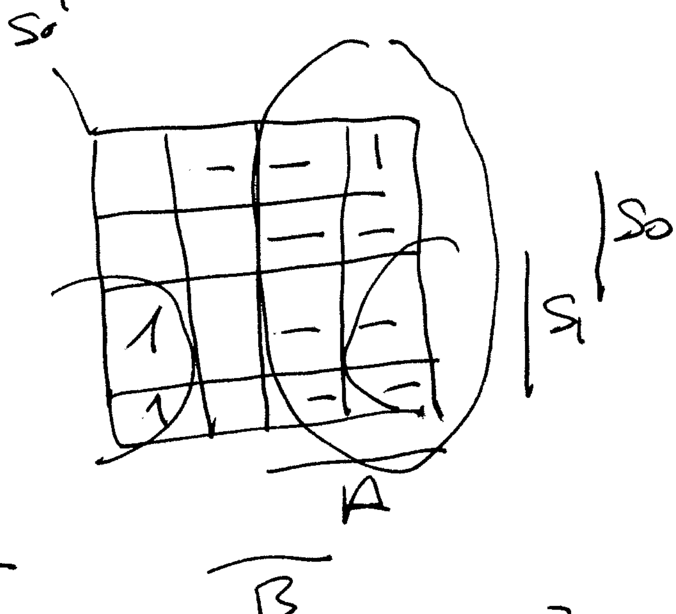
S_2 → han pasado 2 ciclos desde q. se pulsó A

S_3 → 3 o más ciclos desde q. se pulsó A
⇒ ∄ Exceso de velocidad

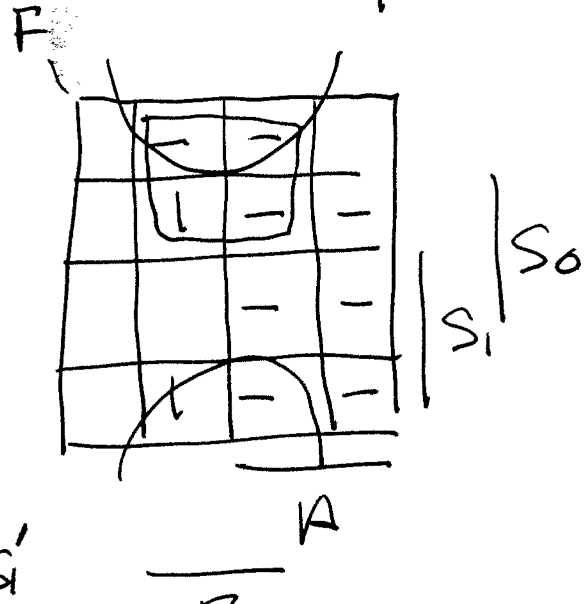
AB/F



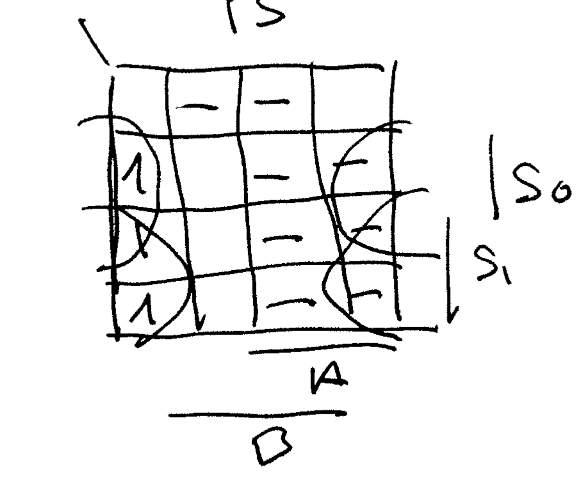
S_1	S_0	A	B	S_1'	S_0'	F
0	0	0	0	0	0	0
0	0	0	1	–	–	–
0	0	1	0	0	1	0
0	0	1	1	–	–	–
0	1	0	0	1	0	0
0	1	0	1	0	0	1
0	1	1	0	–	–	–
0	1	1	1	–	–	–
1	0	0	0	1	1	0
1	0	0	1	0	0	1
1	0	1	0	–	–	–
1	0	1	1	–	–	–
1	1	0	0	1	1	0
1	1	0	1	0	0	0
1	1	1	0	–	–	–
1	1	1	1	–	–	–



$$S_0' = A + S_1\bar{B}$$



$$F = \bar{S_1}B + \bar{S_0}B$$



$$S_1' = S_1\bar{B} + S_0\bar{B}$$