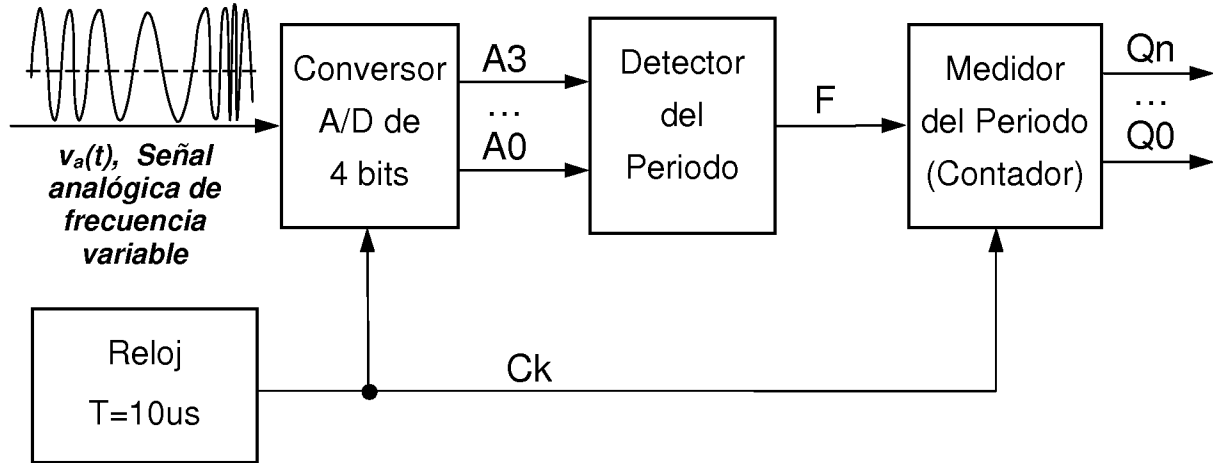


Diseño de un sistema analógico-digital para medir la frecuencia de una señal analógica.

La siguiente figura muestra el diagrama de bloques del sistema analógico-digital a diseñar.



El sistema consta de un primer bloque que consiste en un Convertor A/D (CA/D) que deberá convertir la señal analógica de entrada, $v_a(t)$, cuyo periodo queremos medir en una señal digital (palabras de 4 bits, $A_3 A_2 A_1 A_0$).

El segundo bloque es el encargado de detectar el periodo de la señal analógica de entrada generando a partir de las palabras procedentes de CA/D un tren de pulsos, F , de forma que la separación entre estos pulsos se corresponde con el periodo de la señal analógica de entrada.

Finalmente, el último bloque realiza la medida del periodo de la señal analógica de entrada contando el número de pulsos del reloj (Ck) que caben entre cada dos pulsos de la señal de salida del bloque detector, F .

PASOS A SEGUIR Y CUESTIONES A RESPONDER

1. Convertor A/D

- 1.1. Dibuje el diagrama de bloques de un convertor A/D Integrador en Doble Rampa y explique su principio de funcionamiento.
- 1.2. Establezca las correspondencias entre los valores de las tensiones de la señal analógica de entrada al convertor y las palabras de salida del mismo suponiendo que el convertor es de 4 bits y su tensión de referencia es de 30V.
- 1.3 Represente gráficamente la Función de Transferencia ideal del CA/D, para lo cual debe representar en el eje de ordenadas las palabras digitales y en el eje de abcisas los valores correspondientes de la señal analógica.

2. Circuito medidor del periodo de la señal.

- 2.1.** Diseñe un circuito que detecte el valor del periodo. Para ello debe diseñar un circuito combinacional que, a partir de las palabras de 4 bits de salida del CA/D, genere un tren de pulsos (señal F) cuya separación entre estos pulsos sea el periodo de la señal analógica.
- 2.2.** Diseñe, usando puertas y biestables J-K, un contador síncrono cuyo reloj es el mismo que el del CA/D y cuya palabra de salida (Q_3, \dots, Q_0) de 4 bits sea equivalente en binario al periodo de la señal analógica de entrada. Dibuje el circuito correspondiente.
- 2.3.** Partiendo del diseño anterior del contador síncrono generalícelo para obtener contadores de un número mayor de bits (n bits) sin necesidad de obtener las expresiones de excitación de los biestables a partir de la tabla de verdad. ¿Qué ley se sigue para la ampliación a más bits?

3. Aplicación

- 3.1** Analice las limitaciones y necesidades del sistema y modifique el sistema diseñado con el fin de que se pueda usar para medir los periodos de señales analógicas sinusoidales de amplitud 15V y cuyas frecuencias se encuentran entre 2KHz y 20KHz usando un reloj patrón de periodo 10us.
- 3.2** Dibuje el sistema completo para este rango de señales y a nivel de los componentes elementales con los que ha realizado el diseño (puertas y biestables).
