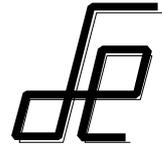




UNIVERSIDAD DE ALCALÁ
ESCUELA POLITÉCNICA SUPERIOR
DEPARTAMENTO DE ELECTRÓNICA



GRADO EN INGENIERÍA EN TECNOLOGÍAS DE LA TELECOMUNICACIÓN
GRADO EN INGENIERÍA EN SISTEMAS DE TELECOMUNICACIÓN
GRADO EN INGENIERÍA EN ELECTRÓNICA DE COMUNICACIONES
GRADO EN INGENIERÍA EN TELEMÁTICA

| | | | |
|------------|--------------------------------|-------------|----------|
| ASIGNATURA | ELECTRÓNICA DIGITAL (1ª parte) | FECHA | 1-7-2011 |
| APELLIDOS | | DNI | |
| NOMBRE | | GRUPO | |
| TITULACIÓN | | Nº DE LISTA | |

| | | | | | |
|---|---|---|---|---|---|
| 1 | 2 | 3 | 4 | = | T |
|---|---|---|---|---|---|

NORMATIVA DEL EXAMEN

- En primer lugar, escriba su nombre y apellidos en el espacio reservado a tal efecto y deje un carné de identidad o de la escuela visible a su lado.
- **Apague** su teléfono móvil.
- Esta parte tiene un valor de **4 puntos**, y es obligatoria para todos los alumnos. Tiene una duración de **dos horas**.
- Las respuestas que no estén **claramente justificadas** y razonadas **no tendrán ningún valor**.
- El uso de cualquier documentación auxiliar y del teléfono **móvil** está completamente **prohibido**.
- **Conteste** a las preguntas en el espacio disponible **en estas hojas**. No se corregirán hojas entregadas aparte.
- La cuestión relativa al **laboratorio** es la **cuestión 4**. Aquellos alumnos que tengan convalidado el laboratorio deben indicarlo en esta cuestión escribiendo únicamente en el espacio reservado a la solución: "Laboratorio convalidado".

Cuestión 1 (10 puntos)

El circuito de la figura 1.1 muestra un sistema combinacional que realiza distintas operaciones sobre un dato X de 3 bits expresado en complemento a 2, en función del código de selección de operación Op₁, Op₀. En la tabla 1.1 se muestran las operaciones que se desean realizar en la salida de la ALU 74LS382, obteniendo el resultado en L[3:0]. El resultado final obtenido en R[3:0] corresponde con el módulo de L[3:0].

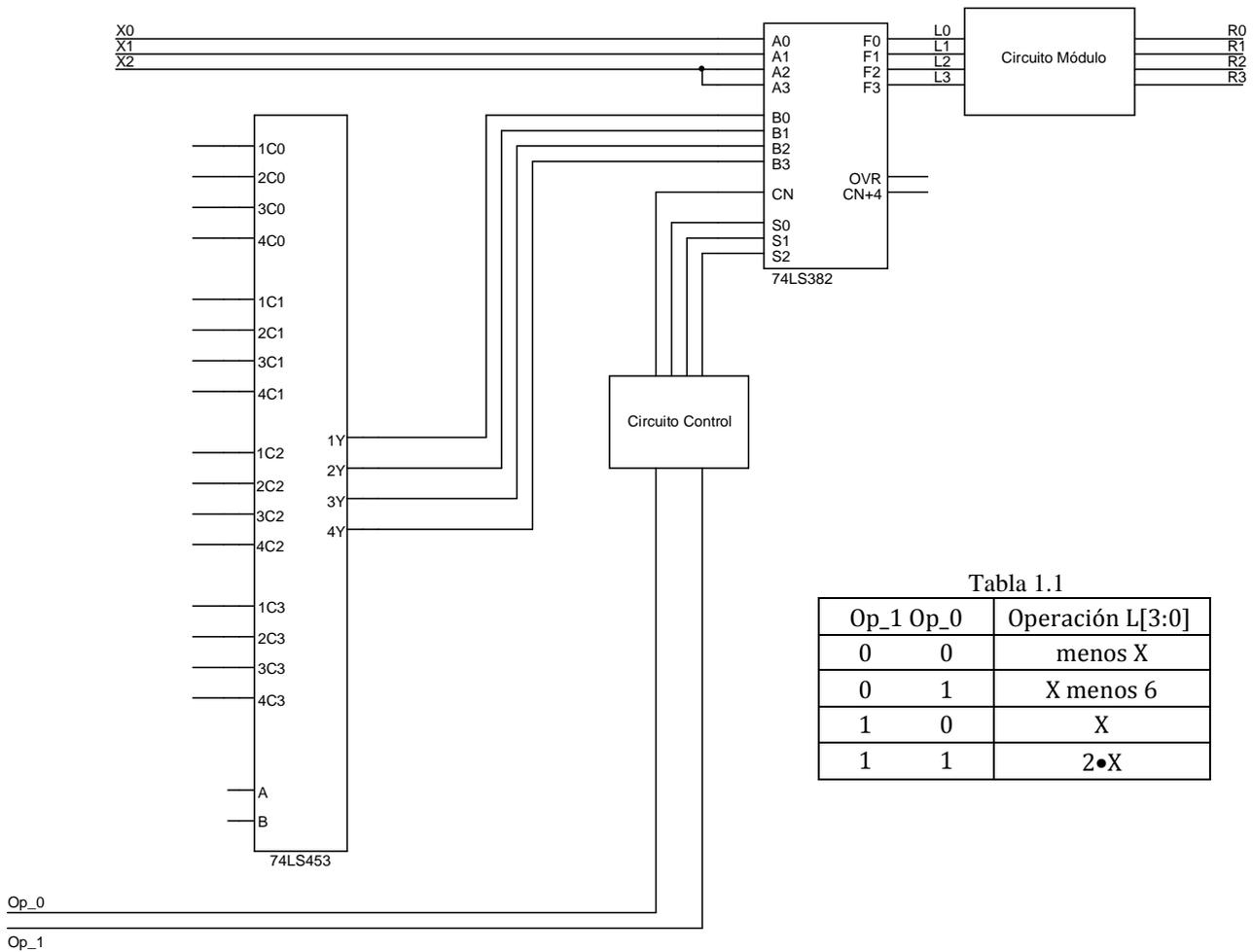


Tabla 1.1

| Op ₁ | Op ₀ | Operación L[3:0] |
|-----------------|-----------------|------------------|
| 0 | 0 | menos X |
| 0 | 1 | X menos 6 |
| 1 | 0 | X |
| 1 | 1 | 2•X |

Figura 1.1. Circuito combinacional.

Se pide:

1. Conecte las entradas del multiplexor sobre la figura 1.1 y diseñe a continuación el “Circuito Control” que activa las entradas de selección de operación y de acarreo inicial de la ALU para que se pueda obtener en su salida, L[3:0], la operación indicada en la tabla 1.1 en función de las entradas Op₁, Op₀. Emplee para ello el menor número de puertas lógicas. Justifique el diseño realizado completando la tabla adjunta donde se indica en cada caso la operación que se selecciona en la ALU, el valor de las entradas de selección de operación y el dato de la entrada B de la ALU. (6 pts.)

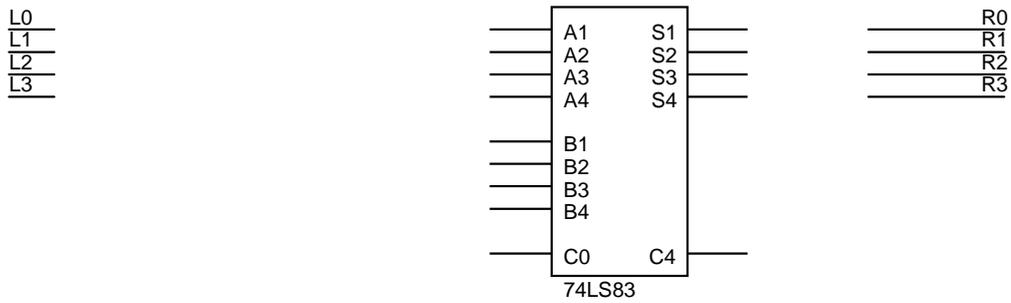
| Op_1 | Op_0 | Operación L[3:0] | Operación ALU | S ₂ | S ₁ | S ₀ | CN | B ₃ | B ₂ | B ₁ | B ₀ |
|------|------|------------------|---------------|----------------|----------------|----------------|----|----------------|----------------|----------------|----------------|
| 0 | 0 | menos X | | | | | | | | | |
| 0 | 1 | X menos 6 | | | | | | | | | |
| 1 | 0 | X | | | | | | | | | |
| 1 | 1 | 2•X | | | | | | | | | |

Circuito Control



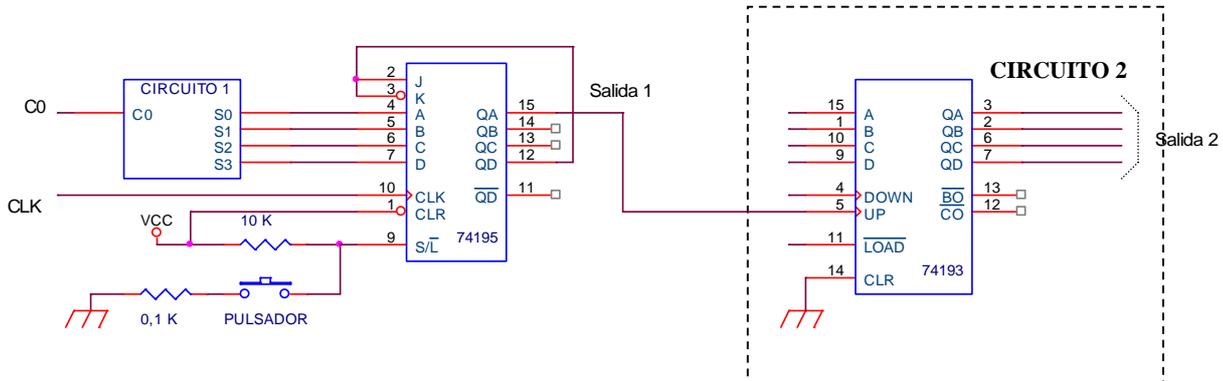
2. Justifique si se podría producir desbordamiento en la salida de la ALU. (2 ptos.)

3. En el supuesto de que no exista desbordamiento en la ALU, diseñe el “Circuito Módulo” a partir de un sumador 74LS83 para que en la salida R[3:0] se obtenga el módulo del dato L[3:0]. Emplee para ello el menor tipo de puertas de cualquier tipo. (2 ptos.)

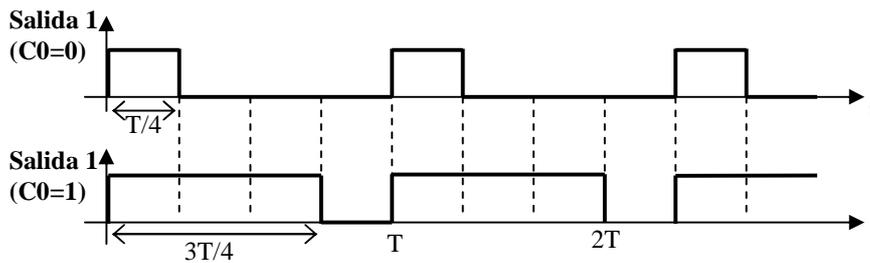


Cuestión 2 (10 puntos)

En el circuito de la figura se muestra el esquema de un contador realizado a partir del CI 74195 y el CI 74193



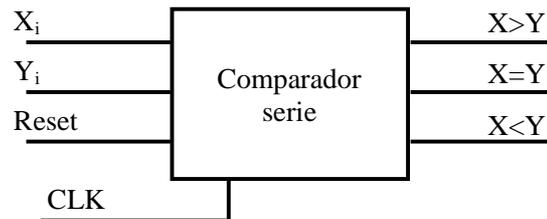
1. Diseñe el bloque marcado como CIRCUITO 1 de la figura anterior para que en la salida 1 se generen las señales indicadas en la siguiente figura, donde se aprecia que cambia la señal a generar con la entrada digital C0. La señal comenzará a generarse al pulsar el PULSADOR atendiéndose al código de C0 seleccionado. Se podrá utilizar para dicho diseño exclusivamente puertas inversoras. (4 pts.)



2. Diseñe el CIRCUITO 2, para que a partir del 74193 y las puertas lógicas que considere oportunas, obtengamos en **salida 2** la secuencia 6,7,8,9,10,11,6,7,...El código se comenzará a generar cada vez que pulsemos el PULSADOR. Se debe responder gráficamente dentro del recuadro de línea discontinua dispuesto para el **CIRCUITO 2**. (6 pts.)

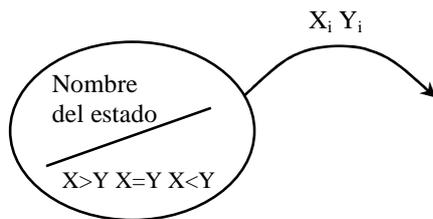
Cuestión 3 (10 puntos)

Se desea diseñar un sistema secuencial síncrono que compare dos números de dos bits $X [X_1X_0]$ e $Y [Y_1Y_0]$ expresados en el sistema de representación numérica **complemento a 2**. Los datos se reciben en serie a través de dos entradas independientes, denotadas por X_i e Y_i . En primer lugar, llegan simultáneamente los bits de mayor peso de cada número y, posteriormente, los de menor peso. El resultado se debe mostrar en tres salidas ($X>Y$), ($X=Y$) y ($X<Y$), activas a nivel alto, que se mantendrán desactivadas mientras no lleguen los datos completos. Una vez se hayan recibido los números completos, se activa la salida adecuada y el sistema secuencial debe quedarse dando ese resultado independientemente de lo que se presente en X_i e Y_i hasta que se realice un reset asíncrono que deje el circuito en disposición de seguir comparando dos nuevos datos.

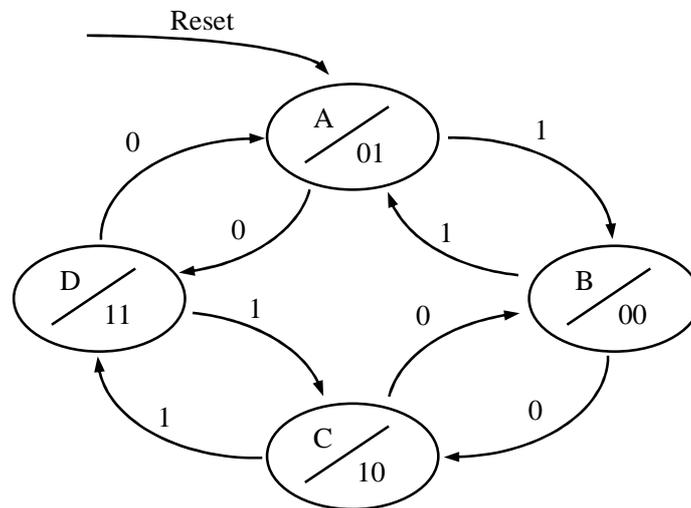


1. Diseñe el sistema como una máquina de Moore respetando la siguiente notación.

(5 ptos.)



2. Diseñe el circuito que implementa el siguiente grafo detallando todos los pasos que sean necesarios. Introduzca en el circuito los elementos que considere necesarios para que la máquina de estados arranque siempre en el estado A tras la conexión de la alimentación y diseñe un circuito con un pulsador cuya activación también lleve el autómata al estado A de manera asíncrona. (5 pts.)



Cuestión 4 (10 puntos)

En el circuito de la figura 1, correspondiente al cronómetro realizado en la última práctica de laboratorio, se pide:

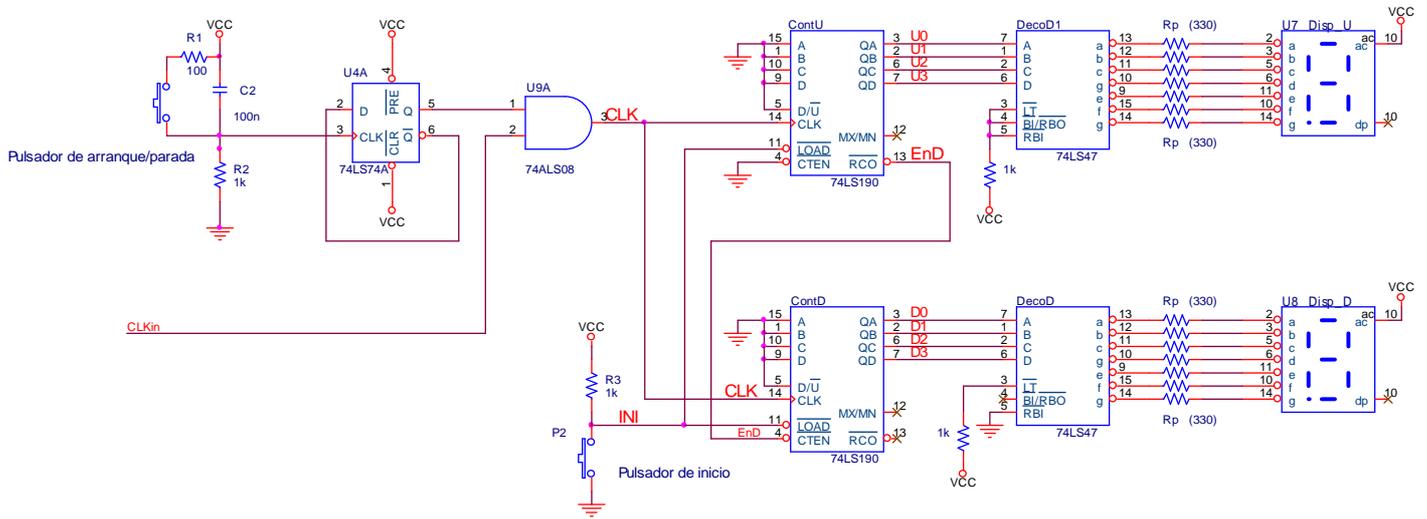


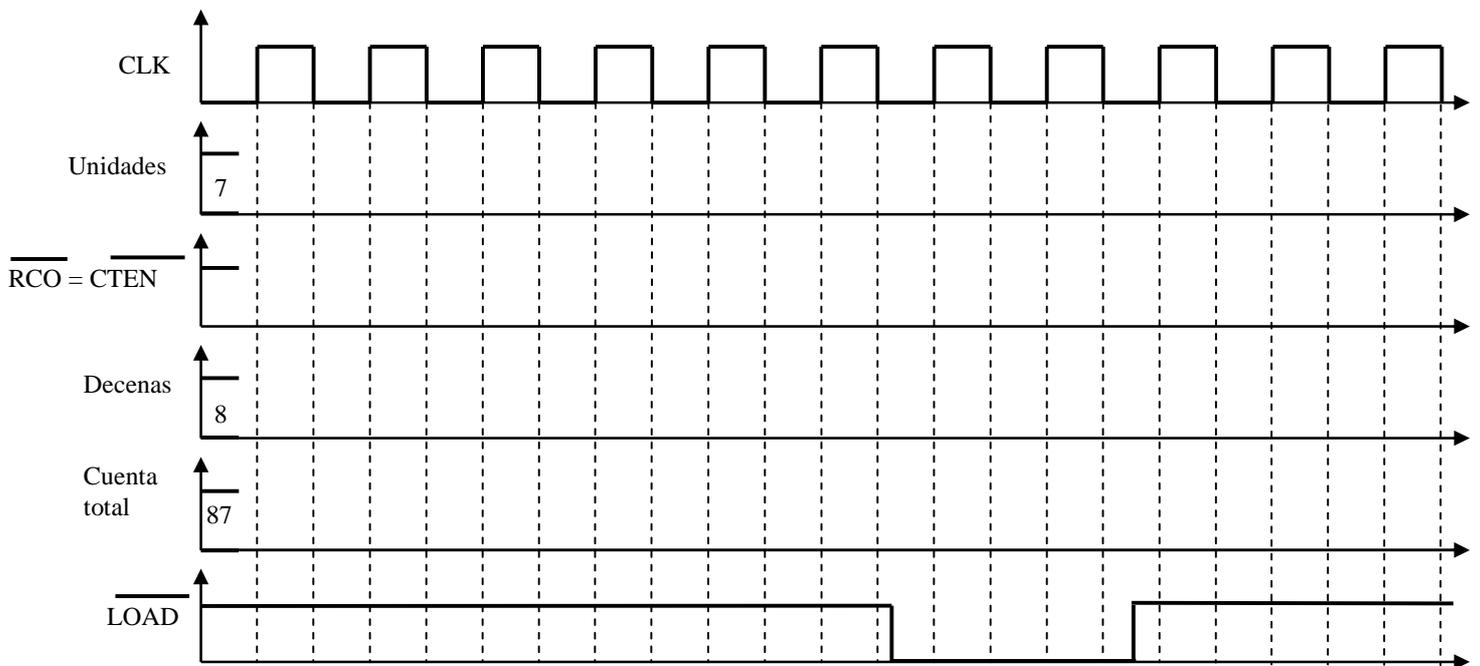
Figura 1

Nota.- Los 2 apartados son independientes.

1. Complete el siguiente cronograma.

(6 pts.)

Nota.- Observe como los datos de partida, expresados **en decimal**, son 7 para las unidades y 8 para las decenas.



2. Rellene la siguiente tabla referente a los drivers y displays para representar las decenas y unidades. (4 ptos.)

| Dato entrada Driver Decenas | Dato entrada Driver Unidades | Nivel lógico en BI/RBO Driver Decenas | Salidas Driver Decenas abcdefg | Salidas Driver Unidades abcdefg | Carácter en el Display Decenas | Carácter en el Display Unidades |
|-----------------------------|------------------------------|---------------------------------------|--------------------------------|---------------------------------|--------------------------------|---------------------------------|
| 5 | 7 | | | | | |
| 0 | 0 | | | | | |
| 0 | 7 | | | | | |