



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Mañana*)
CONVOCATORIA: 11 de Septiembre de 2007

TEST

(2.5 puntos)

En las siguientes preguntas de tipo test, **sólo existe una respuesta correcta**. Cada pregunta tiene un valor de **0,25 puntos**. Cada respuesta incorrecta descuenta **0,1 puntos**. La pregunta que deje en blanco no sumará ni restará puntos.

Notas: · Se debe poner una X sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la última hoja) correspondiente a la respuesta correcta.

· La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.

· No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

- 1) Si SP = 2009H cuando se está leyendo la instrucción **POP AF**, ¿cuánto valdrá después de ejecutarla?:
 - a) 2011H.
 - b) 200AH.
 - c) 2007H.
 - d) **200BH.
- 2) Cuando se está leyendo el código de operación de la instrucción **CALL 1000H**, la cual comienza en la posición 0100H, se produce una interrupción hardware de vector 30H, cuya rutina de servicio empieza en la posición 2000H. Sabiendo que F₁ = 0, ¿cuál es el valor del PC después de terminar de leer dicha instrucción?:
 - a) 1000H.
 - b) 2000H.
 - c) 0101H.
 - d) **0103H.
- 3) ¿Cómo quedan los flags del registro de estado del Indalo 3.0 después de ejecutar la siguiente secuencia de instrucciones?:

MOV A, 8FH
SHL A
AND A, 18H

- a) F_C = 0, F_O = 1, F_Z = 0, F_S = 0, F_P = 1.
 - b) **F_C = 0, F_O = 0, F_Z = 0, F_S = 0, F_P = 1.
 - c) F_C = 0, F_O = 0, F_Z = 0, F_S = 0, F_P = 0.
 - d) F_C = 1, F_O = 0, F_Z = 0, F_S = 0, F_P = 1.
- 4) En una instrucción de salto condicional del Indalo 3.0, la dirección de salto:
 - a) Está en los dos bytes siguientes al código de operación.
 - b) Se obtiene sumando al PC un dato de 16 bits.
 - c) Se obtiene sumando al PC un dato de 8 bits que es un entero sin signo.
 - d) **Se obtiene sumando al PC un dato de 8 bits que es un entero con signo.
- 5) La instrucción **MOV A, op8**:
 - a) Ocupa 3 bytes de memoria.
 - b) **Ocupa 2 bytes de memoria.
 - c) Ocupa 1 byte de memoria.
 - d) Puede ocupar 1, 2 ó 3 bytes de memoria, según sea el valor de op8.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Mañana*)
CONVOCATORIA: 11 de Septiembre de 2007

TEST

(continuación)

- 6) En un sistema de memoria, la microórden *mem* se utiliza para:
- **Activar el decodificador principal de la memoria.
 - Activar la línea CS de un circuito integrado de memoria concreto.
 - Abrir el *driver* bidireccional de los circuitos integrados de memoria.
 - Notificar un acceso a memoria, por lo que debe activarse antes de enviar la dirección de la posición a la que se desea acceder.
- 7) Cuando se ejecuta la instrucción *INT vector*, ¿cuál es la secuencia de pasos que se siguen?:
- Primero, activación de *int*, luego de *inta* y, por último, envío del vector.
 - Primero, activación de *inta*, luego de *int* y, por último, envío del vector.
 - Envío del vector, activación de *int* y después de *inta*.
 - **Ninguna de las respuestas anteriores es correcta.
- 8) De las instrucciones *NOP* y *HLT* puede afirmarse que:
- Son idénticas en su forma de trabajar y sólo se diferencian en que la segunda no está disponible en la versión 2.0 del Indalo.
 - ***HLT* se diferencia de *NOP* en que no incrementa el PC.
 - NOP* se diferencia de *HLT* en que no incrementa el PC.
 - Las dos sólo constan de código de operación, por lo que su tiempo de ejecución es el mismo.
- 9) En el direccionamiento de un puerto:
- Se usa el valor del registro SP para identificar el puerto.
 - **Se utilizan los 8 bits de menos peso del ABUS.
 - Se utilizan los 8 bits del DBUS para identificar el puerto.
 - Se utiliza el registro X para identificar el puerto.
- 10) La ejecución de una instrucción:
- No requiere nunca ciclos de fetch.
 - **Requiere siempre al menos un ciclo de fetch.
 - Utiliza siempre tres ciclos de fetch.
 - Si es interna, no requiere ciclos de fetch.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Mañana*)

APELLIDOS Y NOMBRE: _____
Nº DE EXPEDIENTE: _____ GRUPO: _____ CONVOCATORIA: 11 de Septiembre de 2007

TEST: Solución (y 1)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

- La respuesta correcta se indicará tachando la letra correspondiente con una **X**.
- Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

\otimes	Respuesta dada por el alumno
\otimes	Respuesta anulada por el alumno

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
Total			



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Tarde*)
CONVOCATORIA: 11 de Septiembre de 2007

TEST

(2.5 puntos)

En las siguientes preguntas de tipo test, **sólo existe una respuesta correcta**. Cada pregunta tiene un valor de **0,25 puntos**. Cada respuesta incorrecta descuenta **0,1 puntos**. La pregunta que deje en blanco no sumará ni restará puntos.

Notas: · Se debe poner una **X** sobre la letra de la **tabla "SOLUCIÓN"** (que encontrará en la última hoja) correspondiente a la respuesta correcta.

· La tabla "CALIFICACIÓN" no deberá utilizarla, es para su posterior calificación.

· No se tendrán en cuenta las respuestas que no se encuentren en dicha tabla "SOLUCIÓN"

- 1) Si $SP = 3000H$ cuando se está leyendo la instrucción *PUSH AF*, ¿cuánto valdrá después de ejecutarla?:
 - a) 3002H.
 - b) 3001H.
 - c) 2FFFFH.
 - d) **2FFEH.
- 2) Cuando se está leyendo el código de operación de la instrucción *CALL 2000H*, la cual comienza en la posición 0200H, se produce una interrupción hardware de vector 40H, cuya rutina de servicio empieza en la posición 3000H. Sabiendo que $F_1 = 0$, ¿cuál es el valor del PC cuando la CPU Indalo 3.0 termina la ejecución de dicha instrucción?:
 - a) 3000H.
 - b) 0203H.
 - c) **2000H.
 - d) 0201H.
- 3) ¿Cómo quedan los flags del registro de estado del Indalo 3.0 después de ejecutar la siguiente secuencia de instrucciones?:

MOV A, 8FH
SHR A
XOR A, 3

- a) $F_C = 0, F_O = 1, F_Z = 0, F_S = 0, F_P = 1$.
 - b) ** $F_C = 0, F_O = 0, F_Z = 0, F_S = 0, F_P = 1$.
 - c) $F_C = 0, F_O = 0, F_Z = 0, F_S = 0, F_P = 0$.
 - d) $F_C = 1, F_O = 0, F_Z = 0, F_S = 0, F_P = 1$.
- 4) De una instrucción de salto condicional podemos decir que:
 - a) Si no se cumple la condición de salto, no se ejecuta.
 - b) Siempre consume el mismo número de ciclos de reloj.
 - c) Calcula la dirección de salto sumando al PC un valor sin signo de dieciséis bits.
 - d) **Si no cumple la condición de salto, incrementa dos veces el PC.
- 5) Las instrucciones en el Indalo 3.0:
 - a) **Ocupan, al menos, un byte en memoria.
 - b) Contienen, al menos, un registro como operando.
 - c) Requieren un mínimo de dos ciclos de máquina para su lectura y ejecución.
 - d) Pueden comprender dos, tres, o cuatro bytes.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Tarde*)
CONVOCATORIA: 11 de Septiembre de 2007

TEST

(continuación)

- 6) La instrucción **MOV A,B** realiza una transferencia del registro B al A a través ...:
- a) ... de los 8 bits más significativos del ABUS.
 - b) ... de los 8 bits menos significativos del ABUS.
 - c) **... del DBUS, pasando por la ALU.
 - d) ... del DBUS, sin pasar por la ALU.
- 7) ¿Cuál de los siguientes elementos no interviene en el funcionamiento del secuenciador central?:
- a) Los flags.
 - b) El código de operación de las instrucciones.
 - c) **La referencia a operandos de las instrucciones.
 - d) La señal de control WAIT.
- 8) Las directivas del lenguaje ensamblador son:
- a) Instrucciones que ejecuta la CPU sin usar la ALU.
 - b) Instrucciones que son traducidas a código máquina.
 - c) Instrucciones que se ejecutan en un ciclo de reloj.
 - d) **Indicaciones para el programa ensamblador que no son traducidas a código máquina.
- 9) La instrucción **INT vector**:
- a) Es exactamente igual que la instrucción *JMP addr*.
 - b) Se ve afectada por la máscara de interrupciones.
 - c) En ningún instante de su ejecución utiliza la pila.
 - d) **Todas las respuestas anteriores son falsas.
- 10) La instrucción **IN B,C** de Indalo 3.0 sirve para:
- a) Leer un byte del puerto indicado en C y depositarlo en B.
 - b) Leer un byte del puerto indicado en B y depositarlo en A.
 - c) Transferir el valor del registro C al B.
 - d) **Nada, pues es sintácticamente incorrecta.



UNIVERSIDAD PONTIFICIA DE SALAMANCA EN MADRID
Departamento de Electrónica y Comunicaciones

FUNDAMENTOS DE COMPUTADORES (*Teoría. Examen Final. Tarde*)

APELLIDOS Y NOMBRE: _____
Nº DE EXPEDIENTE: _____ GRUPO: _____ CONVOCATORIA: 11 de Septiembre 2007

TEST: Solución (y 1)

SOLUCIÓN

1	2	3	4	5	6	7	8	9	10
a	a	a	a	a	a	a	a	a	a
b	b	b	b	b	b	b	b	b	b
c	c	c	c	c	c	c	c	c	c
d	d	d	d	d	d	d	d	d	d

- La respuesta correcta se indicará tachando la letra correspondiente con una **X**.
- Para anular una respuesta dada, se rodeará con una circunferencia \otimes , de modo que se entenderá:

	Respuesta dada por el alumno
	Respuesta anulada por el alumno

CALIFICACIÓN

Correctas		x 0,25 =	
Erróneas		x (- 0,1) =	-
Total			