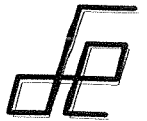




UNIVERSIDAD DE ALCALÁ. E.P.
DEPARTAMENTO DE ELECTRÓNICA.
I.T.I. Electrónica Industrial



ASIGNATURA:	ELECTRÓNICA DIGITAL	FECHA:	12-9-2002
APELLIDOS	SOLUCIÓN	Nº Lista	
NOMBRE:		D.N.I.	

1	2	3	4	5	6	7	8	T
---	---	---	---	---	---	---	---	---

Cuestión 1 (10 puntos)

A partir de un registro de desplazamiento con entrada serie y salida paralelo, cuya tabla de verdad y diagrama de bloques se muestra en la figura 1.1, se construye el circuito de la figura 1.2. En este circuito se aprecia como la entrada S del registro de desplazamiento se ha conectado a masa.

Pr	Clk	S	QA(t+1)	QB(t+1)	QC(t+1)	QD(t+1)
1	X	X	1	1	1	1
0	↑	1	1	QA(t)	QB(t)	QC(t)
0	↑	0	0	QA(t)	QB(t)	QC(t)

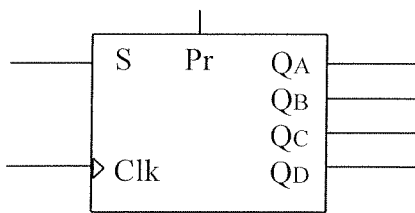


Figura 1.1.

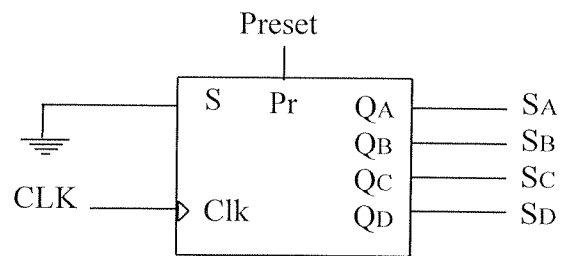
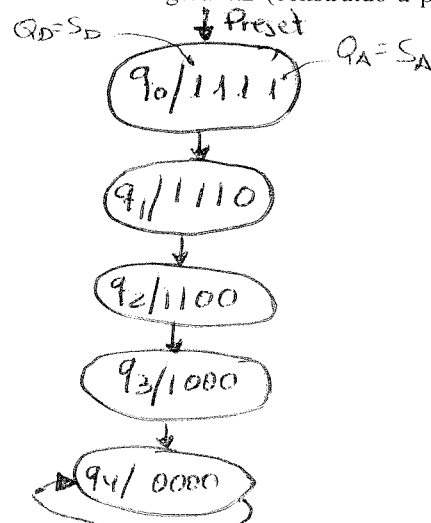
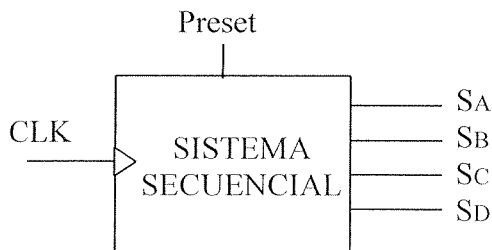


Figura 1.2.

Se pide:

1. Represente el grafo que define el comportamiento del circuito de la figura 4.2 (construido a partir del registro de desplazamiento citado). (8 puntos)



2. Indique si el grafo diseñado es tipo Mealy o tipo Moore. Justifique la respuesta. (2 puntos)

El grafo es Moore porque las salidas sólo dependen del estado, por lo que cambian con el reloj, aunque dispone de una entrada de preset asíncrona.

Cuestión 2 (10 puntos)

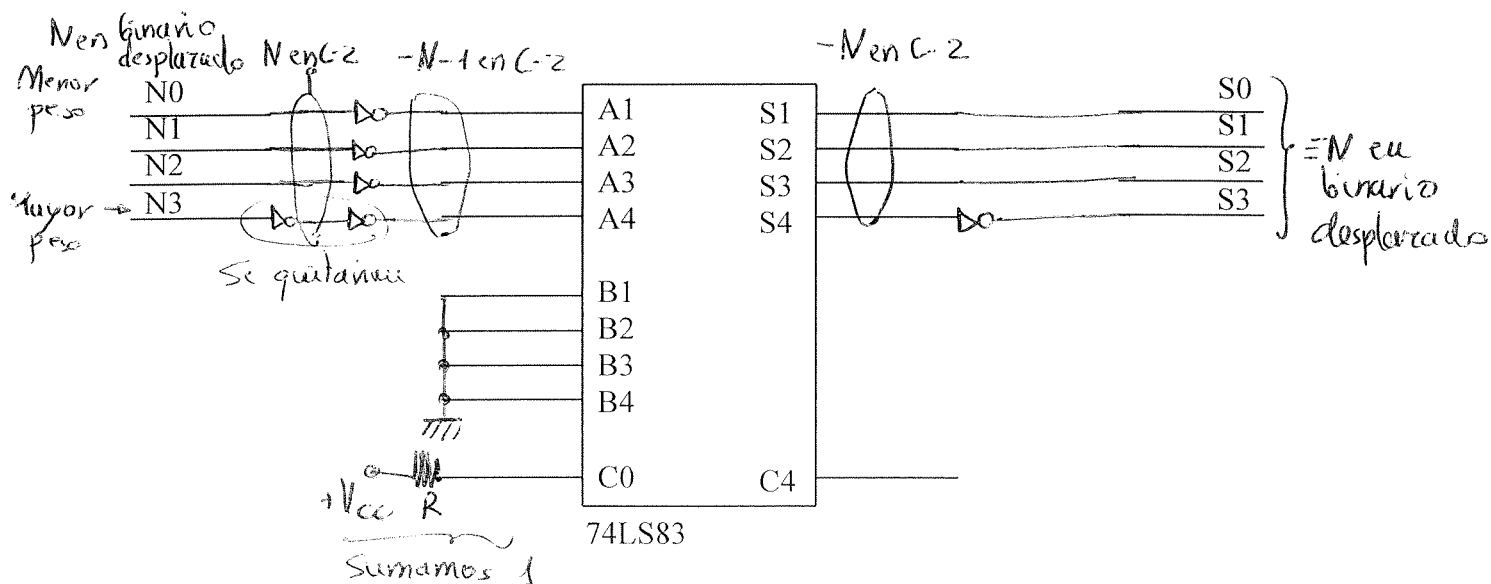
Ciertos dispositivos electrónicos proporcionan información de salida utilizando un código binario desplazado. En la siguiente tabla se muestra la codificación de números de 4 bits tanto en binario desplazado como en complemento a dos.

Combinaciones correspondientes a números de 4 bits en binario desplazado y C-2.		
Decimal	Binario desplazado	C-2
7	1111	0111
6	1110	0110
5	1101	0101
4	1100	0100
3	1011	0011
2	1010	0010
1	1001	0001
0	1000	0000
-1	0111	1111
-2	0110	1110
-3	0101	1101
-4	0100	1100
-5	0011	1011
-6	0010	1010
-7	0001	1001
-8	0000	1000

Se pide:

- Considerando la información mostrada en dicha tabla, diseñe el circuito que realice la operación $S = -N$, donde N y S son dos números de 4 bits en binario desplazado. Para ello se ha de emplear un sumador 74LS83 y el número de inversores que considere necesario. (10 puntos)

Nota: Suponga que $N \in [-7, 7]$



Cuestión 3 (15 puntos)

Partiendo de un contador 74LS163, cuya descripción de funcionamiento se adjunta, se desea diseñar un contador de décadas ascendente tal y como muestra la figura 3. En el contador a diseñar la señal RST es una señal de inicialización síncrona de forma que al activarse el contador pasa al estado 0. Por otro lado la señal CEO se activa a "0" cuando estando habilitado el contador, éste se encuentra en el último estado de la secuencia de cuenta. La patina EN habilita el contador.

Nota: $RCO = ENT \cdot QD \cdot QC \cdot QB \cdot QA$

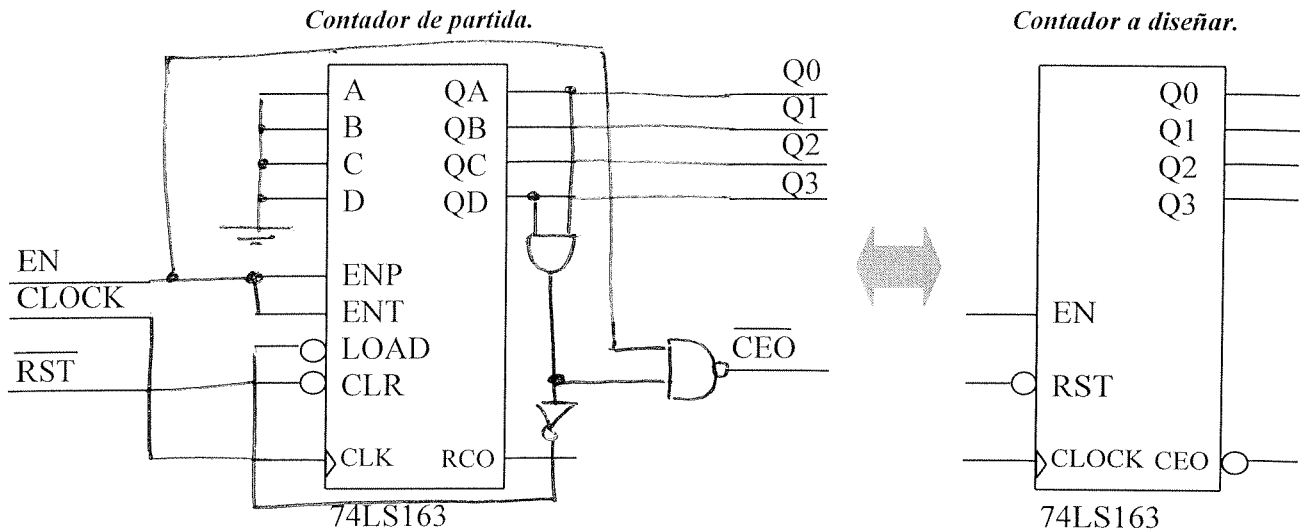
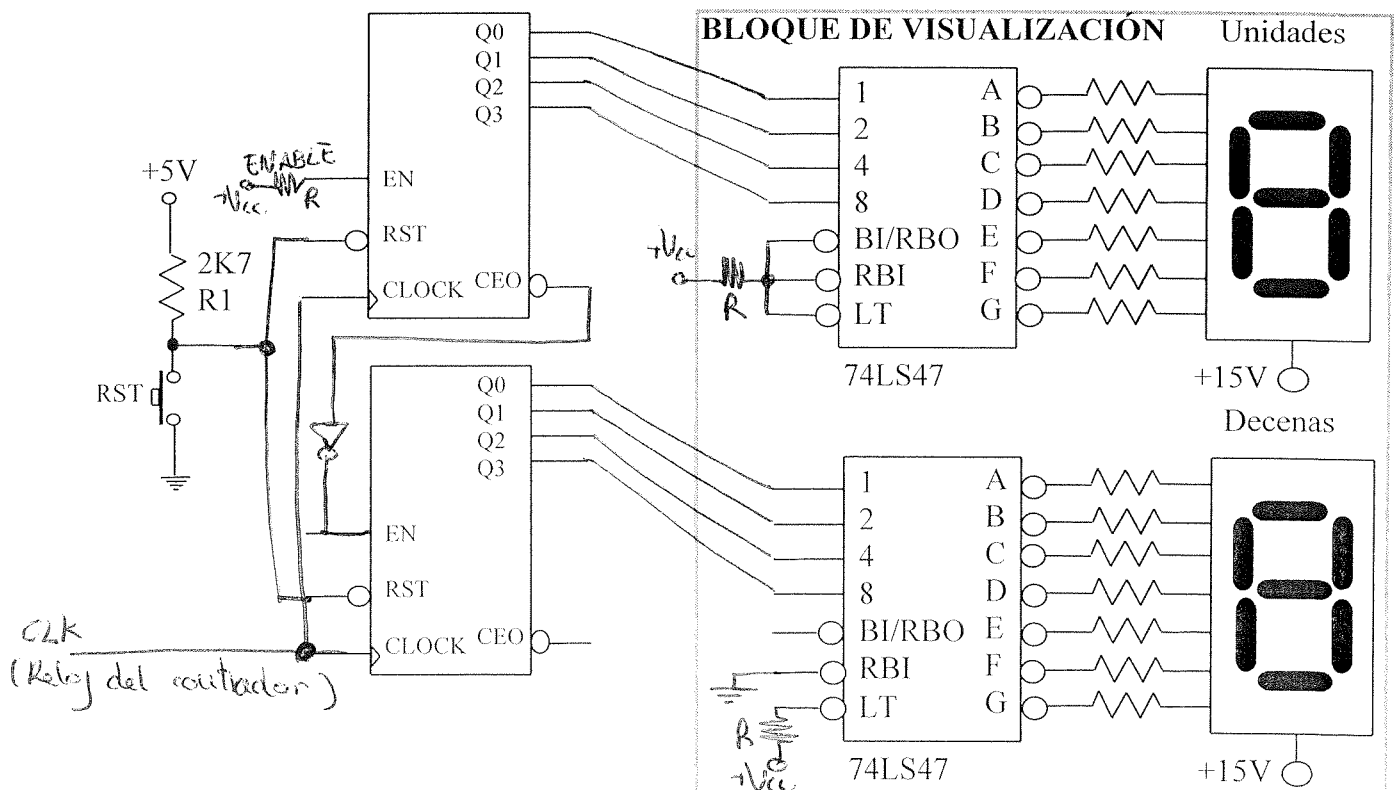


Figura 3. Contador de décadas.

Se pide:

1. Diseñe sobre la figura anterior el contador descrito completando las conexiones necesarias sobre el contador de partida. Para ello puede emplear las puertas lógicas que considere necesarias. **(7 puntos)**
2. Utilizando como base el contador diseñado, se desea realizar un contador de dos décadas de forma que el valor de cuenta se represente en un sistema de visualización. Al activarse el pulsador de RST el valor de cuenta debe fijarse a 00. En el sistema de visualización no deben representarse los ceros no significativos. Si el número a visualizar es el 00 solo se representará el 0 de las unidades. Complete las conexiones en la siguiente figura para conseguir tal finalidad. **(8 puntos)**



Cuestión 4 (15 puntos)

Se quiere realizar un circuito digital que realice la suma o resta de dos números ($X \pm Y$) de 4 bits codificados en valor absoluto y signo obteniendo el resultado en complemento a dos. Dicho circuito corresponde al diagrama de bloques de la figura 4.

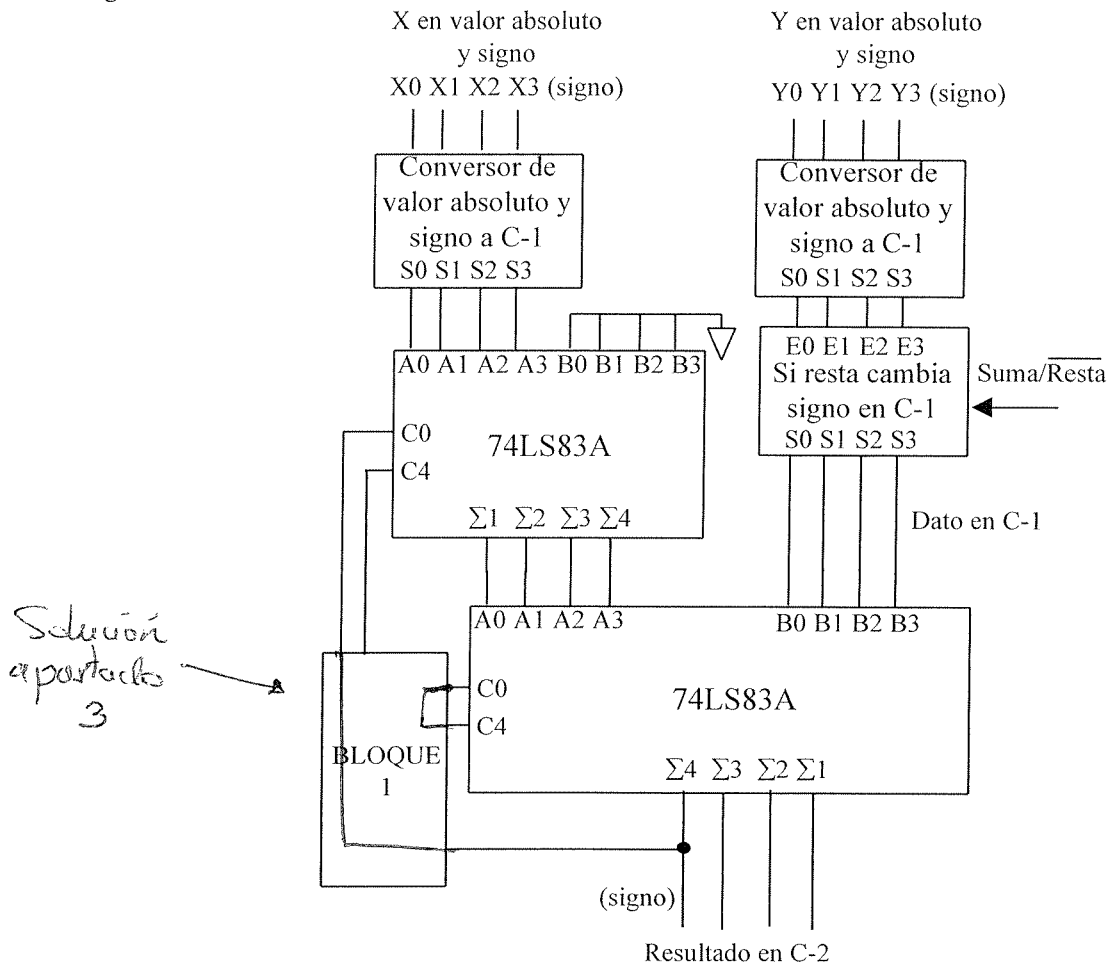


Figura 4. Circuito sumador-restador.

Se pide:

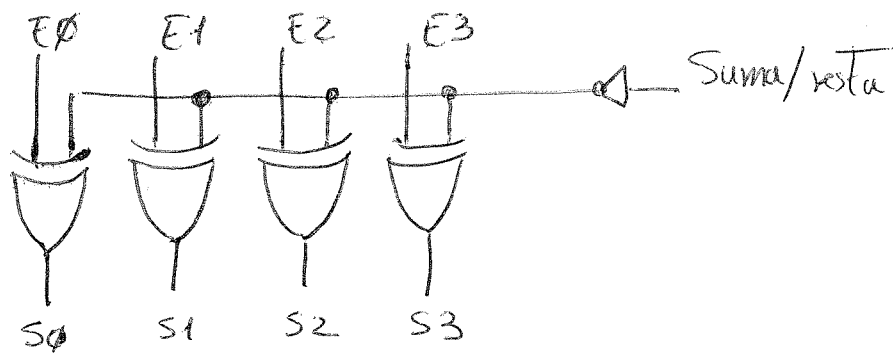
1. Diseñe el bloque "Convertor de valor absoluto y signo a C-1" (complemento a 1) con puertas OR-Exclusiva de dos entradas. (4 puntos)

Si bit de signo = "0" \Rightarrow valor absoluto y signo = C-1
 Si bit de signo = "1" \Rightarrow complementar a uno el valor absoluto y signo igual,

X_0/Y_0 X_1/Y_1 X_2/Y_2 $X_3(\text{signo}) \rightarrow Y_3(1)$ \rightarrow Valor absoluto y signo

S_0 S_1 S_2 $S_3(\text{Signo}) \rightarrow C-1$

2. Diseñe el bloque "Si resta cambia signo en C-1" si debe cambiar el signo del dato de entrada (interpretado éste en C-1 tanto a la entrada como a la salida) cuando se aplique un "0" en la patilla suma/resta. En caso contrario el dato quedará igual. Utilice puertas OR-Exclusiva de 2 entradas y un inversor. (4 puntos)



3. Diseñe el BLOQUE 1 de la figura 4 sabiendo que el resultado debe venir en C-2. ¿Para qué valores de entrada habrá overflow?. Justifique la respuesta. (7 puntos)

A la entrada del sumador los datos de la operación están en C-1 \Rightarrow Realizo la operación para obtener el resultado en C-1 \Rightarrow C0=C4 (en el último sumador) y sumamos 1 con el primer sumador (C0=1) si signo es negativo para obtener C-2. En C-2 de 4 bits se puede representar desde el -8 al +7 \Rightarrow overflow si sumamos dos números positivos cuya suma sea mayor que 7 o dos números negativos cuya suma sea menor que -8. También tenemos los casos de restar a un n° positivo un n° negativo (\Leftrightarrow sumar dos positivos) o restar a un n° negativo un n° positivo (\Leftrightarrow sumar dos n°s negativos).

Cuestión 5 (10 puntos)

Se desea conectar la salida de una puerta OR-exclusiva (74136 con salida en colector abierto) cuyos datos se adjuntan, a un diodo led ($V_F = 1.5V$; $5mA \leq I_F \leq 30mA$) con el fin de observar el estado de la puerta lógica a través del encendido o apagado del diodo.

recommended operating conditions

	SN54136			SN74136			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, V_{CC}	4.5	5	5.5	4.75	5	5.25	V
High-level input voltage, V_{IH}	2			2			V
Low-level input voltage, V_{IL}			0.8			0.8	V
High-level output voltage, V_{OH}			5.5			5.5	V
Low-level output current, I_{OL}			16			16	mA
Operating free-air temperature, T_A	-55		125	0		70	$^{\circ}C$

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	SN54136			SN74136			UNIT
		MIN	TYP ²	MAX	MIN	TYP ²	MAX	
V_{IK}	$V_{CC} = \text{MIN.}, I_I = -8 \text{ mA}$		-1.5			-1.5		V
I_{OH}	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V.}, V_{IL} = 0.8 \text{ V.}, V_{OH} = 5.5 \text{ V.}$						0.25	mA
I_{OL}	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V.}, V_{IL} = 0.8 \text{ V.}, V_{OH} = 5.5 \text{ V.}$			0.25				mA
I_I	$V_{CC} = \text{MAX.}, V_I = 5.5 \text{ V.}$	3.2	0.4		0.2	0.4		mA
I_{IH}	$V_{CC} = \text{MAX.}, V_I = 2.4 \text{ V.}$		40			40		μA
I_{IL}	$V_{CC} = \text{MAX.}, V_I = 0.8 \text{ V.}$		-1.3			-1.3		mA
I_{CC}	$V_{CC} = \text{MAX.}, \text{See Note 2.}$	10	45		30	50		mA

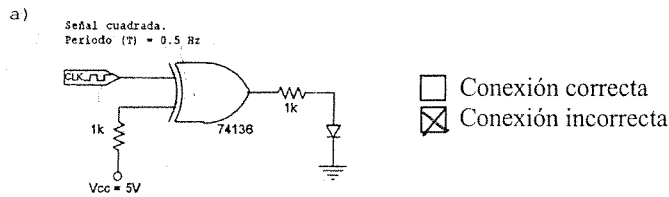
¹ For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

² All typical values are at $V_{CC} = 5 \text{ V.}, T_A = 25^{\circ}C$.

NOTE 2: I_{CC} is measured with one input of each gate at 4.5 V, the other inputs grounded, and the outputs open.

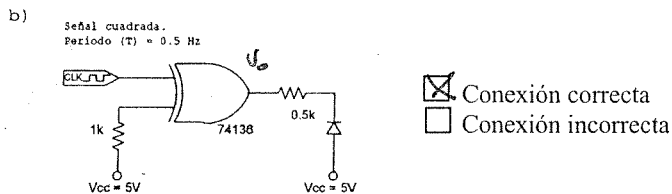
Se pide:

1. Marque, para cada uno de los siguientes circuitos, si la conexión entre la salida de la puerta XOR (en todos los circuitos alimentada a +5V) y el diodo led es correcta o incorrecta para cumplir las condiciones del enunciado. (No se admitirá como válida aquella respuesta que no esté justificada convenientemente). (10 puntos)



Justificación:

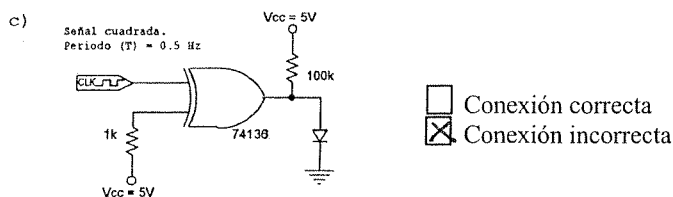
NO SE ENCIENDE A NIVEL BAJO POR COMO ESTÁ CONECTADO.
TAMPOCO A NIVEL ALTO POR SER LA PUERTA COLECTOR ABIERTO.



Justificación:

$$V_O = L \rightarrow I = \frac{V_{CC} - V_F - V_{OLmax}}{R} = 6,2 \text{ } \mu\text{ce}$$

$V_O = H \rightarrow$ COLECTOR ABIERTO \Rightarrow NO LUCE

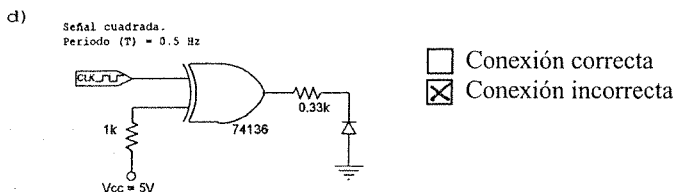


Justificación:

A NIVEL BAJO NO SE ENCIENDE.

A NIVEL ALTO:

$$I = \frac{V_{CC} - V_F}{100k} = 36 \mu A < I_{Fmax} \Rightarrow \text{NO LUCE}$$



Justificación:

A NIVEL ALTO EL LED ESTÁ EN
RELAZAR POR SER COLECTOR
ABIERTO

A NIVEL BAJO LA RF. DE TRANSICIÓN
EN BORNAS DEL LED ES 4 Y 13.
ESTARÁ APAGADO

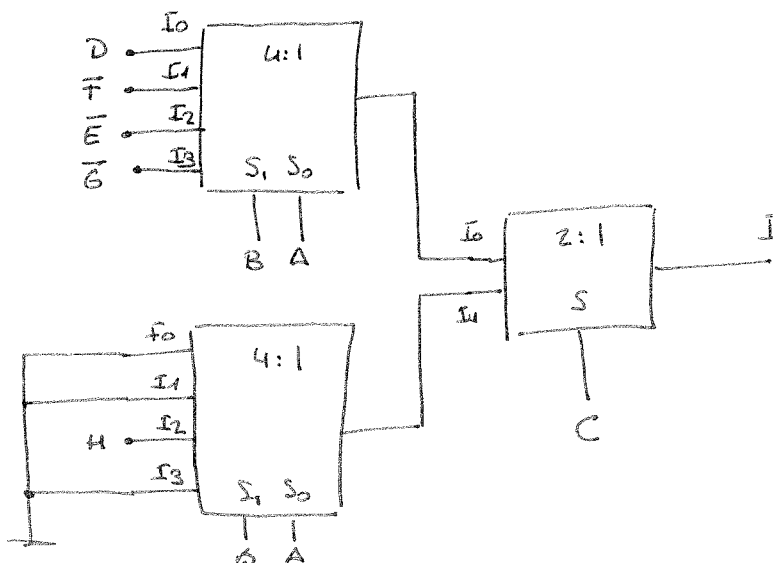
Cuestión 6 (10 puntos)

Diseñe un circuito que implemente la siguiente función lógica:

$$I = \overline{A}\overline{B}C\overline{D} + \overline{A}B\overline{C}\overline{E} + \overline{A}B\overline{C}F + \overline{A}C\overline{B}G + \overline{A}BCH$$

disponiendo únicamente de dos multiplexores 4:1 y un multiplexor 2:1.

UNA SOLUCIÓN:



Cuestión 7 (10 puntos)

A partir del circuito de la figura 7 y de la tabla de funcionamiento del integrado 74194, responda justificadamente a las siguientes preguntas:

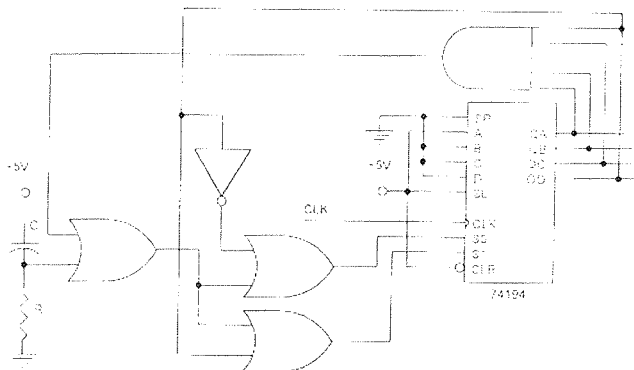


Figura 7. Circuito secuencial basado en el registro 74194.

1. Complete la siguiente tabla indicando la evolución de las señales más significativas durante 12 ciclos de la señal de reloj desde que se carga el condensador, a partir del momento en el que se conecta la alimentación. (6 puntos)

CLK Conex. Alim. y ↑	(S1 S0) _t	(QA QB QC QD) _t
↑	H H	1 0 0 0
↑	L H	0 1 0 0
↑	L H	0 0 1 0
↑	L H	0 0 0 1
↑	H L	0 0 1 1
↑	H L	0 1 1 1
↑	H L	1 0 0 0
↑	H H	0 1 0 0
↑	L H	0 0 1 0
↑	L H	0 0 0 1
↑	H L	0 0 1 1
↑	H L	0 1 1 1

EL CTD. DE ARRANQUE
 FUERZA $S_1 = S_0 = 1 \Rightarrow$ CARGA
 EMPIEZA A ROTAR INTRODUC. SI QUE ES 0
 CAMBIA EL SENT. INTRODUCIENDO $S_1 = 1$
 JUEVE A CARGAR POR LA PUERTA AND.

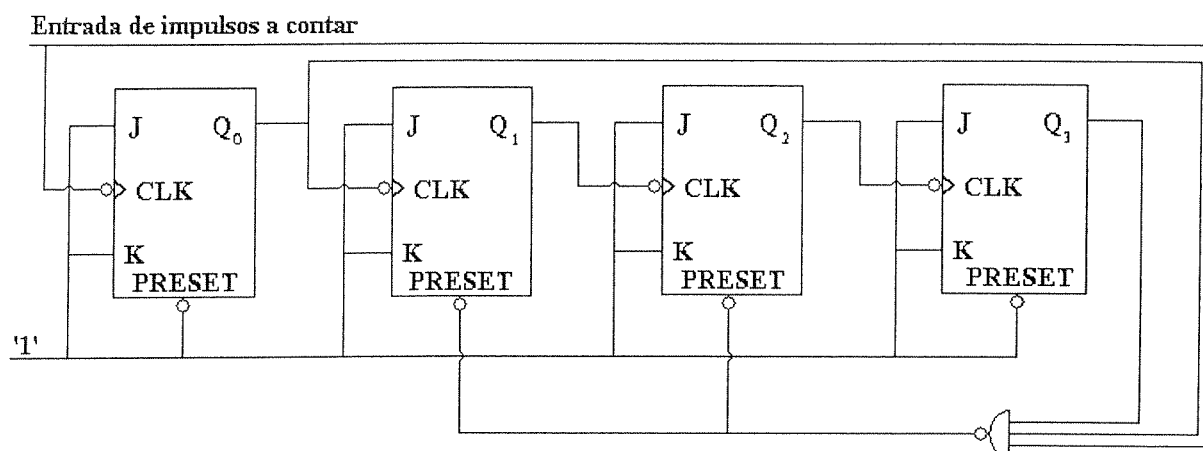
2. Calcule la frecuencia máxima de funcionamiento sabiendo que el registro tiene un tiempo de propagación de 26 ns y un tiempo de setup de 20 ns, y cada puerta un tiempo de propagación de 18 ns. (4 puntos)

$$T_{min} = t_{propagación} + t_{set-up} + 3 \cdot t_{puerta} = 100 \mu s$$

$$f_{max} = \frac{1}{T_{min}} = 10 \text{ MHz}$$

Cuestión 8 (10 puntos)

Dado el siguiente circuito contador:

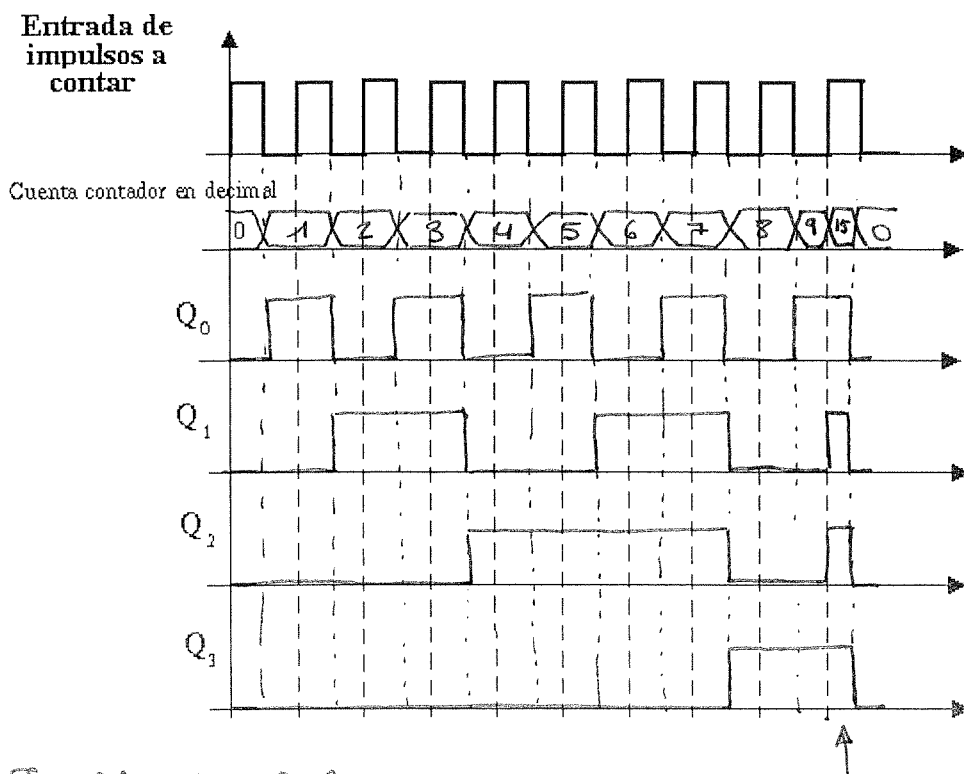


Implementado mediante biestables síncronos J-K con preset asíncrono, se pide:

1. ¿Se trata de un contador síncrono o asíncrono? ¿Por qué?

(2 puntos)

2. La documentación de este circuito informa de que el circuito funciona como un contador de décadas. Demuestre la veracidad o falsedad de tal afirmación (No olvide justificar su respuesta dibujando los cronogramas adjuntos). (8 puntos)



→ NO ES UN CONTADOR
DE DÉCADAS PORQUE PASA
POR 15 ENTRE 9 Y 0

EN ESTE PUNTO
LA PUERTA NAND DA UN
0 A SU SALIDA Y PRODUCE
EL PRESET DE LOS BIESTABLES.