

FUNDAMENTOS DE ELECTRÓNICA

Examen 1ª Convocatoria. Segundo Parcial. Parte 1 (2016-2017)

Apellidos, Nombre:

Compañía:

Sección AGM:

Grupo CUD:

Este examen consta de tres ejercicios y una cuestión. **Se divide en dos partes que debe presentar por separado.** Esta hoja será grapada a los folios con las soluciones correspondientes. Lea atentamente las siguientes normas:

- Rellene sus datos personales
- Comience cada ejercicio en cara nueva de folio
- Compruebe que tiene todas las cuestiones y ejercicios resueltos
- **El examen deberá ser escrito a bolígrafo**
- **No usar bolígrafo rojo ni Tipp-Ex**
- Se puede utilizar calculadora pero debe ser NO programable
- **Utilice exclusivamente folios proporcionados por el profesorado**

Firma	
-------	--

PARTE 1		NOTA PARTE 1
Ejercicio 1	Ejercicio 2	
<input type="checkbox"/> / 4.5	<input type="checkbox"/> / 1.5	

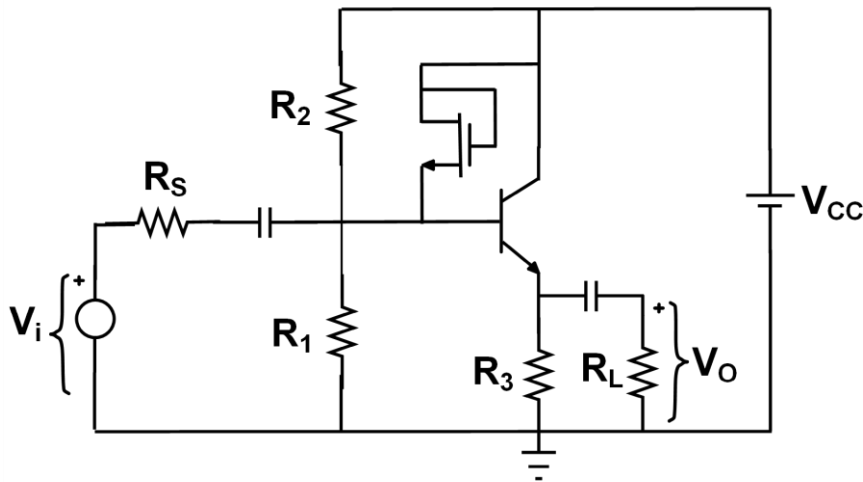
**CLASES PARTICULARES, TUTORÍAS TÉCNICAS ONLINE
LLAMA O ENVÍA WHATSAPP: 689 45 44 70**

**ONLINE PRIVATE LESSONS FOR SCIENCE STUDENTS
CALL OR WHATSAPP:689 45 44 70**

Cartagena99

EJERCICIO 1

Sea el siguiente circuito basado en un transistor bipolar NPN y un transistor NMOS.

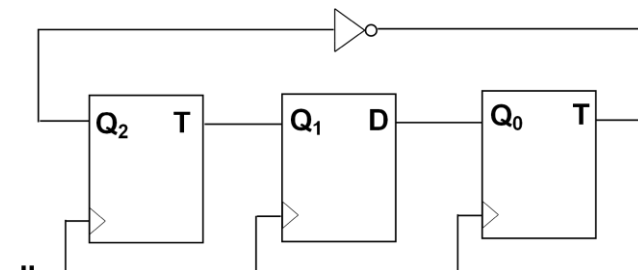


$V_{CC} = 12\text{ V}$, $R_1 = 2.4\text{ k}\Omega$, $R_3 = 0.9\text{ k}\Omega$, $R_S = 1.2\text{ k}\Omega$, $R_L = 1.8\text{ k}\Omega$, V_i fuente de tensión alterna $W/L = 30$, $K = 20\text{ }\mu\text{A}/\text{V}^2$, $V_{TH} = 1\text{ V}$, $\beta = 100$, $V_{BE} = 0.6\text{ V}$ si la unión BE está en directa

- En qué región no puede estar el transistor NMOS. Justifique su respuesta.
- Si el transistor NMOS no está en corte, en qué región no puede estar el transistor bipolar. Justifique su respuesta.
- Calcular el punto de polarización de ambos transistores y el valor de la resistencia R_2 si la tensión V_{GS} es igual a 4.2 V . Resolver sin despreciar la corriente de base.
- Calcule la ganancia máxima de la etapa. Tome $V_T = 25.8\text{ mV}$.
- Calcule la impedancia de entrada de la etapa incluyendo efecto Early para ambos transistores ($V_A = 15\text{ V}$).
- Calcule el valor mínimo de R_2 para que el cual el transistor NMOS no cambia de región.

EJERCICIO 2

Dado el siguiente circuito secuencial, constituido por biestables flip-flop (dos T y uno D) activados por flanco de subida:



CLASES PARTICULARES, TUTORÍAS TÉCNICAS ONLINE
LLAMA O ENVÍA WHATSAPP: 689 45 44 70

ONLINE PRIVATE LESSONS FOR SCIENCE STUDENTS
CALL OR WHATSAPP:689 45 44 70



FUNDAMENTOS DE ELECTRÓNICA

Examen 1ª Convocatoria. Segundo Parcial. Parte 2 (2016-2017)

Apellidos, Nombre:

Compañía:

Sección AGM:

Grupo CUD:

Este examen consta de tres ejercicios y una cuestión. **Se divide en dos partes que debe presentar por separado.** Esta hoja será grapada a los folios con las soluciones correspondientes. Lea atentamente las siguientes normas:

- Rellene sus datos personales
- Comience cada ejercicio en cara nueva de folio
- Compruebe que tiene todas las cuestiones y ejercicios resueltos
- **El examen deberá ser escrito a bolígrafo**
- **No usar bolígrafo rojo ni Tipp-Ex**
- Se puede utilizar calculadora pero debe ser NO programable
- **Utilice exclusivamente folios proporcionados por el profesorado**

Firma	
-------	--

PARTE 2		NOTA PARTE 2
Ejercicio 3	Cuestión 1	
<input type="checkbox"/> / 3	<input type="checkbox"/> / 1	

**CLASES PARTICULARES, TUTORÍAS TÉCNICAS ONLINE
LLAMA O ENVÍA WHATSAPP: 689 45 44 70**

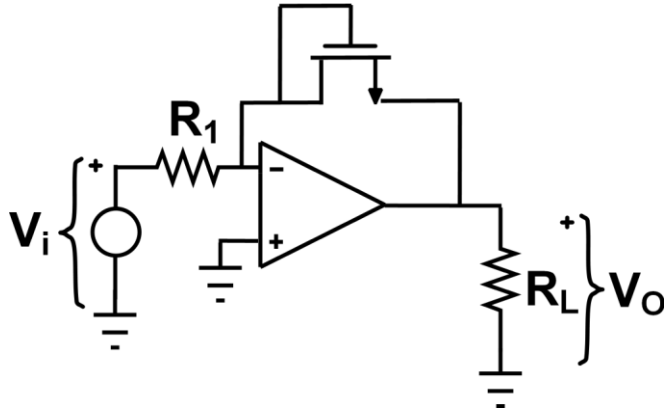
**ONLINE PRIVATE LESSONS FOR SCIENCE STUDENTS
CALL OR WHATSAPP:689 45 44 70**



EJERCICIO 3

Para el circuito de la figura, basado en un AO y un transistor NMOS, en el cual existe realimentación negativa si el transistor está conduciendo, calcule:

$R_1 = 0.5 \text{ k}\Omega, R_L = 3 \text{ k}\Omega$
 $V_{CC} = 9 \text{ V}, V_{EE} = -9 \text{ V}, I_{o,max} = 40 \text{ mA}$
 $V_{TH} = 1 \text{ V}, W/L = 40, K = 20 \text{ }\mu\text{A/V}^2$

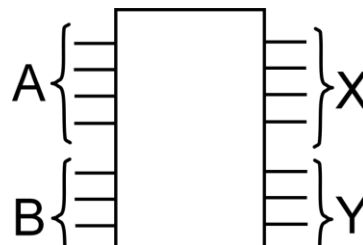


- a) La tensión de entrada V_i y salida V_o si por el transistor fluye una corriente 4.9 mA.
- b) La tensión de entrada V_i mínima para que el transistor conduzca. El valor de la tensión de salida V_o en ese caso.
- c) El valor de la tensión de salida V_o si la tensión de entrada es inferior a la calculada en el apartado b.
- d) La tensión de entrada V_i máxima para no sobrepasar la tensión de salida límite definida por el AO.
- e) El valor de la tensión de salida V_o si la tensión de entrada es superior a la calculada en el apartado d.
- f) La resistencia R_L mínima para no sobrepasar la corriente máxima de salida del AO en el rango de tensión de entrada V_i definido entre los apartados b y d.

CUESTIÓN 1

Sea un sistema digital con entradas A y B y salidas X e Y, todas ellas compuestas por cuatros bits. Una de las salidas es combinacional y la otra es secuencial, para la cual el sistema dispone de reloj (CLK) y reset (R). Se ha anotado el valor de las entradas y salidas en distintos momentos, que se recogen en la siguiente tabla. Deducir que salida es combinacional y que salida es secuencial. Justifique su respuesta.

A	B	X	Y
1000	0001	1001	0101
1101	0001	1100	0111
1101	0110	1011	0000
1101	0110	1011	1001



**CLASES PARTICULARES, TUTORÍAS TÉCNICAS ONLINE
LLAMA O ENVÍA WHATSAPP: 689 45 44 70**

**ONLINE PRIVATE LESSONS FOR SCIENCE STUDENTS
CALL OR WHATSAPP:689 45 44 70**

