

TEMA 3: PLL Y SINTETIZADORES

Comunicaciones Inalámbricas

Marina Zapater

Primavera 2015

Departamento de Física Aplicada III, Universidad Complutense de Madrid



UNIVERSIDAD
COMPLUTENSE
MADRID

Este tema se divide en dos grandes subapartados:

- PLLs (Phase-Locked Loops)
- Sintetizadores

Introducción y sintetizador básico

Configuraciones de sintetizadores

Ruido de fase

Filtrado de la frecuencia de referencia

Otros sintetizadores

Ejercicios

INTRODUCCIÓN Y SINTETIZADOR BÁSICO

Objetivo: Generar una o varias señales de frecuencia concreta, con un valor que puede escogerse de entre un conjunto discreto con gran precisión y pureza espectral, a partir de uno o varios osciladores patrón.

■ Síntesis con PLL

- Permite trabajar a frecuencias altas (GHz)
- Permite conmutar frecuencias de síntesis
- Genera señales de alta pureza espectral

■ La calidad de un sintetizador viene definida por:

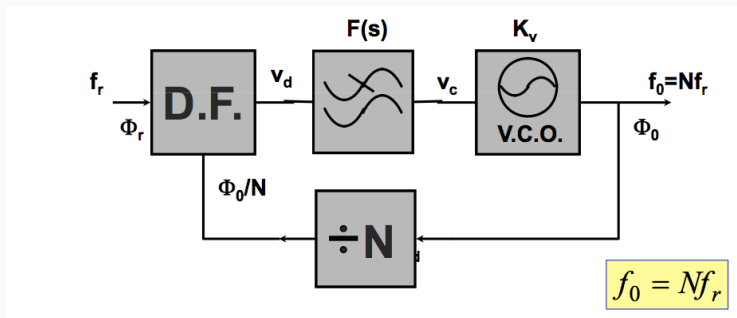
- Precisión de la frecuencia sintetizada
- Tiempo de conmutación entre frecuencias
- Ruido de fase a la salida
- Presencia de espúreos a la salida

Aplicaciones:

- Estabilización de osciladores de alta frecuencia: enganchar un oscilador de alta frecuencia mediante un PLL a un oscilador de alta calidad (cuarzo) de frecuencia menor.
- Síntesis de frecuencias: generación de un conjunto de frecuencias diferentes

INTRODUCCIÓN: SINTETIZADOR BÁSICO

El esquema más básico de un sintetizador es un PLL con un divisor de frecuencia (contador digital)



- Es fácil hacer divisores de frecuencia con N elevada, basta con conectar muchos divisores en cascada.
- N puede llegar a 1000. Valores mayores implican un ruido más elevado.

- La función de transferencia es equivalente a $H(s)$ de un PLL simple, modificando K para incluir el factor N :

$$V_d(s) = K_d \left(\phi_r(s) - \frac{\phi_0(s)}{N} \right)$$

$$V_c(s) = F(s)V_d(s)$$

$$\phi_0(s) = 2\pi K_v \frac{V_c(s)}{s}$$

$$H(s) = \frac{\phi_o(s) - f_o(s)}{\phi_r(s) - f_r(s)} = N \frac{\frac{K}{N} F(s)}{s + \frac{K}{N} F(s)}$$

- Para un PLL de orden 2, tipo 2, con $F(s) = \frac{1+\tau_2 s}{\tau_1 s}$, tendremos:

$$H(s) = N \frac{2\xi\omega_n s + s^2}{s^2 + 2\xi\omega_n s + \omega_n^2}, \quad \omega_n = \sqrt{\frac{K}{N\tau_1}}, \quad \xi = \frac{\omega_n \tau_2}{2}$$

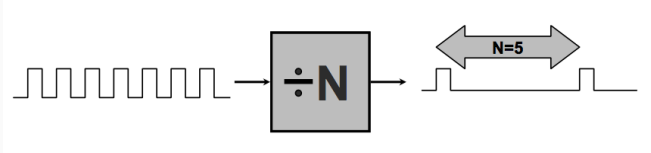
- La función de transferencia del error se obtiene como:

$$H_e(s) = \frac{\phi_e(s)}{\phi_r(s)} = 1 - \frac{H(s)}{N} = \frac{s}{s + \frac{K}{N}s}$$

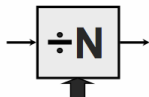
$$\text{Para PLL orden 2 tipo 2: } H_e(s) = \frac{s^2}{s^2 + 2\xi\omega_n s + \omega_n^2}$$

- La función de transferencia es la de un PLL multiplicada por N
- Las fluctuaciones de fase (ruido de fase o modulación) que tenga la señal dentro del ancho de banda del PLL, se multiplicarán por N
- Por todo lo demás, el sintetizador funciona igual que un PLL normal
- La elección del detector de fase está condicionada por el ruido y el ciclo de trabajo de la señal de salida:
 - No suelen usarse multiplicadores analógicos
 - Usamos multiplicador digital para señales ruidosas
 - o fase-frecuencia si el ruido es bajo

- El divisor es un contador de pulsos en señales digitales



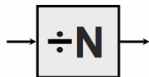
- El factor de división es entero: existen divisores por factores fraccionarios basados en conmutación entre 2 divisores
- La frecuencia límite depende la familia digital y el tipo de divisor



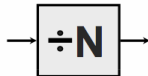
- **Divisor programable**
- **10 a 100MHz**
 - (depende de la familia)



- **Divisor de doble módulo**
- $\approx 1\text{GHz}$ para $N > 10$
- $\approx 5\text{GHz}$ para $N < 10$



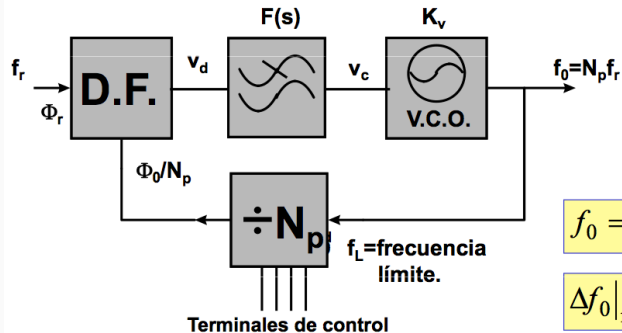
- **Divisor fijo**
- $\approx 1\text{GHz}$ para $N > 10$
- $\approx 10\text{GHz}$ para $N < 10$



- **Divisor analógico**
- $\approx 50\text{GHz}$ para $N < 4$

CONFIGURACIONES DE SINTETIZADORES

SINTETIZADOR CON DIVISOR PROGRAMABLE



$$f_0 = N_p f_r$$

$$\Delta f_0|_{\min} = f_r$$

$$f_0 < f_L$$

- N_p varía de unidad en unidad. La diferencia entre frecuencias que puede generarse es $\Delta f_0|_{min} = f_r$
- Sintetiza hasta frecuencias de 50MHz

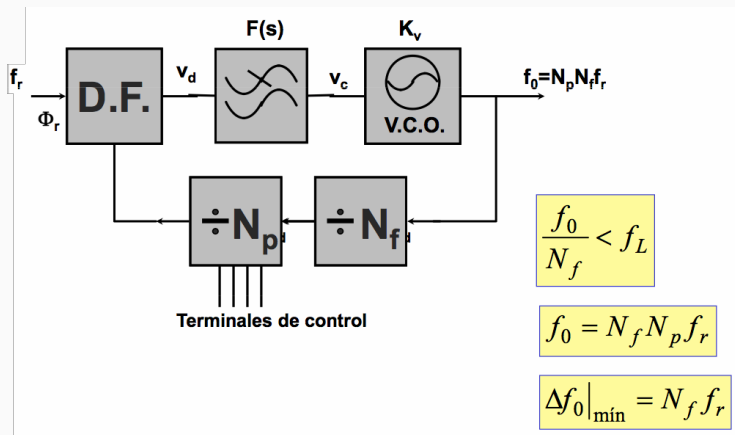
Ejemplo:

Queremos un sintetizador con frecuencias a la salida entre 2 y 4MHz, con paso de 100kHz. Calcule f_r y N_p :

$$\Delta f_0|_{min} = 100kHz \rightarrow f_r = 100kHz$$

$f_0 = N_p f_r$, con lo que N_p debe tomar valores de 20 y 40

SINTETIZADOR CON DIVISOR FIJO Y PROGRAMABLE



- Usado para sintetizar frecuencias mayores de 50MHz, permite llegar a los 5GHz.
- Usa un pre-divisor (prescaler) de módulo fijo N_f
- Tiene un paso mínimo de $\Delta f_0|_{min} = N_f f_r$
- El inconveniente principal es que si queremos un paso pequeño, f_r es muy pequeña \rightarrow dificulta el diseño del filtro, ralentiza el transitorio y no permite ajustar el ruido.

Ejemplo:

Queremos sintetizador con paso de 100kHz y frecs. sintetizadas entre 530 y 532MHz. Tenemos divisores programables hasta 30MHz. Calcule N_p , N_f y f_r .

Para que el divisor trabaje por debajo de 30MHz

$$\rightarrow N_f \geq 532/30 = 17.7$$

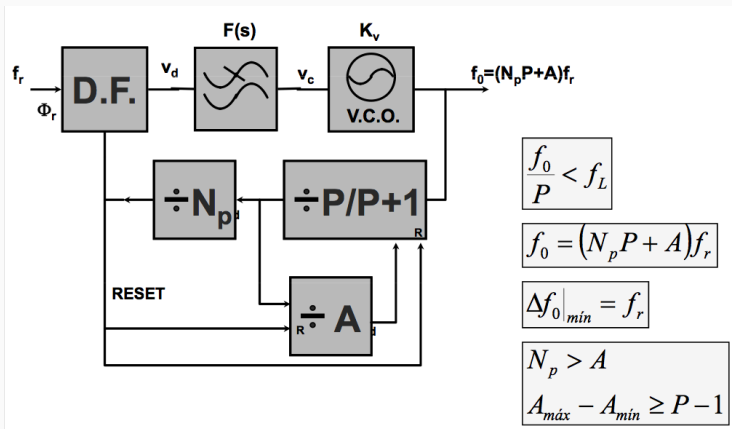
El valor potencia de 2 más cercano es 32. Para $N_f = 32$ y

$$\Delta f_0|_{min} = 100kHz, \text{ tenemos } f_r = 100kHz/32 = 3.125kHz$$

Este valor es muy reducido y dificulta el filtrado en el bucle

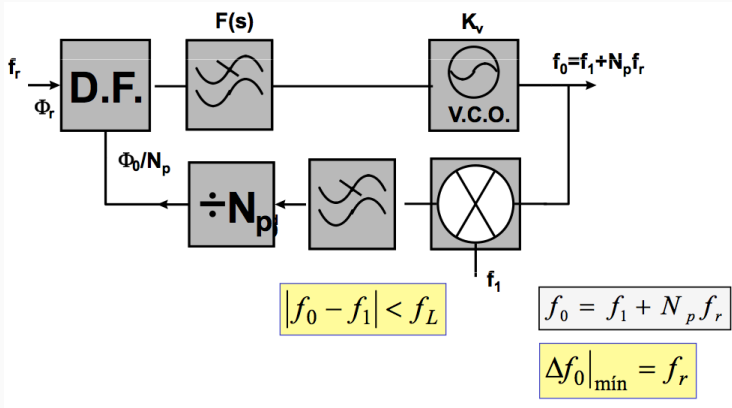
$$\text{Calculamos } N_p: 5300 \leq N_p \leq 5320$$

SINTETIZADOR CON DIVISOR DE DOBLE MÓDULO



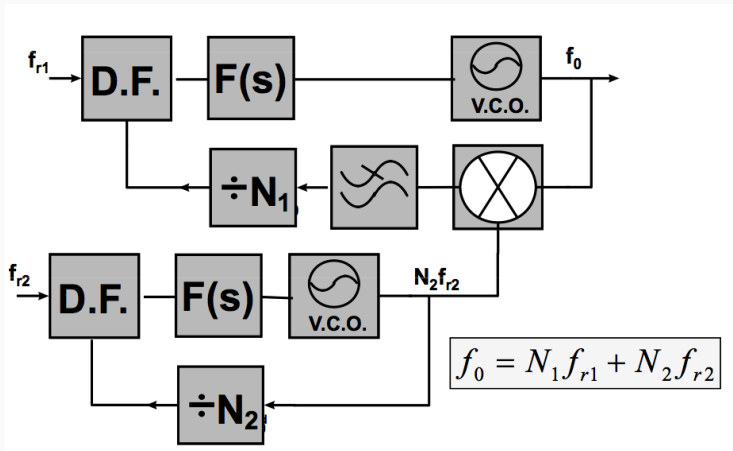
- Intenta resolver el problema anterior de f_r demasiado baja
- El divisor de doble módulo permite dividir por dos factores diferentes \rightarrow podremos trabajar hasta 2 ó 3 GHz.
- Funcionamiento
 1. Los tres divisores arrancan a cero, y el de doble módulo divide por $P+1$
 2. Para que divida por P , tiene que recibir pulso de A . Esto ocurre $(P + 1)A$ pulsos después
 3. Pasados otros $(N_p - A)P$ pulsos, se activa la salida de N_p
 4. Por tanto: $N = N_p P + A$
 5. Deberán cumplirse las relaciones: $P \leq A_{max}$, $A \leq N_p$, $N_{min} = P^2 + 1$
- Nota: los retardos de los divisores deben permitir funcionar al conjunto.

SINTETIZADOR CON MEZCLADOR



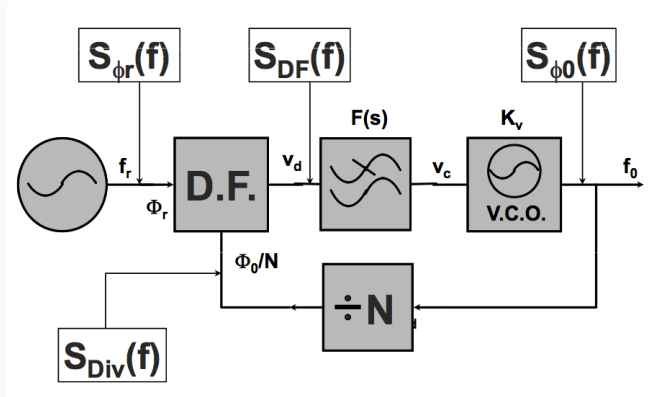
- En frecuencias muy elevadas, a veces no podemos usar ninguno de los sintetizadores anteriores, porque los factores de multiplicación son demasiado elevados, y el ruido a la salida es demasiado grande.
- Usamos estas configuraciones más complejas
- Meter el mezclador tiene como inconveniente que se generan productos de intermodulación.

SINTETIZADOR EN DOS ETAPAS



RUIDO DE FASE

El ruido del sintetizador será producto del ruido a la entrada (oscilador de referencia) y del ruido de los componentes



- Tendremos un conjunto de generadores de ruido
- Ruido del oscilador de referencia ($S_{\phi_r}(f)$) y del VCO ($S_{\phi_0}(f)$) responden a un modelo de Leeson de alta Q y de baja Q respectivamente.

$$\mathcal{L}(f_m) = \frac{1}{2} \frac{kT_0 f}{P_{sav}} \left(1 + \frac{f_c}{f}\right) \left(1 + \left(\frac{f_0}{2Qf}\right)^2\right)$$

- El ruido del detector de fase ($S_{\phi_{DF}}(f)$) y de los divisores de frecuencia ($S_{\phi_{DIV}}(f)$) es un ruido blanco más un ruido flicker $1/f$:

$$S_{\phi}(f) = \frac{KT_0 f}{P_{ent}} \left(1 + \frac{f_c}{f}\right)$$

FUNCIÓN DE TRANSFERENCIA DEL RUIDO DE FASE

$$S_{\phi} = S_{\phi R}(f)|H(f)|^2 +$$
$$+ S_{DIV}(f)|H(f)|^2 +$$
$$+ S_{DF}(f)\left|\frac{H(f)}{K_d}\right|^2 +$$
$$+ S_{\phi 0}(f)|H_e(f)|^2$$

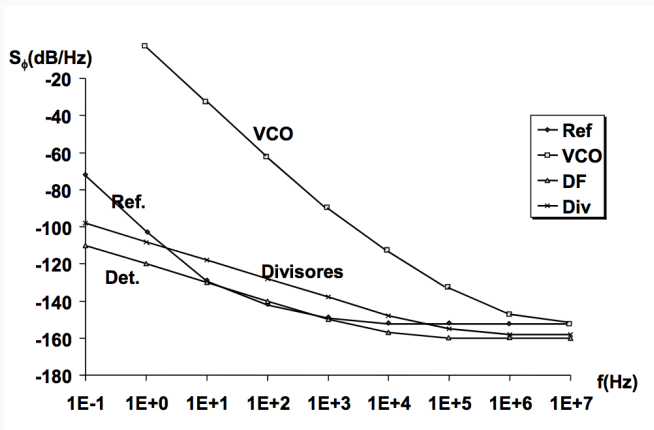
Ruido de la señal de referencia

Ruido de los divisores de frecuencia

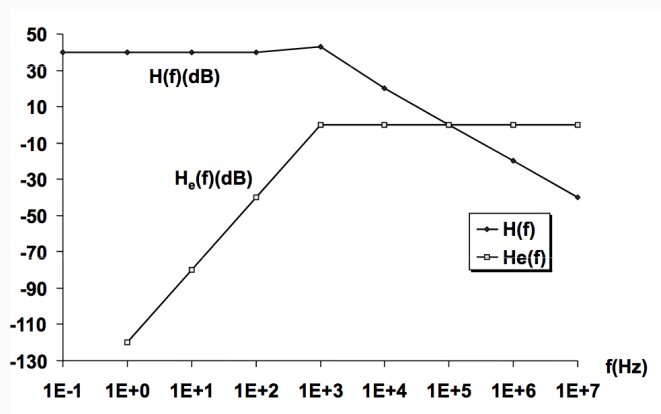
Ruido del detector de fase

Ruido del V.C.O.

RUIDO DE FASE DE OSCILADORES Y OTROS BLOQUES

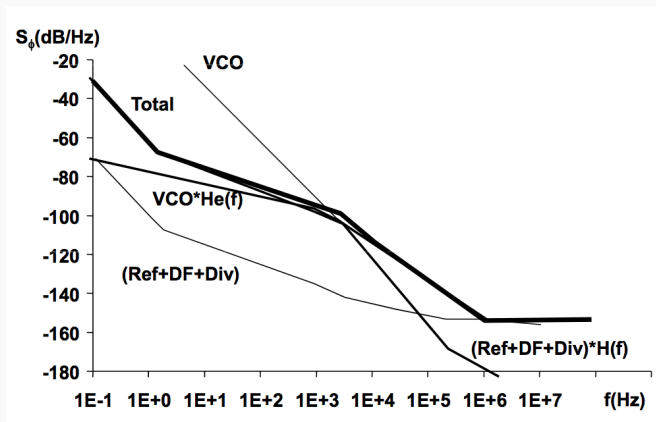


RESPUESTA DEL PLL AL RUIDO DE FASE



- $H(s)$ tienen una amplitud N a frecuencias bajas. La potencia de ruido de $S_{\phi_r}(f)$, $S_{\phi_{DF}}(f)$ y $S_{\phi_{DIV}}(f)$ se multiplica por N^2
 - No solemos usar $N > 10000$ porque se incrementaría el ruido de fase en 80dB
- Fuera del ancho de banda de ruido del PLL sólo tenemos el error de fase del VCO.
- Por tanto:
 - Para frecuencias menores a B_L el ruido es $S_{\phi_r}(f)$, $S_{\phi_{DF}}(f)$, $S_{\phi_{DIV}}(f)$ multiplicado por N^2
 - Para frecuencias superiores a B_L el ruido es el del VCO

RUIDO DE FASE EN EL SINTETIZADOR



Consideramos un sintetizador de frecuencia cuya frecuencia de salida es de 10MHz y la de referencia de 100kHz y cuyos componentes responden a los datos de las siguientes transparencias.

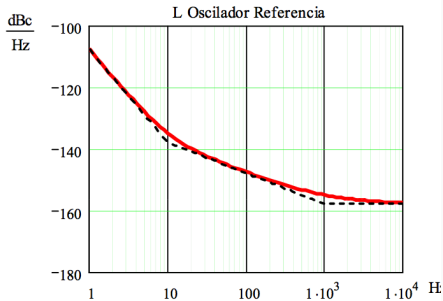
La función de transferencia del lazo corresponde a un PLL de tipo 2, orden 2, y posee una pulsación propia de $\omega_n = 2\pi 10^3$ y una constante de amortiguamiento de $\xi = 0.5$

- Determinar la contribución al espectro de ruido de los diversos componentes
- Calcular los valores obtenidos a 10Hz, 1kHz y 1MHz de la portadora
- Dibujar los valores obtenidos en escala logarítmica

	Osc. ref	VCO	Det. fase	Divisores
	$f_r=100$ kHz	$f_o=10$ MHz	$K_d=1$ V/rad	$N=100$
f	9 dB	13 dB	17 dB	19 dB
P. eq. E.	-10 dBm	0 dBm	0 dBm	0 dBm
N/C (dBc/Hz)	-158	-164	-160	-158
F. Flicker	1 kHz	1 kHz	10 kHz	100 kHz
Q	5000	5		
$f_o/2Q$	10 Hz	1 MHz		

EJEMPLO: DATOS DEL OSCILADOR DE REFERENCIA

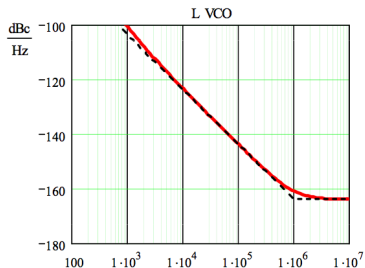
	fr=100 kHz
f	9 dB
P. eq. E.	-10 dBm
N/C (dBc/Hz)	-158
F. Flicker	1 kHz
Q	5000
f _o /2Q	10 Hz



$$L(f) = -177 - P_{\text{sav}} (\text{dBm}) + F(\text{dB}) + 10 \log \left(1 + \frac{f_c}{f_m} \right) + 10 \log \left(1 + \left(\frac{f_0}{2Qf_m} \right)^2 \right)$$

EJEMPLO: DATOS DEL VCO

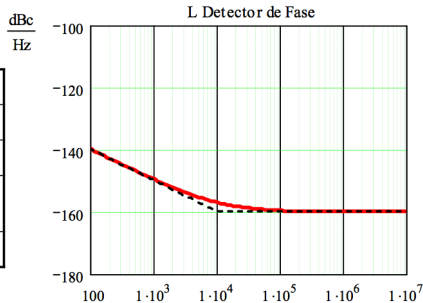
	$f_0 = 10 \text{ MHz}$
f	13 dB
P. eq. E.	0 dBm
N/C (dBc/Hz)	-164
F. Flicker	1 kHz
Q	5
$f_0/2Q$	1 MHz



$$L(f) = -177 - P_{\text{sav}} (\text{dBm}) + F(\text{dB}) + 10 \log \left(1 + \frac{f_c}{f_m} \right) + 10 \log \left(1 + \left(\frac{f_0}{2Qf_m} \right)^2 \right)$$

EJEMPLO: DATOS DEL DETECTOR DE FASE

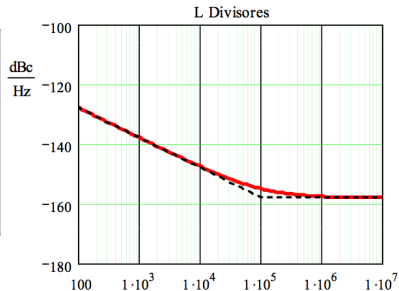
	Kd=1V/rad
f	17 dB
P. eq. E.	0 dBm
N/C (dBc/Hz)	-160
F. Flicker	10 kHz



$$L_{DF}(f) = -160 + 10 \log \left(1 + \frac{10^4 \text{ Hz}}{f_m} \right)$$

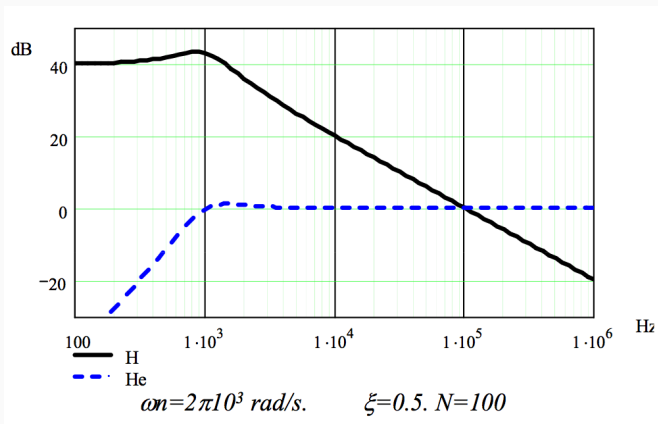
EJEMPLO: DATOS DE DIVISORES

	N=100
f	19 dB
P. eq. E.	0 dBm
N/C (dBc/Hz)	-158
F. Flicker	100 kHz

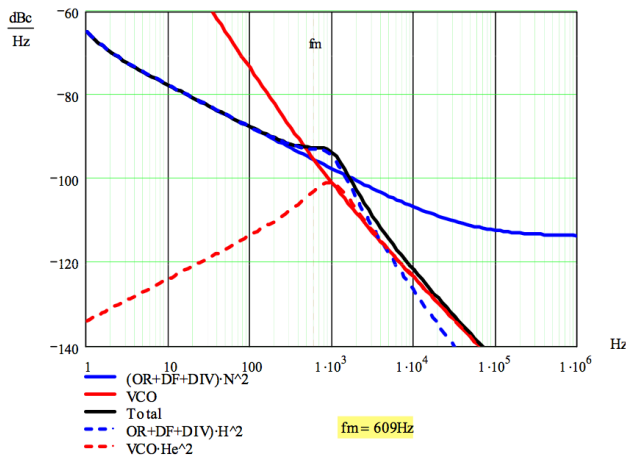


$$L_{\text{Div}}(f) = -158 + 10 \log \left(1 + \frac{10^5 \text{ Hz}}{f_m} \right)$$

EJEMPLO: FUNCIONES DE TRANSFERENCIA



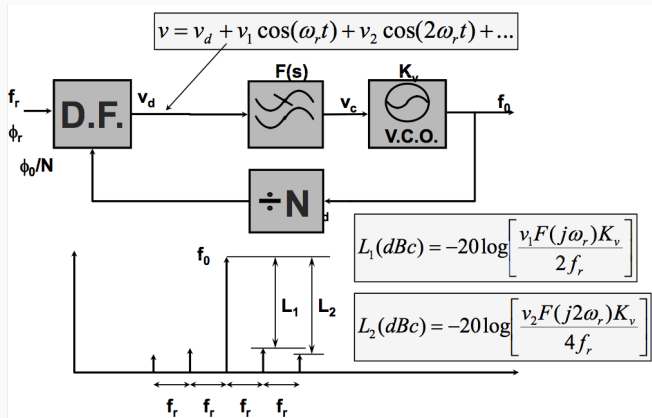
EJEMPLO: GRÁFICA DE RUIDO



FILTRADO DE LA FRECUENCIA DE REFERENCIA

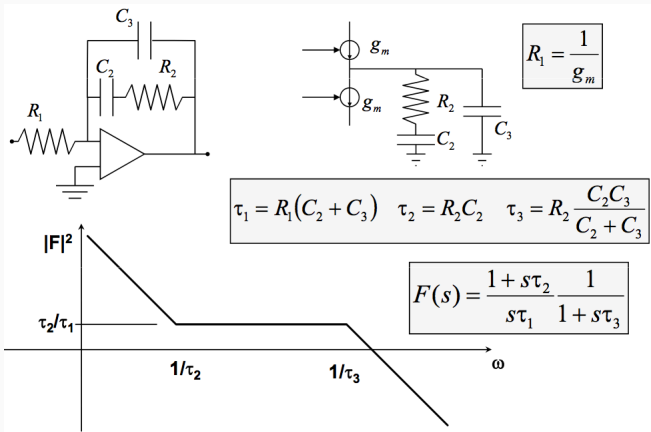
- Un indicador de calidad del sintetizador es la presencia de espúrias a la salida
- El sintetizador con PLL es casi ideal → no hay mezclador, por tanto, no hay armónicos a la salida a excepción de:
 - La frecuencia de referencia y sus armónicos, que llegan por un mal aislamiento y deben filtrarse
 - Modulación del VCO por la frecuencia de referencia y sus armónicos
- En el caso de modulación del VCO se produce porque:
 - Los detectores de fase tienen armónicos relacionados con la frecuencia de referencia (a f_r o $2f_r$)
 - Al llegar a la entrada del VCO crean modulación de frecuencia (a veces cerca de la señal deseada)

FILTRADO DE LA FRECUENCIA DE REFERENCIA



- Como norma general, procuraremos usar una f_r elevada.
- Si tenemos un PLL de orden 2 tipo 2, al filtro $F(s)$ se le añaden otros filtros paso bajo \rightarrow se convierte en orden 3
- La frecuencia de corte debe mantenerse por encima de $5\omega_n$ para que el bucle sea estable

FILTRO DE TERCER ORDEN



OTROS SINTETIZADORES

Existen varios tipos de sintetizadores, a parte del sintetizador basado en PLL:

- Síntesis directa por multiplicación y mezcla
 - Utiliza multiplicación, mezcla y filtrado para generar frecuencias deseadas a partir de osciladores patrón
 - Genera muchas componentes espúreas
 - Puede trabajar a frecuencias de THz.
- Síntesis digital directa (Direct Digital Synthesis)
 - Genera directamente la forma de onda de la señal con circuitos digitales y convertidores DAC.
 - Es muy versátil al generar señales con frecuencias y formas de onda deseadas.
 - Su frecuencia máxima de trabajo está limitada a MHz
 - Muy buen comportamiento ante ruido, pero genera muchas espúreas

- Síntesis por inyección
 - Inyecta una señal de referencia directamente en el circuito resonante del oscilador que, en un proceso no lineal, pasa a oscilar a la frecuencia de referencia
 - Se utiliza en frecuencias elevadas
 - Permite un enganche mucho más rápido que el PLL, pero es más complejo y de banda muy estrecha
- Sintetizadores con divisores de frecuencia con módulo fraccionario
 - Utilizan una circuitería digital compleja para dividir por números racionales.

EJERCICIOS

EJERCICIO 1

Se desea diseñar un sintetizador para la banda de 450MHz, con capacidad para generar frecuencias entre 435MHz y 465MHz en pasos de 50kHz, lo que conduce a 601 canales posibles. Para el diseño del sintetizador se utilizarán los siguientes elementos:

- Un oscilador patrón de cuarzo a 5MHz
- Un VCO en el rango de 420 a 480 MHz, que responde linealmente a una tensión de control entre 0 y 5V
- Un DF correspondiente a un mezclador lineal con una constante de conversión para los niveles utilizados de $K_d = 0.5V/rad$

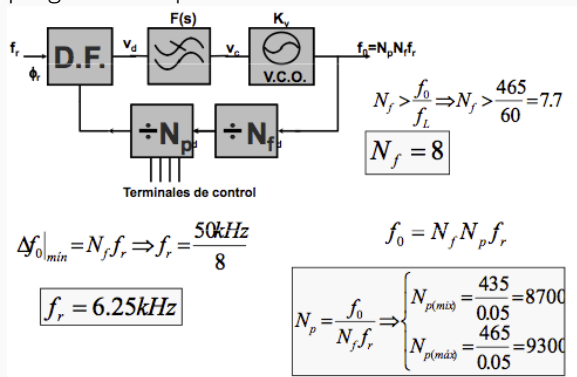
- Frecuencia de salida $f_0 = 435$ a 465 MHz
- Paso mínimo de frecuencia $\Delta f_0 = 50$ kHz
- Frecuencia del oscilador patrón $f_x = 5$ MHz
- Frecuencia máxima de trabajo de los divisores programables $f_L = 60$ MHz
- $K_v = 12 \cdot 10^6$ Hz/V, $K_d = 0.5$ v/rad, $K = 12\pi 10^6$ s⁻¹

Primera parte:

1. Diseñar el bucle utilizando un prescaler fijo y un divisor programable que funcione hasta 60MHz.
2. Repetir el diseño utilizando un divisor de doble módulo 10/11
3. Si el PLL es de tipo 2, orden 2, determine τ_1 y τ_2 para que cuando $f_0 = 450\text{MHz}$, sea $\omega_n = 800\text{rad/s}$ y $\xi = 0.707$ en ambas configuraciones.
4. Con los valores de τ_1 y τ_2 así calculados halle el valor de ω_n y ξ cuando $f_0 = 480\text{MHz}$

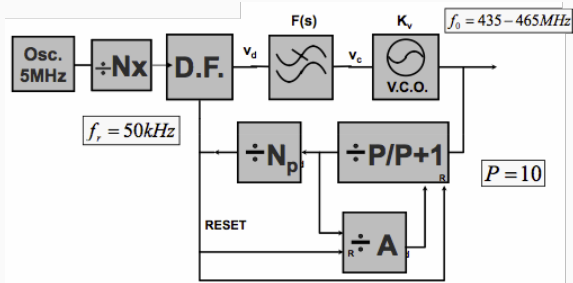
EJERCICIO 1:

1. Diseñar el bucle utilizando un prescaler fijo y un divisor programable que funcione hasta 60MHz.

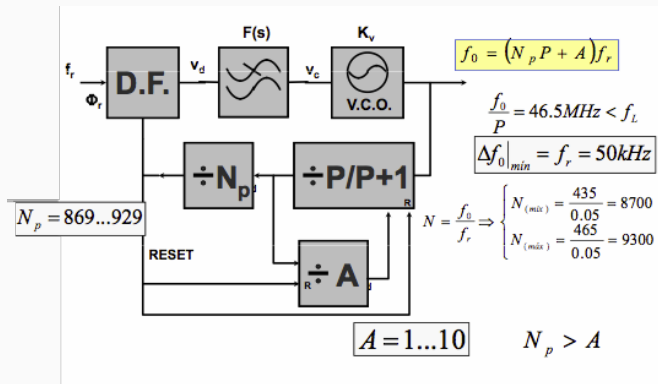


EJERCICIO 1:

2. Repetir el diseño utilizando un divisor de doble módulo 10/11

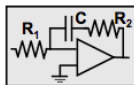
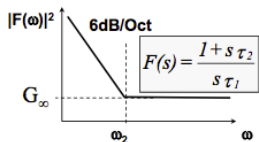


EJERCICIO 1:

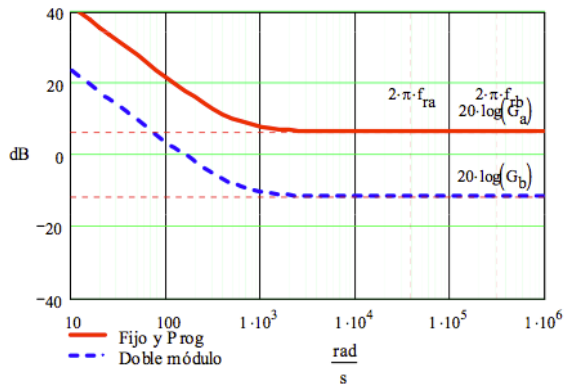


3. Diseño del filtro

- Sintetizador de divisor fijo
- $\tau_1=0.818\text{ms}$
- $\tau_2=1.767\text{ms}$
- $\omega_2=566\text{ rad/s}$
- $G_\infty = \tau_2/\tau_1=2.16$ $G_\infty = 6.7\text{dB}$
- Sintetizador de doble módulo
- $\tau_1=6.54\text{ms}$
- $\tau_2=1.767\text{ms}$
- $\omega_2=566\text{ rad/s}$
- $G_\infty=0.27$ $G_\infty = -11.4\text{dB}$



EJERCICIO 1:



$$\omega_n = \sqrt{\frac{K}{N\tau_1}}$$

$$\frac{\omega_n|_{480}}{\omega_n|_{450}} = \sqrt{\frac{N_{450}}{N_{480}}} \Rightarrow \omega_n|_{480} = 800 \sqrt{\frac{450}{480}} = 775 \text{ rad/s}$$

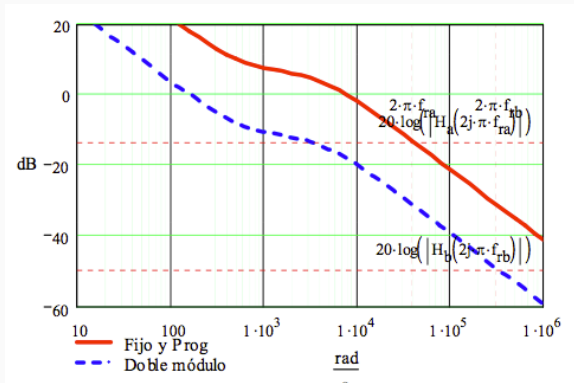
$$\xi = \frac{\omega_n \tau_2}{2}$$

$$\xi|_{480} = 0,682$$

Segunda parte:

1. En ambas configuraciones calcule la atenuación del filtro a la frecuencia doble de la de referencia
2. Para mejorar la atenuación a la frecuencia $2f_r$ colocamos un filtro RC paso bajo de frecuencia de corte $\omega_c = 5\omega_n$. Calcule la atenuación suplementaria que introduce.
3. Si la amplitud de la componente en $2f_r$ en el detector de fase es de $0.5V$, cuál es el índice de la modulación FM que provoca en el VCO? Cómo sería cualitativamente el espectro de la señal del VCO?

EJERCICIO 1:



- Div Fijo y Prog.

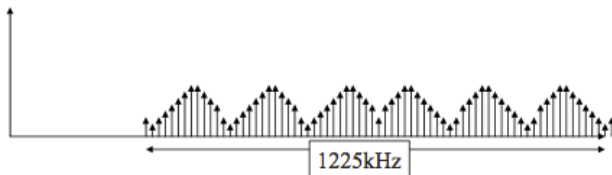
- Ganancia del filtro
 - $G=6.7$ dB
- Filtro adicional
 - $G_f \approx \omega_c / \omega \rightarrow -25.8$ dB
- Índice de modulación
 - $\Delta f = k_v V_c = k_v V_d F(2\omega_{ref}) G_f(2\omega_{ref})$
 - $\Delta f = 600$ kHz
 - $f_m = 2f_r = 12.5$ kHz
 - $m = \Delta f / f_m = 48$

- Div doble módulo.

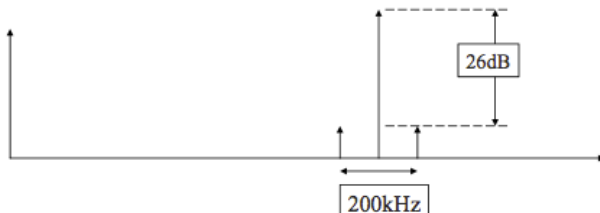
- Ganancia del filtro
 - $G=11.3$ dB
- Filtro adicional
 - $G_f = -43.9$ dB
- Índice de modulación
 - $\Delta f = 9.6$ kHz
 - $f_m = 2f_r = 100$ kHz
 - $m = \Delta f / f_m = 0.1$

EJERCICIO 1:

- Div Fijo y Programable. $m=48$



- Div doble módulo $m=0.1$

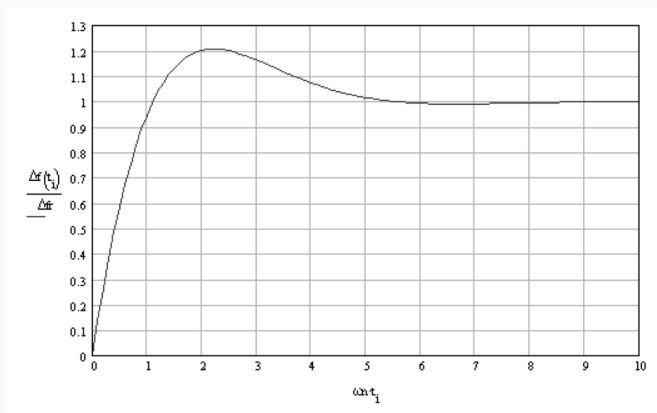


EJERCICIO 2:

Se desea diseñar un sintetizador de frecuencias para obtener una frecuencia entre 1715 y 1780 MHz con saltos de 200kHz y un tiempo de conmutación de 100 μ s.

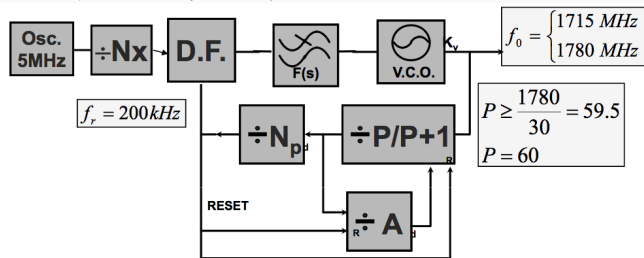
1. Dibuje un esquema del sintetizador con un divisor de doble módulo y calcule los factores de división de los divisores si se emplean divisores programables que admiten hasta 30MHz.
2. Determine la pulsación propia de la función de transferencia del sintetizador para conseguir la condición de conmutación, con un error máximo de frecuencia de 10kHz para un salto entre dos frecuencias consecutivas. Utiliza $\xi = 0.7$ y la gráfica de la figura.

EJERCICIO 2:



EJERCICIO 2:

1. Dibujo del esquema y cálculo de factores de división



$$N = N_p P + A = \frac{f_0}{f_r} \begin{cases} 8575 \text{ MHz} \\ 8900 \text{ MHz} \end{cases}$$

$$N_p = \begin{cases} 142 \\ 148 \end{cases}$$

$$A = \begin{cases} 1 \\ 60 \end{cases}$$

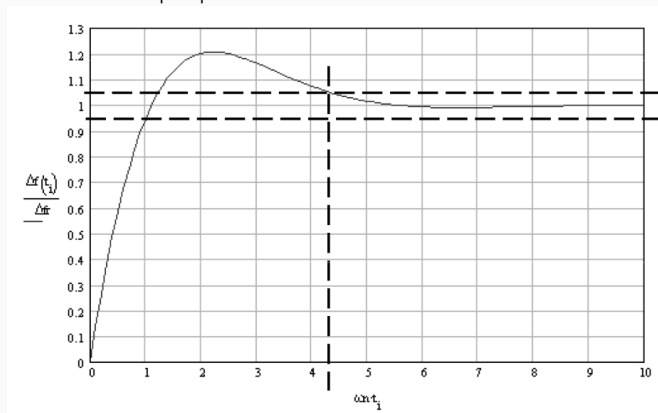
2. Pulsación propia:

Máximo error relativo en el salto de frecuencia $\Delta f/f_0$

$$\frac{\Delta f(t)}{\Delta f_0} = 1 \pm \frac{10}{200} = 1 \pm 0.05 = \begin{cases} 0.95 \\ 1.05 \end{cases}$$

$$\omega_n t_i = 4.2 \Rightarrow \omega_n = \frac{4.2}{10^{-4} s} = 42 \text{krad} / s$$

2. Pulsación propia:

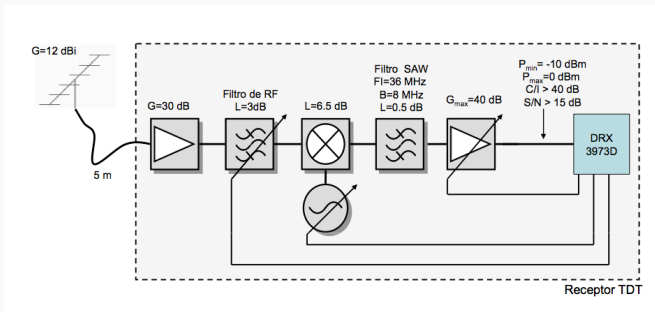


EJERCICIO 3:

Se desea configurar un sistema de recepción de televisión digital terrestre (TDT), para lo que se dispone el esquema de la figura, compuesto por una antena Yagi de UHF de 12dB de ganancia, un cable de 5m (3dB de pérdidas) y un receptor TDT. El sistema TDT ocupa los canales 21 a 69 (470 - 862MHz), de 8MHz de ancho de banda y centrados en $f_{21} = 474\text{MHz}$ (canal 21) a $f_{69} = 858\text{MHz}$ (canal 69). El receptor debe funcionar en toda la banda. El receptor TDT está compuesto por una etapa RF (front-end), un filtro de frecuencia intermedia y un decodificador. Las especificaciones son:

- Frecuencia intermedia: 36MHz
- Potencia mínima de entrada: -70dBm
- Potencia máxima de entrada: -15dBm
- Figura de ruido: 10dB

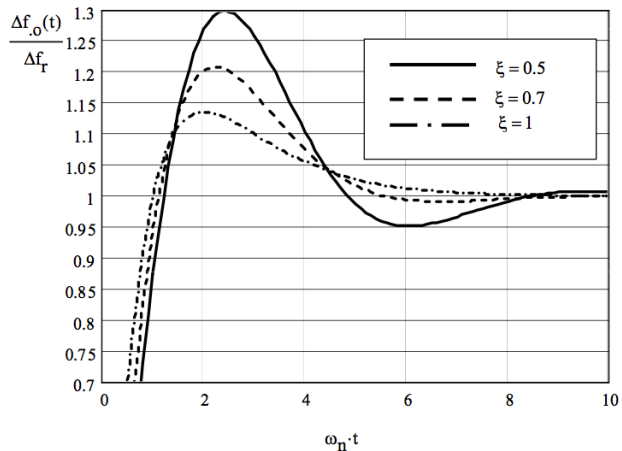
EJERCICIO 3:



EJERCICIO 3:

1. Especifique cuáles son las frecuencias a sintetizar por el oscilador local.
2. Dibuje un esquema basado en un divisor de doble módulo, escogiendo la frecuencia de referencia de modo que los valores de división del divisor completo den números naturales.
3. Seleccione los valores de los divisores sabiendo que los programables no pueden trabajar a más de 120MHz. Considere que P tiene que ser potencia de 2.
4. Calcule el coeficiente de amortiguamiento y pulsación propia a la frecuencia mínima si $K_d = 1V/rad$, $K_v = 80MHz/V$ y tenemos un filtro activo con $C = 20nF$, $R_1 = 2.5k\Omega$ y $R_2 = 3.3k\Omega$
5. Calcule el tiempo de conmutación en el salto de un canal al adyacente, si se considera que se ha producido el salto cuando el error en frecuencia es menor a 400kHz.

EJERCICIO 3: DATOS



PREGUNTAS?