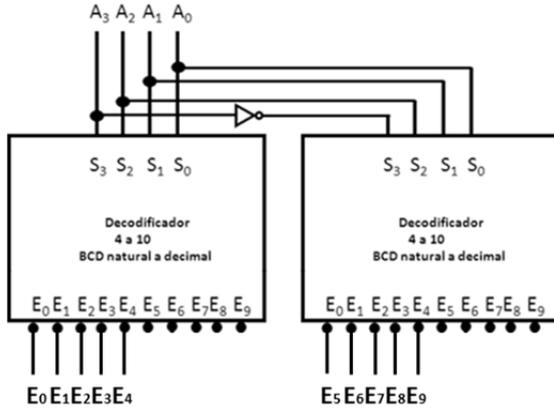


FUNDAMENTOS DE COMPUTADORES

Problemas TEMA 3

Cuestión 1.-

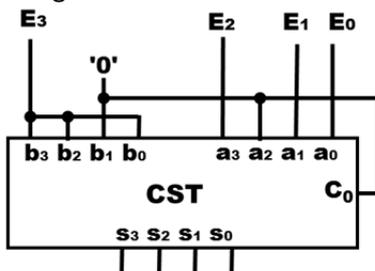
La conversión de cualquier código BCD a Decimal se consigue haciendo uso de dos decodificadores BCD natural a decimal. Si estos están dotados con salidas activas a nivel bajo y las salidas asociadas son las indicadas en la figura, determinar que decodificador BCD se ha implementado.



- a) BCD Aiken a Decimal.
- b) BCD 5,4,2,1 a Decimal.
- c) BCD 8,4,2,1 a Decimal.
- d) BCD Exceso 3 a Decimal.

Cuestión 2.-

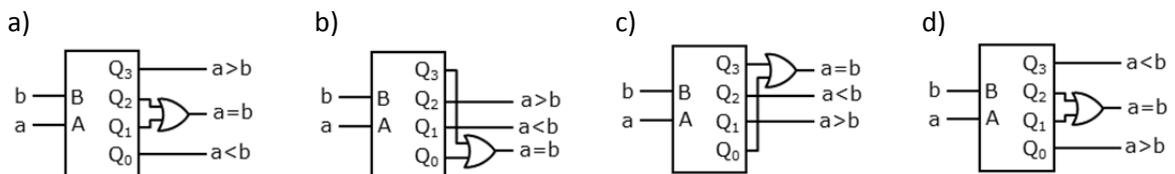
El circuito de la figura es un transcodificador cuya entrada ($E_3E_2E_1E_0$) es una señal codificada en BCD natural y la salida ($S_3S_2S_1S_0$) es su traducción a cierto código BCD ponderado. Obtener los pesos del código de salida.



- a) "8321"
- b) "5421"
- c) "4321"
- d) "6421"

Cuestión 3.-

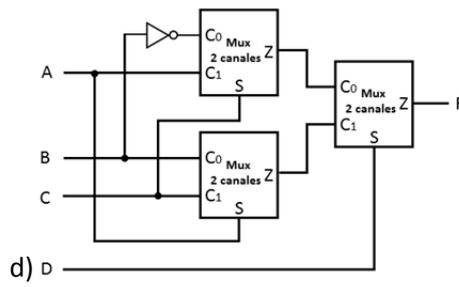
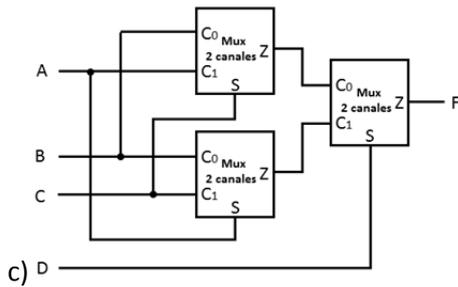
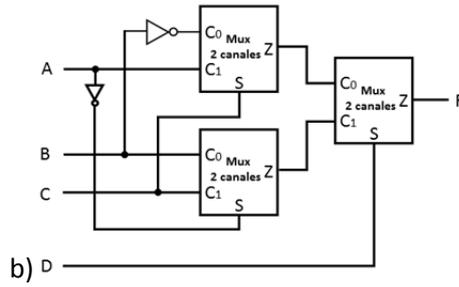
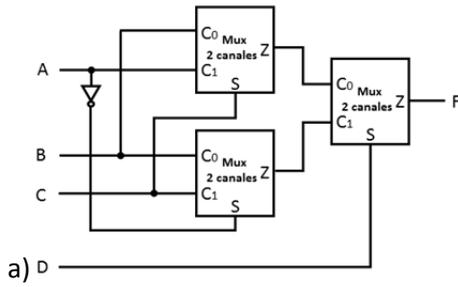
Considerando que los bloques funcionales son decodificadores en Binario Natural de 2 a 4 y que se pretende diseñar el Comparador de Magnitud de dos números de 1 bit, a y b. ¿Cuál de las siguientes implementaciones es la correcta?



Cuestión 4.-

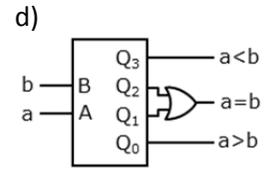
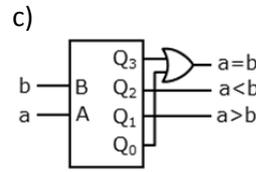
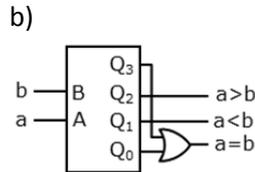
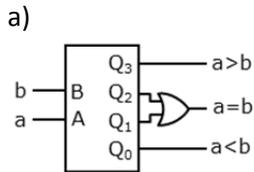
Determinar cuál de los siguientes diseños realiza la función:

$$F(D, C, B, A) = \sum (0, 1, 5, 7, 10, 13, 14, 15).$$



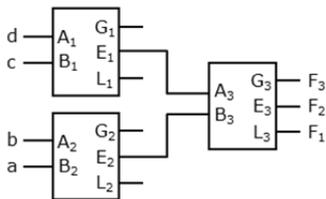
Cuestión 5.-

Considerando que los bloques funcionales son decodificadores en Binario Natural de 2 a 4 y que se pretende diseñar el Comparador de Magnitud de dos números de 1 bit, a y b. ¿Cuál de las siguientes implementaciones es la correcta?



Cuestión 6.-

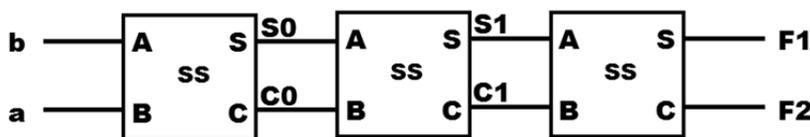
Considerando que en el circuito de la figura los bloques funcionales corresponden a Comparadores de Magnitud de números de 1 bit sin entradas de expansión.



- a) $F_3 = \overline{d \oplus c \oplus b \oplus a}$.
- b) $F_2 = \overline{d \oplus c \oplus b \oplus a}$.
- c) $F_1 = \overline{d \oplus c \oplus b \oplus a}$.
- d) $F_1 = d \oplus c \oplus b \oplus a$.

Cuestión 7.-

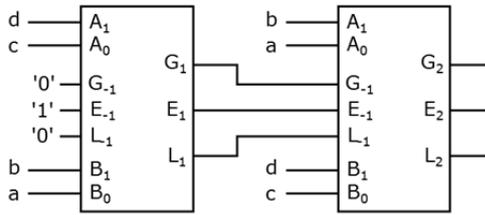
El circuito de la figura está formado por tres SEMISUMADORES. Obtener la expresión algebraica de las salidas F_1 y F_2 .



- a) $F_1 = a \cdot b$, $F_2 = a + b$.
- b) $F_1 = a + b$, $F_2 = a \cdot b$.
- c) $F_1 = a + b$, $F_2 = '1'$.
- d) $F_1 = a + b$, $F_2 = '0'$.

Cuestión 8.-

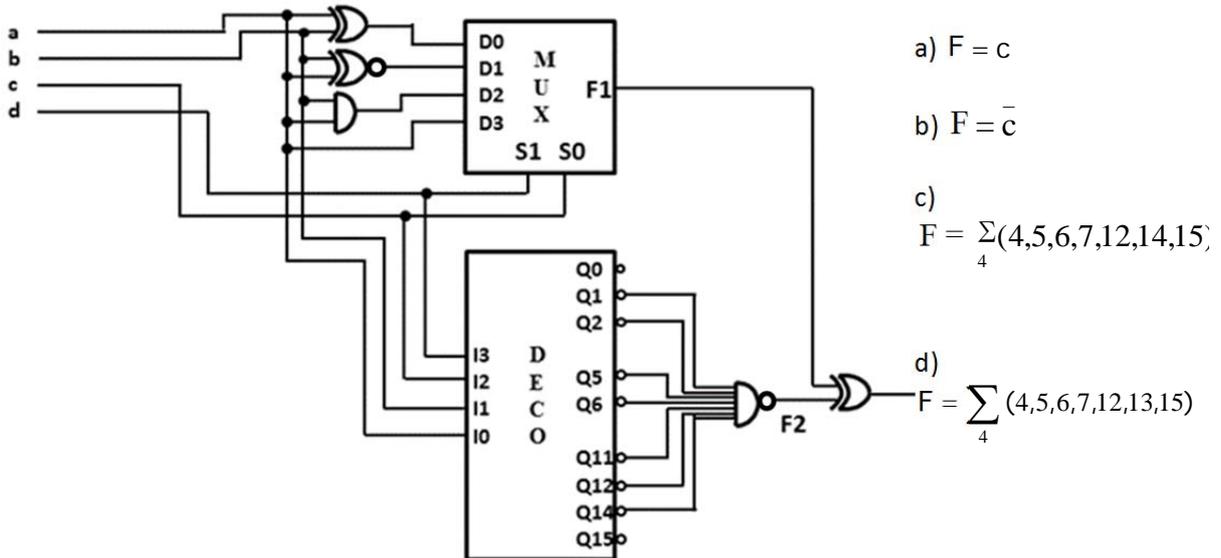
En el circuito de la figura, donde los bloques funcionales son comparadores de magnitud con entradas de expansión o concatenación.



- a) Se verifica que $G_2 = G_1$ y $L_2 = L_1$.
- b) Se verifica que $G_2 = L_1$ y $L_2 = G_1$.
- c) Las expresiones algebraicas de E_1 y E_2 son complementarias.
- d) Ninguna afirmación es correcta.

Cuestión 9.-

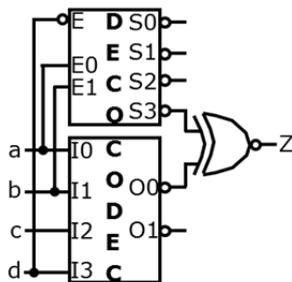
Obtener el valor de la salida F del circuito de la figura, formado por un multiplexor de 4 canales y un decodificador hexadecimal (siendo d la variable de más peso).



- a) $F = c$
- b) $F = \bar{c}$
- c) $F = \sum_4(4,5,6,7,12,14,15)$
- d) $F = \sum_4(4,5,6,7,12,13,15)$

Cuestión 10.-

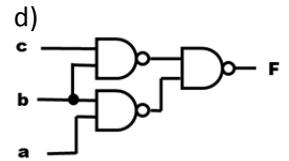
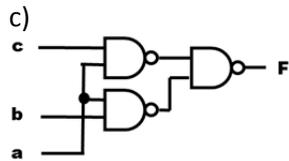
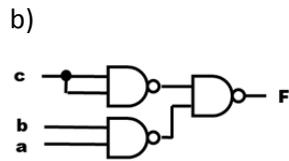
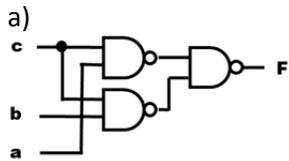
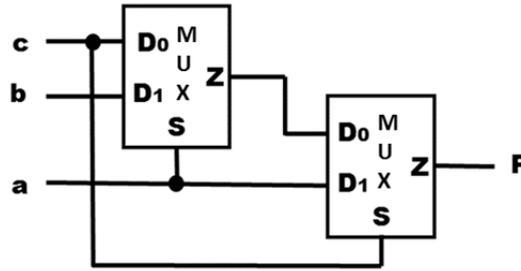
Analizar el siguiente circuito formado por un decodificador (con *Enable* activo a nivel bajo) y un codificador con prioridad (a mayor número, mayor prioridad):



- a) $Z = F(d,c,b,a) = \bar{d} (\bar{b} + \overline{c \oplus a})$
- b) $Z = F(d,c,b,a) = \bar{d} (\bar{b} + (c \oplus a))$
- c) $Z = F(d,c,b,a) = \bar{d} (b + \overline{c \oplus a})$
- d) $Z = F(d,c,b,a) = \bar{d} (b + (c \oplus a))$

Cuestión 11.-

Obtener un circuito equivalente al de la figura empleando única y exclusivamente puertas NAND de 2 entradas.



Cuestión 12.-

Utilizando un cuádruple sumador total (CST), generar la función: $F = \sum_3 (0,2,4,6)$. El circuito

resultante es:

