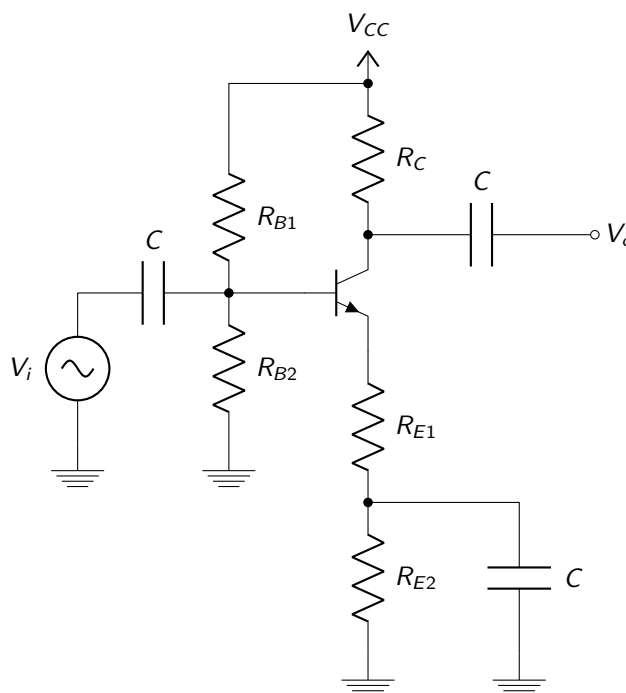




NOMBRE	GRUPO	NÚMERO	NOTA
Instrucciones			
<ul style="list-style-type: none">▪ El examen consta de 3 ejercicios.▪ No se corrigen exámenes ilegibles y/o caóticos.▪ Es obligatorio entregar todas las hojas utilizadas.▪ No se permiten hojas sueltas.▪ No se permiten preguntas.▪ No se tendrá en cuenta ningún resultado que no esté debidamente justificado.			

1. (3,5 pts.) En el siguiente circuito las resistencias R_{E1} y R_{E2} forman parte de un potenciómetro R_E de tal manera que $R_E = R_{E1} + R_{E2}$:

$R_{B1} = 5\text{ k}\Omega$, $R_{B2} = 10\text{ k}\Omega$, $R_C = 16\text{ k}\Omega$, $R_E = R_{E1} + R_{E2} = 8,6\text{ k}\Omega$, $r_\pi = 2\text{ k}\Omega$, $\beta = 20$.



- a) (0,5 pts.) Justifique de forma razonada qué valores de R_{E1} y R_{E2} proporcionan la máxima ganancia de potencia.
- b) (1 pts.) Para los valores de R_{E1} y R_{E2} del apartado anterior obtenga **de forma justificada** el valor de A_V , A_I , R_i , R_o y G (G en unidades naturales y decibelios).
- c) (2 pts.) Se desea reducir la ganancia de tensión a la mitad de su valor máximo. Obtenga los valores de R_{E1} y R_{E2} que permiten ajustar A_V al valor deseado. Para esta configuración obtenga **de forma justificada** A_I , R_i , R_o y G (G en unidades naturales y decibelios).



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



- JFET en zona de saturación:

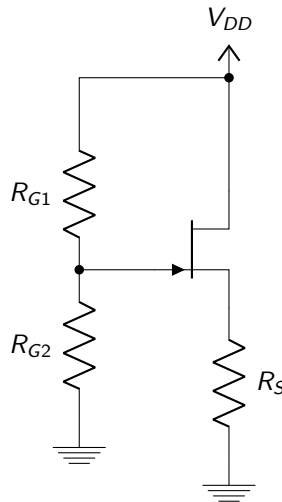
$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GSoff}} \right)^2$$

- JFET en zona óhmica:

$$I_D = I_{DSS} \frac{2V_{DS}}{V_{GSoff}} \left(\frac{V_{GS}}{V_{GSoff}} - \frac{V_{DS}}{2V_{GSoff}} - 1 \right)$$

2. (2,5 pts.) En el siguiente circuito:

Use los siguientes valores: $V_{GSoff} = -4\text{V}$, $I_{DSS} = 1\text{mA}$, $R_{G1} = 2\text{M}\Omega$, $R_{G2} = 2\text{M}\Omega$, $R_S = 20\text{k}\Omega$.



- (1,25 pts.) Obtenga el valor de V_{DD} que permite obtener el valor máximo de I_D .
- (1,25 pts.) Obtenga el valor máximo de V_{DD} para que el transistor funcione en la zona óhmica.



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017

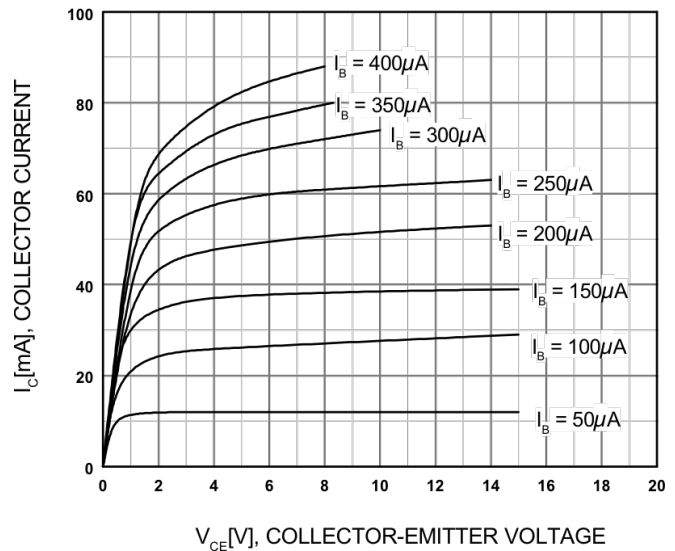
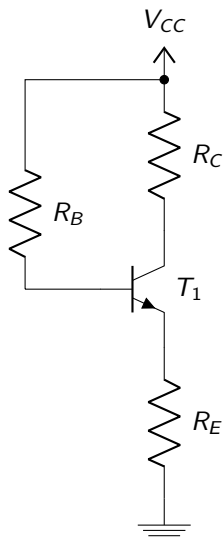


Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017

NOMBRE	GRUPO	NÚMERO	NOTA

3. (4 pts.) Se desea realizar un amplificador de pequeña señal de una etapa con el diseño del circuito mostrado en la figura de la izquierda, utilizando transistores NPN de propósito general, cuyas gráficas se muestran en la imagen de la derecha.



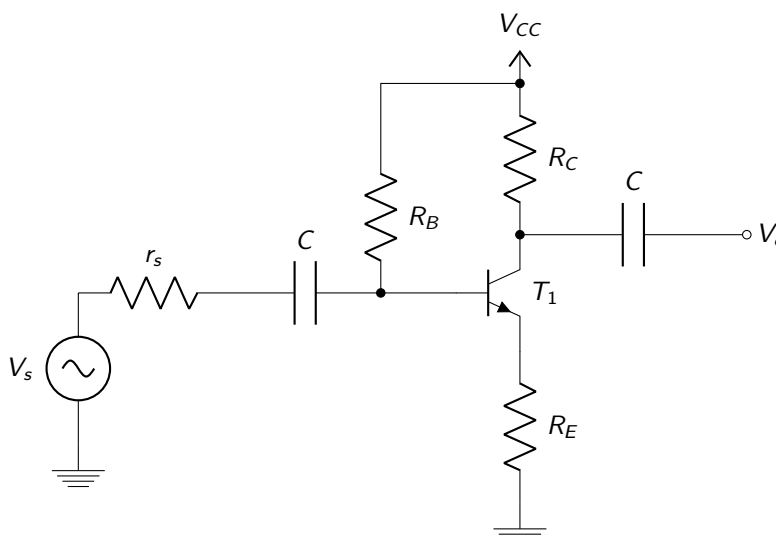
El transistor tiene las siguientes características: $V_{BE} = 0,5\text{ V}$, $V_{CEsat} = 0,2\text{ V}$, $\beta = 250$.

Se desea que el punto de polarización del circuito se encuentre en $Q = (V_{CE}, I_C) = (3\text{ V}, 12\text{ mA})$, para una corriente de base de $50\text{ }\mu\text{A}$. Como única restricción de diseño, se sabe que el valor de la resistencia de base (R_B) es de $100\text{ k}\Omega$, y que la tensión de alimentación del circuito (V_{CC}) es de 10 V .

Se pide:

- (0,5 pts.) Calcular y dibujar la recta de carga y el punto de trabajo Q sobre la gráfica del transistor. Indicar, de forma razonada, en qué estado se encuentra el transistor. Justificar, de forma razonada, si es (o no) un buen punto de trabajo para polarizar un amplificador de pequeña señal.
- (0,5 pts.) Calcular los valores de R_C y R_E que verifican que el circuito se encuentra en ese punto de trabajo.

Una vez polarizado el circuito, se diseña el resto del amplificador de pequeña señal, quedando el resultado como se muestra en la siguiente figura:



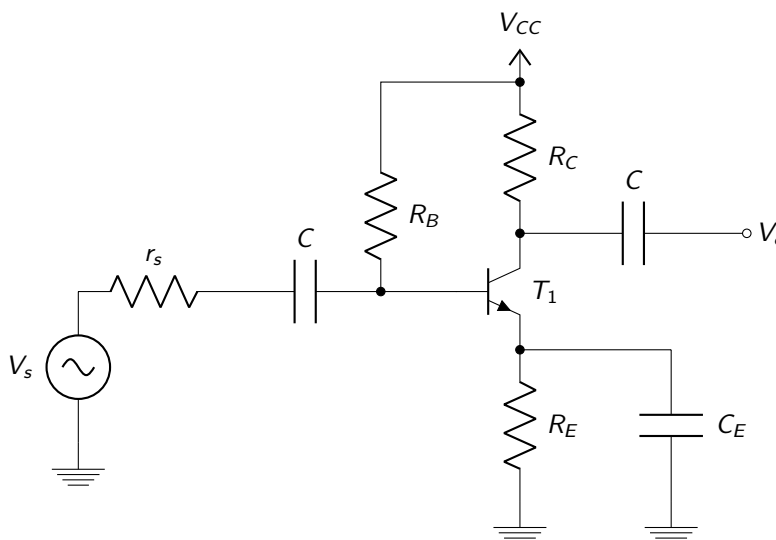


c) (1 pto.) Obtener la expresión matemática de la ganancia de tensión.

Comentar el resultado obtenido de forma breve y concisa.

NOTA: NO se pide el valor numérico de la ganancia de tensión, sino la expresión matemática en función de las resistencias del circuito, ganancia de transistor, etc.

Se modifica el circuito, añadiendo un condensador en paralelo con la resistencia de emisor, quedando como se muestra a continuación:



d) (1 pto.) Obtener la expresión matemática de la ganancia de tensión.

Comentar el resultado obtenido de forma breve y concisa.

NOTA: NO se pide el valor numérico de la ganancia de tensión, sino la expresión matemática en función de las resistencias del circuito, ganancia de transistor, etc.

e) (1 pto.) Responder, de forma razonada, breve y concisa las siguientes preguntas:

- 1) (0,25 ptos.) ¿En qué forma afecta la resistencia de emisor al punto de trabajo del transistor?
- 2) (0,25 ptos.) ¿En qué forma afecta la resistencia de emisor a la ganancia de tensión del primer amplificador (apartado c)?
- 3) (0,25 ptos.) ¿Qué se pretende conseguir incluyendo el condensador de emisor (C_E) en el segundo amplificador (apartado d)?
- 4) (0,25 ptos.) Se inserta como señal de entrada una V_s con valores muy elevados, que hacen que la corriente de base del transistor oscile entre $\pm 50 \mu\text{A}$ con respecto a la I_B del punto de trabajo. ¿Cuál de los dos amplificadores de pequeña señal mostrados anteriormente funcionaría sin distorsionar la señal?



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017



Tecnología Electrónica
Examen de teoría
20 de octubre de 2016

Curso 2016/2017
