

# **INTRODUCCIÓN A LOS AMPLIFICADORES DE POTENCIA**

SUBSISTEMAS DE RADIOFRECUENCIA Y ANTENA

MÁSTER EN INGENIERÍA DE TELECOMUNICACIÓN

DANIEL SEGOVIA VARGAS

## Apuntes

## INTRODUCCIÓN AL DISEÑO DE AMPLIFICADORES DE POTENCIA

Esta introducción proporciona un breve resumen de los fundamentos del diseño de amplificadores de potencia. Para más información, consultar la bibliografía proporcionada al final de la misma.

### 1.1.- Conceptos básicos en amplificación de potencia

Las limitaciones de potencia en cualquier amplificador residen en las propias limitaciones físicas de los dispositivos con los que se fabrican. Así, en el caso de un FET la corriente viene limitada por la situación de saturación y de corte (como indican las regiones a y b de la figura siguiente). La variación en el voltaje viene limitada por las regiones óhmicas (c) y la de ruptura (d) (ver figura 1). El conjunto de las dos limitaciones anteriores supone una limitación en la potencia del dispositivo correspondiente.

El diseño de un amplificador de potencia tiene que estudiarse, inherentemente, como un dispositivo no lineal. Sin embargo, si se asumen un modelo simplificado del dispositivo, se puede realizar un diseño válido a partir del modelo de pequeña señal. La figura 2 muestra el circuito equivalente de salida de un dispositivo FET modelado como un generador de corriente dependiente (controlado por el voltaje de entrada del FET) en paralelo con la admitancia de pequeña señal (modelada como una conductancia y una capacidad).

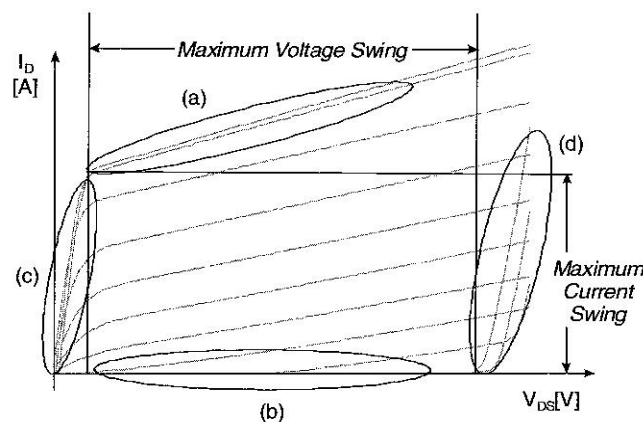


Fig. 1: Curvas I-V con las limitaciones de voltaje y de corriente.

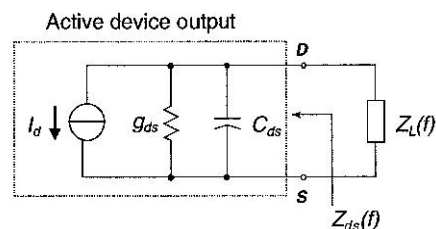


Fig. 2: Esquemático de la red de salida del FET conectado a una carga  $Z_L$ .

De la teoría de la asignatura se sabe que la máxima transferencia de potencia, en régimen de pequeña señal, se produce cuando hay adaptación conjugada entre la  $Z_L$  y la  $Z_{OUT}$ .

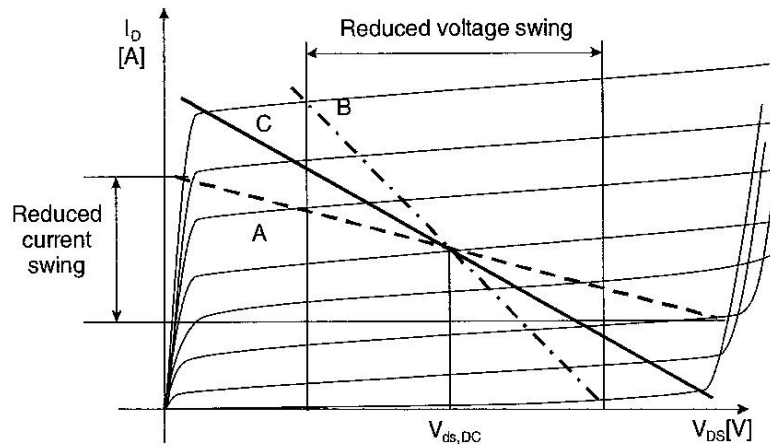


Fig. 3: Características I-V de salida con la correspondiente recta de carga para una situación de adaptación conjugada, limitación de voltaje y carga óptima.

Quando se trata de aplicar esta condición a un amplificador en régimen de gran señal puede apreciarse (ver figura 3) que no se alcanza la máxima excursión de corriente posible resultando en una compresión de la potencia de salida. Con el fin de compensar la limitación anterior y evitar la compresión de la curva de potencia (ver figura 4) se propone tomar la máxima excursión de corriente (como se indica en la figura 3). Sin embargo, esta opción lleva a una limitación de voltaje (ver figura 3, curva B). La situación en la que se produce una máxima transferencia de potencia es aquella en donde se produce simultáneamente una máxima excursión de voltaje y de corriente. Esta última situación se refleja en la curva C de la figura 3 y en la curva de la figura 4.

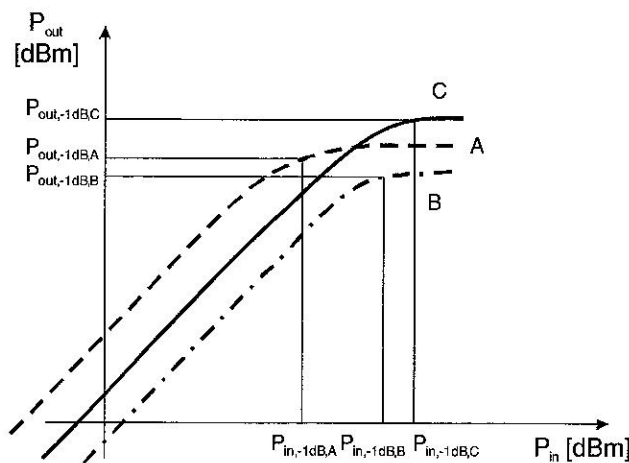


Fig. 4: Potencia de salida para cada una de las situaciones anteriores.

### 1.2.- Clases de operación

Son distintas las terminologías que se han utilizado a la hora de definir la clase de operación de un amplificador de potencia. En esta sección el criterio que se va a seguir estará basado, por un lado, en la clase de polarización del dispositivo; por otro en la clase de operación del dispositivo activo. Atendiendo al criterio de la polarización del dispositivo el amplificador puede ser clase A, AB, B ó C. La identificación de una u otra clase vendrá dada por el llamado ángulo de conducción de salida que se define como el margen angular en que la corriente de RF de salida es no nula. De esta forma, para un amplificador clase A tendremos un ángulo de conducción de

$2\pi$  rad. Para un amplificador clase AB el ángulo de conducción estará comprendido entre  $\pi$  y  $2\pi$ . Para un clase B será  $\pi$  rad y para un clase C será menor de  $\pi$  rad. La figura siguiente muestra los ángulos de conducción correspondientes.

**Table 1.2** Classification of PAs in term of output current conduction angle  $\Phi$  or biasing point.

Operating Class	Current Conduction Angle CCA ( $\Phi$ )	Dependence on Drive Level	Bias
A	$\Phi = 2\pi$	No	<i>Midway between Device Pinch-off and Saturation regions</i>
AB	$\pi < \Phi < 2\pi$	<i>Yes</i>	<i>Above Pinch-off</i>
B	$\Phi = \pi$	<i>No</i>	<i>Device Pinch-off</i>
C	$\Phi < \pi$	<i>Yes</i>	<i>Below Pinch-off</i>

Fig. 5: Clase de funcionamiento de un amplificador de potencia atendiendo a su polarización.

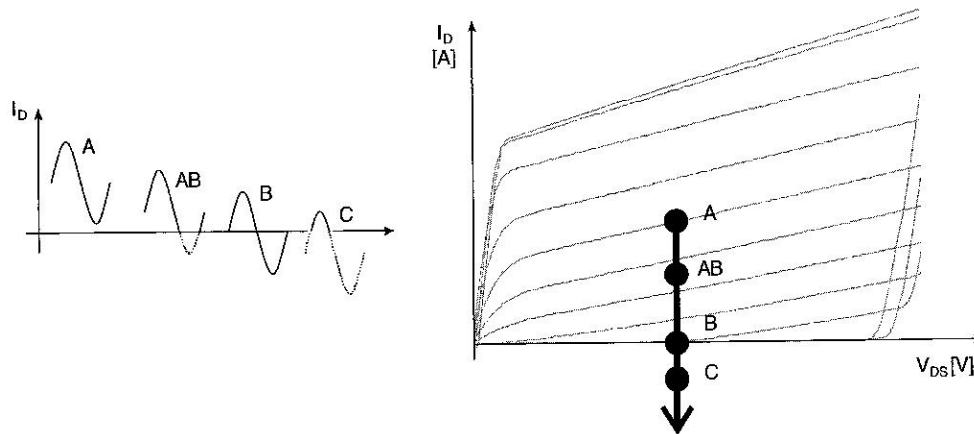


Fig. 6: Onda de salida para un amplificador de potencia atendiendo a su polarización.

De acuerdo con el modo de operación de salida los amplificadores de potencia se clasifican atendiendo a si están en modo de corriente o en modo conmutado. En el primero de los casos el dispositivo activo funciona como una fuente de corriente controlada bien por tensión, caso del FET, bien por corriente, caso del bipolar. En el caso del modo conmutado el dispositivo activo se comporta como un conmutador, tan ideal como sea posible. En este caso el amplificador puede ser considerado como un convertor de DC a RF. La tabla siguiente muestra las clases de operación de los amplificadores de potencia.

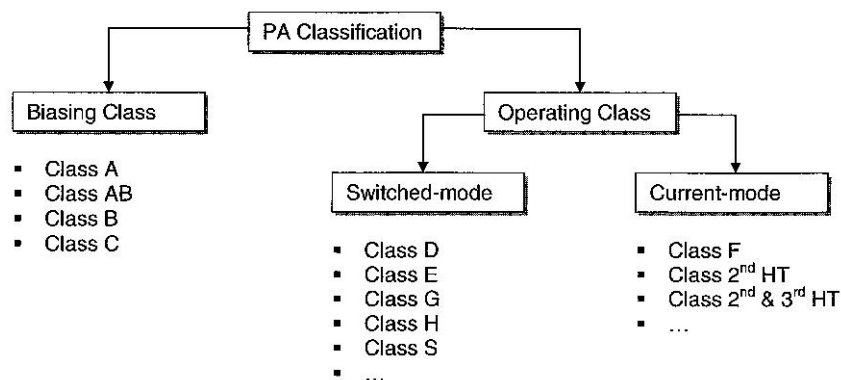


Fig. 7: Cuadro de clasificación de los amplificadores de potencia.

En la presente práctica se aborda el diseño de un amplificador lineal clase A. De modo resumido puede afirmarse que el mencionado diseño implica tres tareas: selección del punto de polarización, selección de la carga para el armónico fundamental y selección de las condiciones de carga para el rechazo de los armónicos superiores.

### 1.3.- Diseño de amplificadores de potencia

El diseño del amplificador de potencia puede hacerse bien siguiendo una técnica enteramente no lineal, bien siguiendo una aproximación de pequeña señal. El objetivo de la presente práctica abordará el diseño del amplificador mediante una aproximación de pequeña señal. El objetivo en el diseño de amplificadores será la determinación de una carga  $Z_L$  (cuya misión será conseguir el ángulo de conducción deseado para el rendimiento y la potencia requerida y, en primera aproximación, será resistiva) y de una carga  $Z_S$  que tratará de ser compleja conjugada con impedancia de entrada  $Z_{in}$  resultante de la  $Z_L$  correspondiente. Además, en el diseño de la carga  $Z_L$  se tendrán que rechazar los armónicos superiores al fundamental. La figura 8 muestra el diagrama de flujo para abordar el diseño de un amplificador de potencia para cada una de los métodos propuestos.

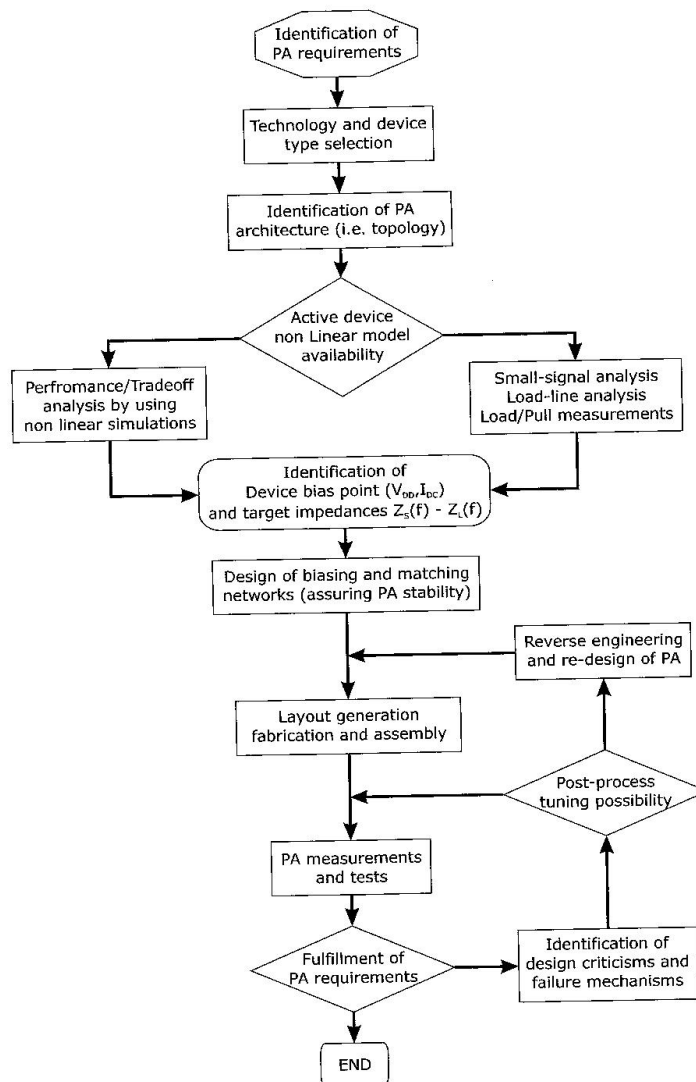


Fig. 8: Diagrama de flujo para el diseño de un amplificador de potencia.

El esquema de diseño, por tanto, coincide con el presentado en la asignatura de MCAF y que consistirá en la síntesis de las cargas  $Z_S$  y  $Z_L$  como muestra la figura 17.

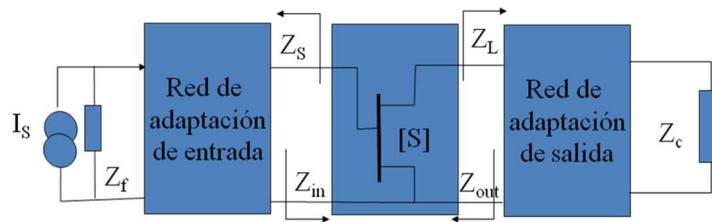


Fig. 9: Esquemático para el diseño de cualquier amplificador de microondas.

En el caso de un amplificador de potencia, clase A donde se ha seguido la aproximación lineal el proceso de diseño puede resumirse como se muestra a continuación:

1. Obtención de la carga  $Z_L$  que proporciona la máxima potencia de salida (máxima excursión de voltaje y de corriente en la correspondiente recta de carga). Para ello habrán de obtenerse las curvas I-V del transistor utilizado. De esta etapa se conseguirá la máxima potencia y máxima ganancia posible.
2. Modificación o sintonización de la carga para conseguir el rechazo de los armónicos superiores. En esta etapa podrá utilizar la herramienta HBTUNER de Microwave Office para la consecución de las cargas correspondiente (se explicará con más detalle posteriormente).
3. Obtención de la carga  $Z_S$  que, para que haya máxima transferencia de potencia, deberá ser conjugada con  $Z_{in}$ .
4. Dado que el nivel de señal que va a entrar en juego va a ser importante, en todo momento deberá comprobar que las cargas sintetizadas se encuentran dentro de la región estable del dispositivo en cuestión.

#### 1.4.- Proceso de diseño

El dispositivo activo (MESFET) tiene un circuito equivalente como el que se muestra en la figura 10.

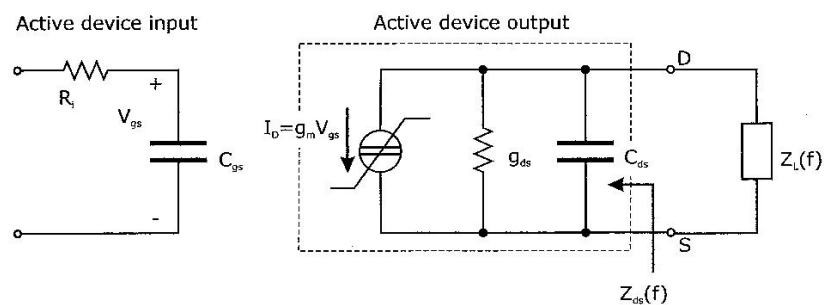


Fig. 10: Circuito equivalente utilizado para el modelo simplificado de análisis.

El primer paso será la obtención de las curvas I-V de diseño con el fin de poder obtener el voltaje de codo (en inglés  $V_k = V_{knee}$ ) que marca la separación entre las regiones óhmicas y de saturación, la corriente máxima de drenador ( $I_{max}$ ) y la tensión de ruptura (pinch-off en inglés)  $V_p$ . Estas situaciones quedan reflejadas en la siguiente figura donde se ven las curvas I-V de diseño para un dispositivo con transconductancia constante y lineal.

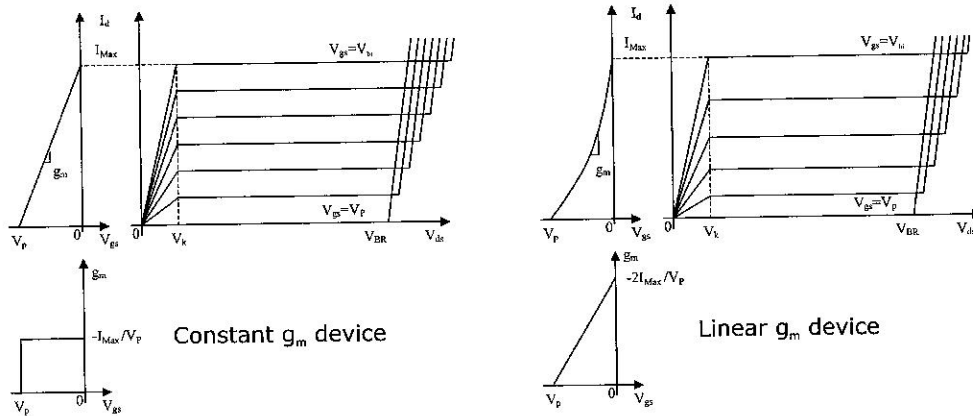


Fig. 11: Curvas I-V del dispositivo para una transconductancia constante y lineal.

Si se asume una impedancia de carga como la de la siguiente ecuación (ver figura 12).

$$Z = |Z| \cdot \exp(j\phi)$$

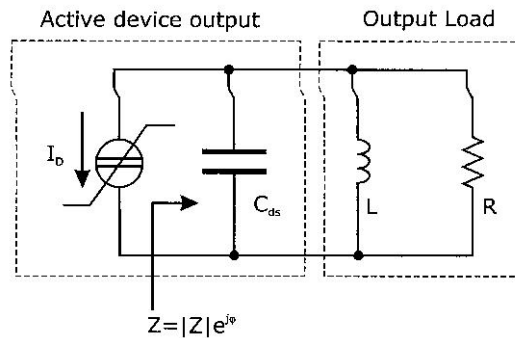


Fig. 12: Circuito equivalente del FET.

Resulta que las ondas de corriente y de voltaje en la carga vienen dadas por

$$i_d(t) = I_p \cos(\omega t)$$

$$v_{ds}(t) = |Z| \cdot I_p \cos(\omega t + \phi) = V_p \cos(\omega t + \phi)$$

Donde  $I_p$  y  $V_p$  son las correspondientes amplitudes de las ondas. Si se definen los valores máximos de los anteriores valores como

$$I_{p,max} = \frac{I_{max}}{2}; V_{p,max} = V_{ds,DC} - V_k$$

La potencia de salida  $P_{RF}$  queda como:

$$p(t) = i_d(t) \cdot v_{ds}(t) = I_p \cos(\omega t) \cdot V_p \cos(\omega t + \phi)$$

$$P_{RF} = \frac{1}{T} \int_0^T p(t) dt = \frac{1}{2} I_p \cdot V_p \cdot \cos(\phi)$$

De las expresiones anteriores se puede ver que la máxima potencia de salida se produce cuando  $\phi=0$ . De esta forma, dado que la potencia de continua también permanece constante, la eficiencia también será máxima cuando  $\phi=0$ . Por lo tanto, una primera aproximación consistirá

en la utilización de una carga real para  $Z_L$ . Si la carga fuera reactiva se produciría una modificación de la recta de carga y se transformaría en una elipse como muestra la siguiente figura.

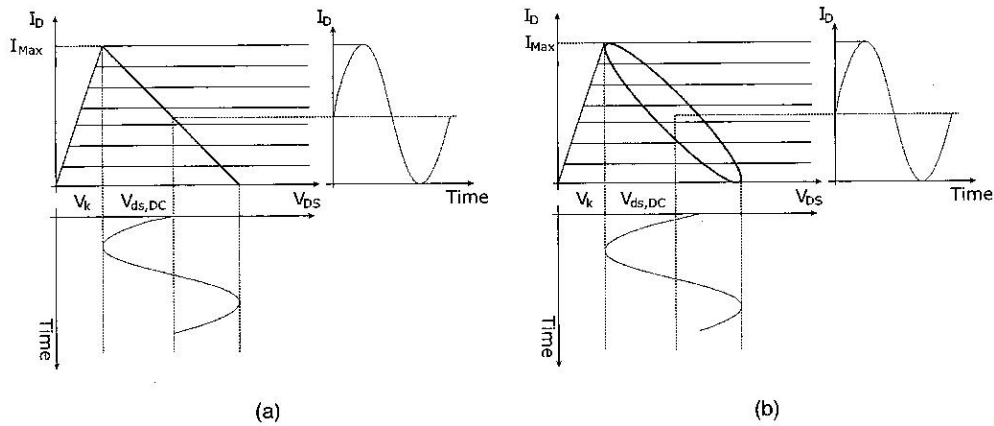


Fig. 13: Curvas de carga para una condición de carga puramente resistiva y para una carga compleja.

De acuerdo con los razonamientos anteriores se puede llegar a las siguientes expresiones de resistencia, potencia de continua, de RF y rendimiento:

$$R_A = 2 \frac{V_{ds,DC} - V_k}{I_{max}}$$

$$P_{RF,A} = \frac{1}{2} \frac{I_{max}}{2} \cdot (V_{ds,DC} - V_k)$$

$$P_{DC,A} = V_{ds,DC} \frac{I_{max}}{2}$$

$$\chi = \frac{V_k}{V_{ds,DC}}; \eta_A = \frac{1}{2}(1 - \chi)$$

Se puede ver que el valor del voltaje de codo es importante en la estimación de la eficiencia y que una carga puramente resistiva se ha utilizado para el armónico fundamental y todos sus múltiplos. La figura siguiente muestra un resumen de todas las características conseguidas.

Biasing class	A	B
$R_{L,opt} [\Omega]$	$R_A$	$\frac{\pi}{\pi - 1} \cdot \frac{R_A}{2}$
$V_{ds,Max} [V]$	$V_{ds,DC} + (V_{ds,DC} - V_k)$	$V_{ds,DC} + \frac{V_{ds,DC} - V_k}{\pi - 1}$
$P_{out} [W]$	$\frac{(V_{ds,DC} - V_k) \cdot I_{Max}}{4}$	$\frac{\pi (V_{ds,DC} - V_k) \cdot I_{Max}}{8 \cdot (\pi - 1)}$
$\eta [\%]$	$50 \cdot (1 - \chi)$	$58 \cdot (1 - \chi)$
$P_{diss} [W]$	$\frac{(V_{ds,DC} - V_k) \cdot I_{Max}}{4}$	$\frac{(0.4V_{ds,DC} + 0.87V_k) \cdot I_{Max}}{4}$

Fig. 14: Tabla resumen de las características de amplificadores clase A y clase B.



El segundo de los puntos presentados en la sección anterior requiere la reducción de los niveles de potencia a las frecuencias de los armónicos superiores. Hasta ahora los valores de las cargas consideradas han sido puramente resistivas. Si se hace uso de algunas estrategias que implique la anulación de la potencia de salida en los armónicos superiores se puede mejorar la eficiencia del amplificador correspondiente. El proceso propuesto consiste en cargar con terminaciones en cortocircuito (trampas, "idlers") a las frecuencias armónicas correspondientes. Esta estrategia de carga permitirá maximizar en la frecuencia fundamental los valores de voltaje y corriente. Esto se refleja en la figura 15.

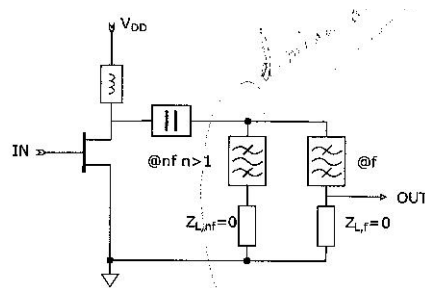


Fig. 15: Estimación de la carga para un amplificador clase A con eliminación de armónicos superiores.

Las condiciones de carga para amplificadores clase A y clase B se resumen en la siguiente figura.

Biassing class	A	B
$R_{L,opt} [\Omega]$	$2 \cdot \frac{(V_{ds,DC} - V_k)}{I_{Max}}$	$2 \cdot \frac{(V_{ds,DC} - V_k)}{I_{Max}}$
$V_{ds,Max} [V]$	$V_{ds,DC} + (V_{ds,DC} - V_k)$	$V_{ds,DC} + (V_{ds,DC} - V_k)$
$P_{out} [W]$	$\frac{(V_{ds,DC} - V_k) \cdot I_{Max}}{4}$	$\frac{(V_{ds,DC} - V_k) \cdot I_{Max}}{4}$
$\eta$ [%]	$\frac{1}{2} \cdot (1 - \chi)$	$\frac{\pi}{4} \cdot (1 - \chi)$
$P_{diss} [W]$	$\frac{(V_{ds,DC} - V_k) \cdot I_{Max}}{4}$	$\frac{(0.27 V_{ds,DC} + V_k) \cdot I_{Max}}{4}$

Fig. 16: Conjunto de cargas para un amplificador con eliminación de armónicos.

La consecución de la carga  $Z_S$  se realizará a partir de la adaptación conjugada con respecto a  $Z_{IN}$ .



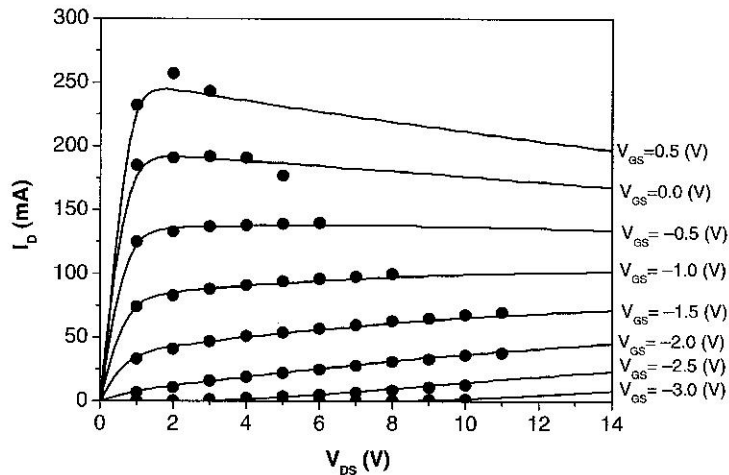


Fig. 18: Curvas I-V: simulación (continua) y medidas.

Además, deberá realizar las redes de salida (stubs en paralelo) para eliminar los armónicos de 2º y 3er orden. Dichas redes estarán basadas en stubs en circuito abierto.

Con los valores que ha obtenido de carga  $Z_L$  obtenga la carga  $Z_S$  conjugada de la  $Z_{IN}$ . Con estos valores puede estimar la ganancia en el margen de frecuencias pedido (el puerto es lineal).

## 2. Caracterización no lineal. Técnicas load pull o source pull

- Además si coloca un puerto no lineal (Port1 del Harmonic Balance) puede obtener la potencia de salida y la eficiencia (PAE) a la frecuencia central.
- A partir de ahora, y en esta sección, utilizando el modelo no lineal del transistor coloque el componente HBTUNER (sólo a la salida del transistor) para determinar las cargas óptimas mediante un análisis load-pull. Las simulaciones Load-Pull ayudan a calcular el valor óptimo del coeficiente de reflexión a la entrada que produce la máxima potencia a la salida del transistor. La figura siguiente muestra cómo sería el esquema de un circuito en el que el simulador incluye los elementos necesarios para hacer un análisis source-pull (no necesario en este caso) y load-pull.

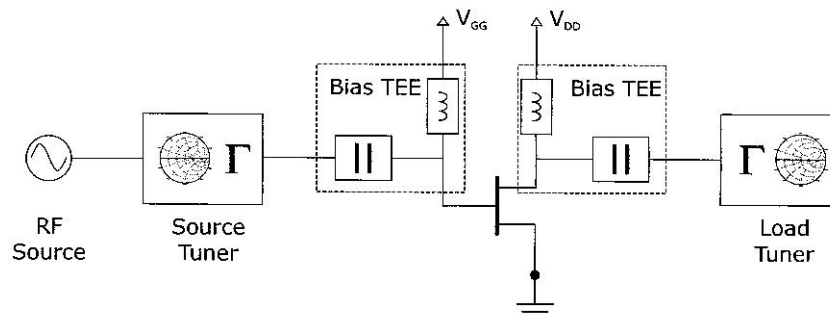


Fig. 19: Esquema de simulación para un análisis load-pull.

El componente HBTuner es una red de dos puertos que transforma la impedancia de carga del extremo derecho del bloque (caso del load tuner) en la correspondiente impedancia de entrada (que sería la impedancia de carga que

ve el amplificador diseñado). Este bloque es un bloque sin pérdidas. Dicha impedancia queda definida especificando el módulo y la fase del coeficiente de reflexión, así como la impedancia de referencia del sistema. Se supone que el puerto 2 de este elemento está cargado con la misma  $Z_0$  que se especifica en el elemento. También permite especificar los coeficientes de reflexión para el segundo y tercer armónicos. Aunque, para este caso, los supondremos cortocircuitados, por lo que no influirán en los resultados que se obtengan.

Este bloque es complementario de la simulación LOAD-PULL wizard que puede identificar en la pestaña de Project de la pantalla principal. Esta opción le genera un conjunto de cargas, bien uniformemente distribuidas, bien seleccionadas por el usuario. La figura siguiente muestra la ventana para configurar la “nube” de cargas con las que se caracteriza el circuito. Los parámetros que hay que seleccionar son el esquemático, el sintonizador (tuner), las medidas cuyas curvas se quieren representar y la nube de cargas que se podría sintetizar. Para el caso concreto que aplica, el esquemático sería el circuito con el transistor no lineal y el HBTUNER, el sintonizador sería dicho HBTUNER y las medidas serían la ganancia y la PAE

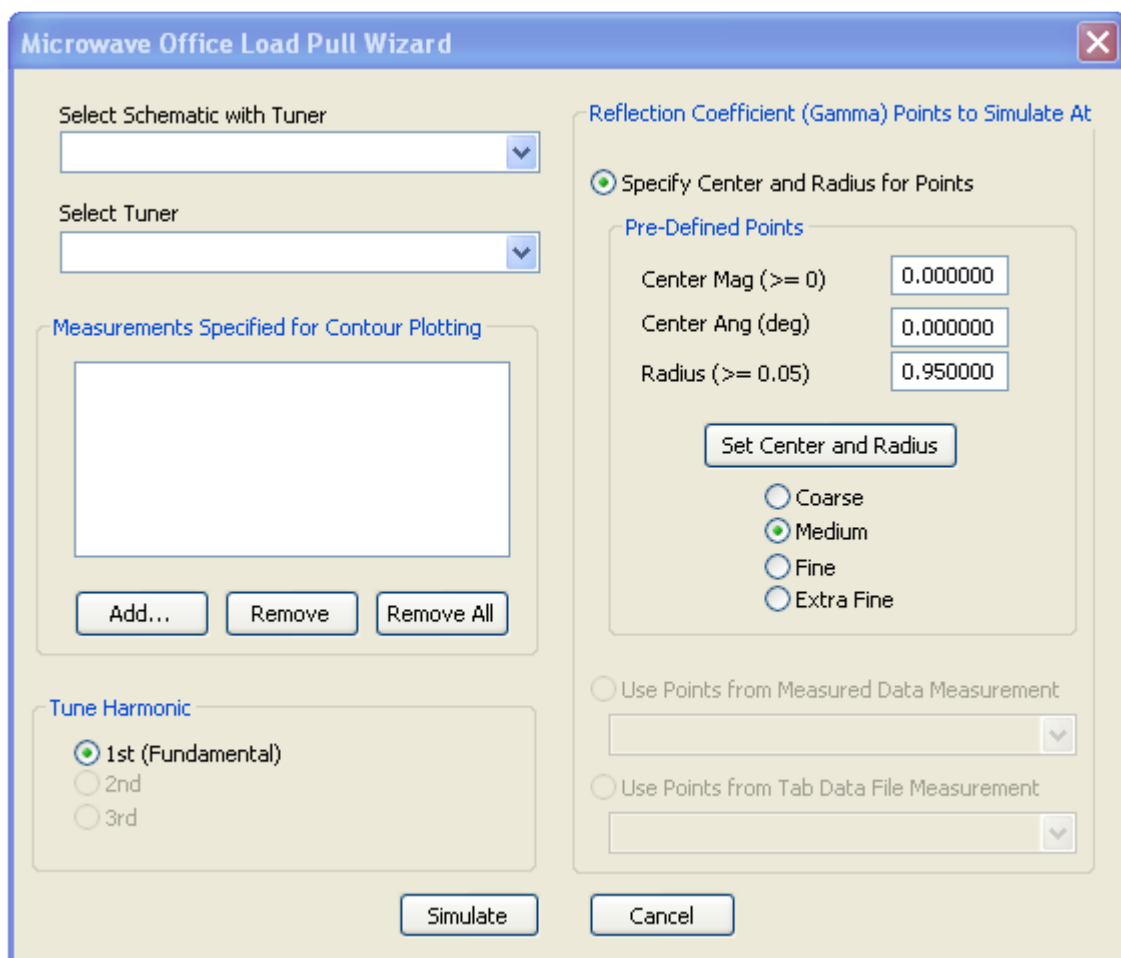


Fig. 20: Load-pull wizard del Microwave Office.

Con esto puede poner el valor de  $Z_L$  asociado a la máxima ganancia o PAE (eficiencia añadida), o un compromiso entre ambas. Con estos valores de  $Z_L$

diseñe la red de adaptación de salida y la de entrada correspondientes (esta última a partir de la impedancia conjugada de entrada). Compare los valores de ganancia y PAE obtenidos en el análisis anterior con los obtenidos a partir del análisis load-pull.

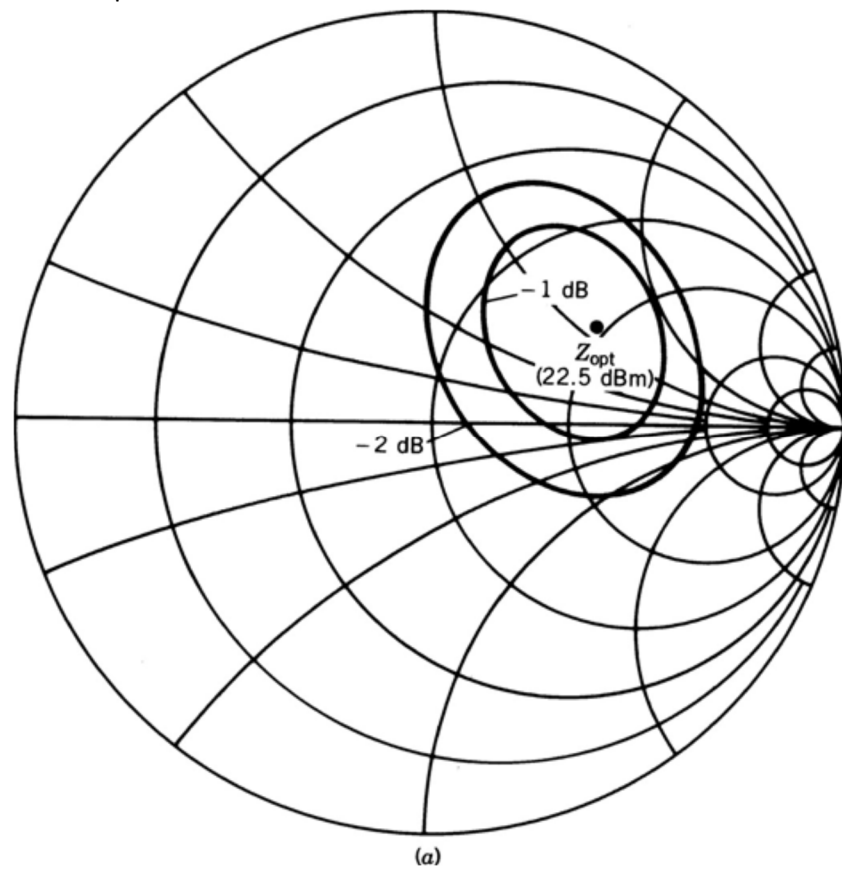


Figura 21: Ejemplo de curvas de potencia constante de salida en función de la impedancia de carga