

20.1.2. Propiedades 346
 20.1.3. Teoremas 346
 20.2. Simplificación algebraica de funciones lógicas 347
 20.3. Simplificación de funciones lógicas mediante el mapa de Karnaugh 348
 20.3.1. Mapa de Karnaugh para dos variables 348
 20.3.2. Mapa de Karnaugh para tres variables 349
 20.3.3. Mapa de Karnaugh para cuatro variables 350
 20.4. Diseño de circuitos combinacionales con puertas NAND y NOR 351
 20.5. Diseño de circuitos combinacionales 351
 Actividades de enseñanza aprendizaje 353

21. Bloques combinacionales en escala de integración media (MSI) 355

21.1. Diferencia entre un sistema combinacional y otro secuencial 356
 21.2. Multiplexores 356
 21.2.1. Diseño de un multiplexor de dos entradas 356
 21.2.2. Diseño de un multiplexor de cuatro entradas 357
 21.2.3. El multiplexor como bloque combinacional 358
 21.2.4. Multiplexor MSI de ocho entradas .. 358
 21.2.5. Aumento de la capacidad de un multiplexor 358
 21.2.6. Generación de funciones lógicas con multiplexores 359
 21.3. Demultiplexores 359
 21.4. Decodificadores 360
 21.4.1. Generación de funciones lógicas con un decodificador 361
 21.4.2. Decodificador BCD a 7 segmentos .. 362
 21.5. Codificadores 364
 21.5.1. Codificador con prioridad decimal a BCD 364
 21.6. Convertidores de datos entre los sistemas analógicos y digitales 365
 21.6.1. Conversor digital-analógico D/A (DAC) 365
 21.6.1.1. Resolución de un convertidor D/A 366

21.6.1.2. Convertidor D/A de resistencias ponderadas 367
 21.6.1.3. Convertidor D/A de resistencias $R-2R$ en escalera ... 367
 21.6.1.4. Convertidores D/A comerciales 367
 21.6.2. Conversor analógico digital A/D (ADC) 368
 21.6.2.1. Tipos de convertidores A/D 369
 21.6.2.2. Convertidores A/D comerciales 370
 Actividades de enseñanza aprendizaje 372

22. Sistemas secuenciales 377

22.1. Realimentación en un circuito digital 378
 22.1.1. Realimentación en un circuito estable .. 378
 22.1.2. Realimentación en un circuito biestable 378
 22.2. Biestable $R-S$ 379
 22.2.1. Biestable $R-S$ síncrono activado por n nivel 380
 22.2.2. Biestable $R-S$ síncrono activado por flancos de reloj 381
 22.3. Biestable $J-K$ asíncrono 381
 22.3.1. Biestable $J-K$ síncrono 382
 22.3.2. Biestable $J-K$ maestro-esclavo 382
 22.4. Biestable D síncrono activado por flanco 383
 22.5. Biestable síncrono T 384
 22.6. Biestables síncronos integrados con señales de Preset y Clear 384
 22.7. Registros 385
 22.7.1. Registros de almacenamiento 385
 22.7.2. Registros de desplazamiento 386
 22.7.2.1. Registro de desplazamiento con entrada serie y salida serie 387
 22.7.2.2. Registro de desplazamiento con entrada serie y salida paralelo 387
 22.7.2.3. Registro de desplazamiento con entrada paralelo y salida serie 387
 22.7.2.4. Registros de desplazamiento bidireccionales y universales 388
 22.8. Contadores 388
 22.8.1. Contadores asíncronos 389
 22.8.2. Contadores síncronos 389
 Actividades de enseñanza aprendizaje 390