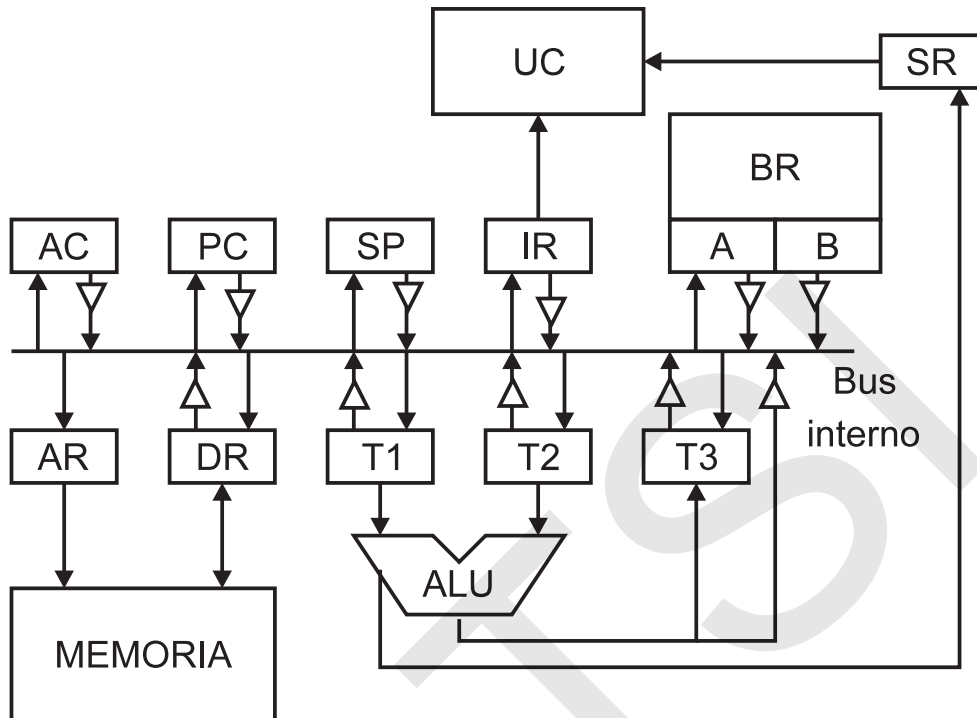


**1 (5 puntos)** Se presenta un esquema muy simplificado de la estructura de un procesador de 64 bits, en donde no aparecen ninguna de las señales de control. La Unidad de control es cableada y se dispone de registro acumulador (AC), tres registros transparentes (T1, T2 y T3) y banco de registros (BR) con dos puertos de salida y uno de entrada. Los accesos a memoria tienen una duración de dos ciclos de reloj y el direccionamiento es a nivel de byte. La pila crece hacia direcciones de memoria decrecientes y el puntero de pila (SP) apunta a la última dirección libre de la cima de la pila. Este procesador trabaja a una frecuencia de 1 GHz.



a) (30 %) Enumere y explique cuáles son las señales de control necesarias en los siguientes elementos del computador y, para cada una de ellas, indique si deben ser activas por flanco o por nivel:

- Banco de registros.
- Registros específicos y transparentes.
- ALU
- Puertas triestado
- Memoria.

b) (40 %) Dadas las instrucciones de una palabra:

CALL [.R2++]

POP [--.R3]

expresé a nivel RT (transferencia entre registros) las operaciones elementales que se realizan en cada ciclo de reloj durante la ejecución de cada una de ellas. Incluya la fase de fetch.

c) (30 %) Responda razonadamente a las siguientes preguntas:

c.1) ¿Cuántos accesos a memoria se realizan al ejecutar cada una de las dos instrucciones propuestas y de qué tipo son estos?

c.2) ¿Cuál es el tiempo de acceso de la memoria?

c.3) ¿Cuál es el tiempo de ejecución de cada una de las instrucciones?

## SOLUCIÓN

a) Las señales de control, en cada elemento del procesador, son las enumeradas a continuación.

**Banco de registros:** Dispondrá de una señal de carga de registro, activa por flanco, y de dos grupos de señales, activas por nivel, que seleccionarán cada uno de los puertos A y B.

**Registros específicos y transparentes:** Cada registro precisa una señal de carga, salvo el registro de datos de memoria que dispondrá de dos. Todas ellas serán activas por flanco.

**ALU:** Tendrá como entrada un grupo de señales que controlarán la operación a realizar. Activas por nivel.

**Puertas triestado:** Cada triestado tiene una señal de activación por nivel.

**Memoria:** La memoria dispondrá, al menos, de una señal de selección y de otra que indique lectura o escritura. Activas por nivel.

b) Se expresan en primer lugar las señales de control activadas en el *fetch*, en cada ciclo de reloj, ya que este es común a ambas instrucciones. Se incluye un ciclo de decodificación:

1:AR, T1  $\leftarrow$  PC  
 2:Acceso a memoria, PC  $\leftarrow$  T1+8; leer instrucción  
 3:DR  $\leftarrow$  M(AR)  
 4:IR  $\leftarrow$  DR; cargar registro de instrucción  
 5:Decodificación

Las operaciones elementales producidas en la fase de ejecución, para cada una de las dos instrucciones propuestas, son:

CALL [.R2++]

6:T1, AR  $\leftarrow$  SP  
 7:DR  $\leftarrow$  PC  
 8:Acceso a memoria, SP  $\leftarrow$  T1-8; guardar dirección de retorno en la pila y actualizar el puntero de pila  
 9:M(AR)  $\leftarrow$  DR, T1, PC  $\leftarrow$  R2; cargar en el PC la dirección de la subrutina  
 10:R2  $\leftarrow$  T1+8; postincrementar el registro

POP [--.R3]

6:T1  $\leftarrow$  SP  
 7:SP, AR  $\leftarrow$  T1+8; cargar el puntero de pila con la dirección del dato  
 8:Acceso a memoria, T1  $\leftarrow$  R3; leer dato de la pila  
 9:DR  $\leftarrow$  M(AR), R3  $\leftarrow$  T1-8; predecrementar el registro  
 10:AR  $\leftarrow$  R3  
 11:Acceso a memoria; escribir dato en memoria  
 12:M(AR)  $\leftarrow$  DR

c) En la instrucción CALL se realizan dos accesos a memoria: una lectura y una escritura. La lectura corresponde al fetch y la escritura a la salvaguarda de la dirección de retorno. Para la instrucción POP hay tres accesos a memoria: dos lecturas y una escritura. Además de la lectura debida al fetch, hay otra lectura del dato almacenado en la pila que después se escribe en memoria, en la dirección que indica la instrucción.

La frecuencia de 1 GHz corresponde a un periodo de reloj de 1ñs. Como el enunciado indica que los accesos a memoria son de dos ciclos de reloj, el tiempo de acceso de la memoria es de 2ñs.

El tiempo de ejecución de una instrucción es el número de ciclos que utiliza, multiplicado por el tiempo de cada ciclo. Por lo tanto:

$$t_{\text{CALL}} = 10 \text{ ciclos} \cdot 1\text{ñs/ciclo} = 10\text{ñs}$$

$$t_{\text{POP}} = 12 \text{ ciclos} \cdot 1\text{ñs/ciclo} = 12\text{ñs}$$

**2 (5 puntos)** Un computador cuenta con un formato de representación de números en coma flotante de 16 bits. El bit superior representa el signo del número, los 7 siguientes el exponente y los 8 últimos la mantisa. Este formato sigue las convenciones del formato estándar IEEE754 en todo excepto en los tamaños, es decir, usa el mismo tipo de representaciones especiales, representación del exponente, bit implícito, situación de la coma, representaciones normalizadas y no normalizadas, así como bits de guarda y redondeo.

- a) Determine el rango y la resolución del formato de representación.
- b) Represente en este formato el número decimal  $A = +5,05$
- c) Dadas la cadenas de bits  $B = H'BE74$ , y  $C = H'8014$  que representan números en el formato citado, determine su valor decimal.
- d) Realice paso a paso la operación  $5A + B$ , usando redondeo al más próximo y dejando el resultado en el formato de almacenamiento en memoria.
- e) Determine el error absoluto cometido en la operación.

## SOLUCIÓN

- a) Rango y resolución del formato.

Números normalizados.

Exponente: El estándar IEEE754 representa los exponentes en exceso a  $2^{n-1} - 1$ . En este caso sería exceso a 63. Como se reserva el exponente mínimo ( $-63$ ) para la representación del cero y los números no normalizados, y el exponente máximo ( $+64$ ) para la representación del infinito y las indeterminaciones, el rango de exponente para la representación de números queda:  $[-62, 63]$ .

La mantisas normalizadas en este formato se representan en signo-magnitud, con bit implícito y la coma situada a la derecha del bit implícito:

$$\text{Mantisa: } \pm \begin{cases} 1,00000000 & \rightarrow 1 \\ 1,11111111 & \rightarrow 2 - 2^{-8} \end{cases}$$

$$\text{El rango para números normalizados es: } \pm [1 \cdot 2^{-62}, (2 - 2^{-8}) \cdot 2^{63}]$$

Números no normalizados

Exponente: Siguiendo el estándar IEEE754, aunque los números no normalizados se representan con el exponente todo a ceros (valor  $-63$ ), todos ellos tienen como exponente el más pequeño de los normalizados, en este caso  $-62$ . De este modo hay continuidad en la representación.

$$\text{Mantisas: } \pm \begin{cases} 0,00000000 & \rightarrow 0 \\ 0,00000001 & \rightarrow 2^{-8} \\ 0,11111111 & \rightarrow 1 - 2^{-8} \end{cases}$$

$$\text{El rango para números no normalizados es: } \pm [2^{-8} \cdot 2^{-62}, (1 - 2^{-8}) \cdot 2^{-62}] \cup 0$$

$$\text{La resolución depende del exponente y es: } 2^{-8} \cdot 2^E$$

- b) Representación del número.

$$A = +5,05 = +101,00001100 = +1,01000011 \cdot 2^2 = 0\ 1000001\ 01000011 = H'4143$$

- c) Valor decimal.

$$B = H'BE74 = 1\ 0111110\ 01110100 = -1,01110100 \cdot 2^{-1} = -0,10111010 = -0,7265625$$

$C = H'8014 = 1\ 0000000\ 00010100$ . Al tener el exponente todo a ceros sabemos que es un número no normalizado. Así:

$$C = -0,00010100 \cdot 2^{-62} = -101,00 \cdot 2^{-68} = -5 \cdot 2^{-68}$$

- d) Suma  $5A + B$ .

$$\text{Los números de partida son: } A = +1,01000011 \cdot 2^2 \text{ y } B = -1,01110100 \cdot 2^{-1}$$

Teniendo en cuenta que  $5A = 4A + A$  y que  $4A$  se obtiene incrementando en 2 el exponente de  $A$ :

$$4A = +1,01000011 \cdot 2^4$$

Se restan los exponentes:  $E_{4A} - E_A = 4 - 2 = 2$ . Hay que desplazar la mantisa de  $A$  dos lugares a la derecha. Así, teniendo en cuenta los dos bits de guarda y el bit retenedor que utiliza este formato queda:

$$A = +0,01010000\ 110 \cdot 2^4$$

$$\begin{array}{r}
 M_{4A} \quad 1,01000011 \ 000 \\
 M_A \quad + 0,01010000 \ 110 \\
 \hline
 1,10010011 \ 110 \cdot 2^4 \quad \textit{Normalizado} \\
 \textit{Redondeo} \quad 0,00000000 \ 100 \\
 \hline
 1,10010100 \ 010 \cdot 2^4
 \end{array}$$

$$5A = +1,10010100 \cdot 2^4$$

Ahora sumaremos  $5A + B$ :

Se restan los exponentes:  $E_{5A} - E_B = 4 - (-1) = 5$ . Hay que desplazar la mantisa de B cinco lugares a la derecha.

$$B = -0,000001011 \ 101 \cdot 2^4$$

Como los signos son distintos hay que restar:

$$\begin{array}{r}
 M_{5A} \quad 1,10010100 \ 000 \\
 M_B \quad - 0,00001011 \ 101 \\
 \hline
 1,10001000 \ 011 \cdot 2^4 \quad \textit{Normalizado} \\
 \textit{Redondeo} \quad 0,00000000 \ 100 \\
 \hline
 1,10001000 \ 111 \cdot 2^4
 \end{array}$$

$$5A + B = +1,10001000 \cdot 2^4 = 0 \ 1000011 \ 10001000 = \text{H}'4388$$

e) Error cometido en la operación.

$$5A + B = 25,25 - 0,7265625 = 24,5234375$$

$$5A + B = +1,10001000 \cdot 2^4 = 11000,1 = 24,5$$

$$e_A = 0,0234$$