



GRADO

GUÍA DE ESTUDIO INGENIERÍA DE COMPUTADORES III

2ª PARTE | PLAN DE TRABAJO Y ORIENTACIONES PARA SU DESARROLLO



2014-2015

Alfonso Urquía Moraleda
Carla Martín Villalba

GRADO EN INGENIERÍA INFORMÁTICA

1.- PLAN DE TRABAJO

La información proporcionada en esta segunda parte de la guía del curso complementa a la proporcionada en la primera parte. Por ello, se recomienda leer primero la primera parte de la guía del curso.

En esta asignatura se explican metodologías básicas para el diseño con VHDL de circuitos digitales combinacionales y secuenciales, empleándose aquellas capacidades del lenguaje VHDL'93 que son relevantes en el diseño para síntesis, así como en la programación de bancos de pruebas. El contenido de esta asignatura se ha estructurado en los 7 temas siguientes:

- Tema 1. Fundamentos del diseño del hardware digital
- Tema 2. Conceptos básicos de VHDL
- Tema 3. Simulación del código VHDL
- Tema 4. Diseño de lógica combinacional
- Tema 5. Registros y memorias
- Tema 6. Diseño de lógica secuencial
- Tema 7. Metodología de transferencia entre registros

El texto base recomendado es una Unidad Didáctica de la UNED, que cubre completamente el temario de la asignatura y ha sido especialmente concebida para la educación a distancia aplicando el modelo educativo de la UNED. Si decide usar este texto para preparar la asignatura, es recomendable que estudie los temas en orden, ya que los conceptos explicados de un tema sirven de base para la comprensión de los explicados en los siguientes temas. Asimismo, es posible preparar la asignatura empleando otros recursos, ya que existen multitud de libros y abundante documentación en Internet. En este caso, puede guiarse para la preparación de cada tema por los objetivos docentes indicados en el Epígrafe 2 de esta guía.

El estudio de los contenidos teóricos y la realización de las actividades prácticas formativas propuestas en el texto base deben realizarse en paralelo con el trabajo práctico obligatorio (véase el apartado "Evaluación" de la primera parte de la guía). Antes de abordar la realización de dicho trabajo, es conveniente haber estudiado los cuatro primeros temas. En la Tabla 1 se ofrece una propuesta de planificación temporal del trabajo. Dicha planificación se ha realizado sobre 10 semanas de estudio efectivo, considerando que el alumno dedica aproximadamente 15 horas semanales de trabajo efectivo a la asignatura.

Tabla 1: Plan de actividades, cronograma y tiempo asignado.

ACTIVIDADES	SEMANAS										TIEMPO (HORAS)	
	1	2	3	4	5	6	7	8	9	10		
Lectura de las orientaciones al estudio	■											1
Estudio y realización actividades del Tema 1	■	■										10
Estudio y realización actividades del Tema 2		■	■									20
Estudio y realización actividades del Tema 3			■	■								15
Estudio y realización actividades del Tema 4				■	■							10
Realización del trabajo práctico obligatorio					■	■	■					20
Estudio y realización actividades del Tema 5							■	■				10
Estudio y realización actividades del Tema 6								■	■			15
Estudio y realización actividades del Tema 7										■		10
Preparación para la prueba presencial											■	10
Consulta de dudas a Tutores y Equipo Docente	■	■	■	■	■	■	■	■	■	■		13
Revisión evaluación trabajo práctico obligatorio									■	■		2
Realización examen presencial y revisión											■	4
Trabajo en foros (dudas, interac. compañeros)	■	■	■	■	■	■	■	■	■	■		10

Obsérvese que la planificación contempla no sólo el estudio y la realización de las actividades prácticas de los 7 temas. Además, contempla la realización del trabajo práctico obligatorio, la revisión de los comentarios que acompañarán la evaluación del mismo, la preparación (repaso de todo lo aprendido, empleando los ejercicios de autoevaluación) de la prueba presencial, la realización de la misma, el intercambio de información con el tutor y el equipo docente, incluyendo la consulta de dudas y tutorías, así como el trabajo en los foros.

2.- ORIENTACIONES PARA EL ESTUDIO DE LOS CONTENIDOS

Los objetivos docentes fundamentales planteados en esta asignatura son que el alumno adquiera las capacidades siguientes:

- Discutir las diferentes etapas del ciclo de diseño de circuitos digitales y el uso de los lenguajes para la descripción del hardware (HDL) en cada una de ellas.
- Discutir qué características fundamentales deben tener los HDL para poder describir circuitos digitales y qué características fundamentales deben tener los entornos de simulación que soportan este tipo de lenguajes.
- Aplicar el lenguaje VHDL al diseño de circuitos digitales combinacionales y secuenciales empleando los tipos de datos, operadores y otras capacidades de VHDL que deben ser usados para crear código sintetizable.
- Aplicar el lenguaje VHDL a la programación de bancos de prueba para testear los circuitos diseñados.

A continuación, se indica el contenido y los resultados del aprendizaje detallados de cada tema.

TEMA 1. FUNDAMENTOS DEL DISEÑO DEL HARDWARE DIGITAL

Contenidos

- Lenguajes para la descripción de hardware
- Ciclo de diseño de los circuitos digitales
- Tecnologías de circuitos integrados
- Propiedades de los circuitos digitales
- Test de los circuitos
- Representaciones y niveles de abstracción
- Conceptos básicos a través de un ejemplo
- Dos simuladores de VHDL'93: VeriBest y ModelSim

Introducción

El Tema 1 tiene carácter introductorio. En él se describen conceptos básicos, tales como el ciclo de diseño del hardware digital y el papel que en él desempeñan los lenguajes para la descripción del hardware, las diferentes representaciones y niveles de abstracción en la descripción de los circuitos digitales, conceptos básicos del test de los circuitos digitales, de las tecnologías empleadas para la implementación de dichos circuitos, etc.

Asimismo, en el Tema 1 se desarrolla un ejemplo completo de diseño de un sistema digital sencillo, mediante diferentes representaciones y niveles de abstracción, empleando el lenguaje para la descripción del hardware que se explica en esta Unidad Didáctica: VHDL'93. Finalmente, se sugiere al alumno que instale en su propio

ordenador algún simulador de VHDL'93, proporcionándole guía en la instalación y manejo de dos simuladores que en su versión de estudiante están disponibles gratuitamente: VeriBest y ModelSim PE Student Edition.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir la finalidad de los lenguajes para la descripción del hardware (HDL) y algunas de las principales ventajas que presenta su uso.
- Discutir el ciclo de diseño del hardware digital y el papel que desempeñan en el ciclo de diseño los HDL.
- Discutir y comparar las características de las siguientes tecnologías de fabricación de circuitos integrados: full-custom ASIC, standard cell ASIC, gate array ASIC, dispositivos programables en campo (FPGA, CPLD, PROM, PAL y PLA), y componentes estándar de pequeño y medio tamaño.
- Discutir las siguientes propiedades de los circuitos digitales: el retardo de los dispositivos, su ejecución concurrente, la marginalidad en el diseño y la fortaleza de las señales.
- Discutir el propósito y los fundamentos del test en diseño y manufactura, así como los conceptos: modelo de fallos, cobertura del test y calidad del test.
- Discutir la utilidad y composición de los bancos de pruebas.
- Discutir y comparar los niveles de abstracción y representación de los sistemas digitales.
- Realizar las operaciones básicas de manejo de algún entorno de simulación de VHDL'93 de su elección. Estas operaciones básicas incluyen al menos la edición de modelos VHDL, su depurado usando el debugger, su simulación y la visualización de los resultados.

TEMA 2. CONCEPTOS BÁSICOS DE VHDL

Contenidos

- Unidades de diseño
- Entity
- Architecture
- Asignaciones concurrentes
- Sentencia generate
- Bloque process
- Código secuencial
- Descripción de la estructura
- Parametrización
- Señales, variables y constantes
- Tipos de datos y operadores
- Atributos
- Librerías
- Assert
- Subprogramas
- Paquetes

Introducción

En el Tema 2 se explica e ilustra mediante ejemplos el empleo de un pequeño subconjunto de las estructuras y capacidades del lenguaje VHDL'93: aquel que puede ser usado para crear diseños sintetizables. Esto es, código VHDL'93 a partir del cual las herramientas de CAD puedan generar automáticamente circuitos hardware que funcionen. Asimismo, se describen algunas capacidades de VHDL'93 que resultan útiles para la programación de los bancos de pruebas.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir la finalidad de las unidades de diseño de VHDL entity, architecture, package y configuration.
- Describir la interfaz de los circuitos digitales mediante unidades de diseño entity. Discutir las características y las diferencias entre los modos in, out e inout de los puertos.
- Discutir la sintaxis y la finalidad de las sentencias concurrentes simple, condicional y de selección. Dibujar el diagrama conceptual del hardware a que da lugar la síntesis de estas sentencias y el correspondiente circuito al nivel de puertas lógicas.
- Discutir la sintaxis y la finalidad de la sentencia generate.
- Discutir la sintaxis y la finalidad de los bloques process y de las sentencias secuenciales de asignación a señal, a variable, if, case y del bucle for. En casos sencillos, dibujar el diagrama conceptual del hardware a que da lugar la síntesis del bloque process, y el correspondiente circuito compuesto de puertas lógicas y biestables.
- Discutir cómo se realiza el modelado del retardo en VHDL.
- Definir en VHDL la estructura de un circuito mediante instanciación y conexión de otros circuitos. Asimismo, discutir la utilidad de la parametrización en la descripción de un circuito.
- Discutir las principales características de las señales, variables y constantes en VHDL. Discutir la diferencia entre señales y variables en lo que respecta al retardo en la asignación de los nuevos valores.
- Discutir cuáles son los tipos predefinidos de VHDL y sus operadores básicos. Asimismo, discutir las finalidades, los operadores básicos y las funciones de conversión de los tipos de dato std_logic, std_logic_vector, unsigned y signed. Finalmente, discutir las características de los tipos de dato time y string, así como de los tipos enumerados.
- Discutir qué son los atributos en VHDL y la finalidad de algunos de ellos.
- Discutir qué finalidad tienen las librerías en VHDL y conocer las librerías más comúnmente usadas.
- Discutir la utilidad de los procedimientos y funciones de VHDL.
- Discutir la finalidad de las sentencias assert y report.

TEMA 3. SIMULACIÓN DEL CÓDIGO VHDL

Contenidos

- Procesamiento del código VHDL
- Orden de compilación
- Drivers
- Inicialización
- Atributos de las señales
- El retardo delta
- Gestión de la cola de transacciones del driver
- Ejemplo: simulación de un circuito sencillo

Introducción

Para poder diseñar hardware de manera eficaz usando VHDL, es indispensable comprender cómo las herramientas de CAD simulan el código VHDL. Los conceptos explicados en el Tema 2 sirven de base para ello. En este tema profundizaremos en el estudio de cómo es simulado el código VHDL. Para ello, se introducirán conceptos nuevos, tales como el de driver, función de resolución y señal implícita.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir las etapas análisis, elaboración y ejecución, de que consta el procesamiento y simulación del código VHDL realizado por las herramientas de CAD.
- Discutir el orden en el cual debe compilarse el código VHDL, atendiendo a las relaciones existentes entre las diferentes unidades de diseño.
- Discutir los conceptos driver y función de resolución.
- Discutir en qué consiste la inicialización y cómo se realiza.
- Discutir qué son los atributos de las señales y los conceptos evento, señal activa, transacción y señal implícita.
- Discutir cómo se realiza la simulación de las asignaciones con retardo δ , y cómo se combina la simulación de asignaciones con retardo explícito y asignaciones con retardo δ .
- Discutir cómo se gestionan las colas de transacciones de los drivers.
- Realizar manualmente, paso a paso, la simulación de diseños sencillos, indicando cómo se realiza la inicialización, cómo va avanzando el reloj de la simulación, qué eventos se producen y cómo se gestionan las colas de transacciones planificadas. Saber comprobar el resultado de las simulaciones realizadas manualmente, usando para ello algún simulador de VHDL.

TEMA 4. DISEÑO DE LÓGICA COMBINACIONAL

Contenidos

- Diseño para síntesis de lógica combinacional
- Funciones lógicas
- Multiplexor de 4 entradas
- Restador completo de 1 bit
- Sumador completo de 1 bit
- Unidad aritmético lógica

Introducción

Los conocimientos sobre el lenguaje VHDL adquiridos en el Tema 2 son aplicados en este tema al diseño para síntesis de sistemas digitales combinacionales y a la programación de bancos de prueba para dichos diseños circuitales. Se abordará el diseño de algunos de los sistemas digitales combinacionales más comúnmente usados: un circuito multiplexor, un sumador binario, un restador binario y una unidad aritmético lógica. Al hacerlo, se propondrán diseños alternativos para un mismo sistema digital, empleando en unos casos sentencias concurrentes, en otros sentencias secuenciales y en otros realizando una descripción de la estructura. Con ello, se pretende mostrar las diferentes posibilidades para la descripción de los circuitos digitales que ofrece VHDL.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir qué características debe reunir un diseño para que el circuito resultante de su síntesis sea combinacional.
- Diseñar circuitos lógicos combinacionales empleando VHDL, tales como funciones lógicas, multiplexores, sumadores y restadores binarios, y ALUs, describiendo el comportamiento y/o la estructura del circuito.
- Describir un mismo circuito combinacional usando diferentes representaciones (comportamental, estructural o mixta) y empleando diferentes tipos de sentencias, tanto concurrentes como secuenciales.
- Programar y simular bancos de prueba para circuitos combinacionales, y analizar los resultados de la simulación.

TEMA 5. REGISTROS Y MEMORIAS

Contenidos

- Registro de 4 bits
- Registro multifunción
- Registro de desplazamiento
- Register file
- Bus bidireccional y memorias

Introducción

En el Tema 4 se estudió el diseño y test de hardware combinacional usando VHDL. En este tema y en el siguiente se llevará a cabo un estudio similar, pero enfocado en el diseño y test del hardware secuencial. Los circuitos secuenciales almacenan bits, siendo los registros, las RAM y las ROM los componentes básicos usados para ello. Aparte de desempeñar la función de almacenamiento de bits, los registros permiten realizar diferentes funciones, tales como desplazamientos, y soportan diferentes opciones de carga y lectura de los datos, operaciones que pueden realizarse tanto en serie, es decir, bit a bit, como en paralelo, es decir, simultáneamente sobre todos los bits almacenados. En este tema se aborda el diseño y test usando VHDL de varios tipos de registros y memorias. Asimismo, se introduce una capacidad de VHDL no presentada hasta el momento: el acceso a fichero. Esta capacidad resulta útil en la programación de los bancos de pruebas.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir la diferencia conceptual entre la operación de reset síncrono y asíncrono. Describir ambas usando VHDL.
- Diseñar usando VHDL registros con las funcionalidades siguientes: reset, carga serie y paralelo, lectura serie y paralelo, y desplazamiento de 1 bit hacia la derecha e izquierda. Programar usando VHDL bancos de pruebas para los registros que testeen las funcionalidades anteriores.
- Discutir las características de los registros siguientes: registro de desplazamiento, registro multifunción, register file y registro triestado.
- Realizar el diseño comportamental y estructural usando VHDL de un register file.
- Programar bancos de pruebas que lean los vectores de test de fichero.
- Diseñar usando VHDL el acceso al bus de varios componentes mediante buffers triestado.
- Diseñar en VHDL memorias RAM y ROM, y buses bidireccionales.

TEMA 6. DISEÑO DE LÓGICA SECUENCIAL

Contenidos

- Diseño de máquinas de estado finito
- Síntesis de lógica secuencial
- Flip-flop JK
- Máquinas de estado finito de Moore
- Máquinas de estado finito de Mealy
- Máquinas de estado finito seguras

Introducción

Algunos problemas de diseño pueden ser resueltos usando máquinas de estado finito. Una máquina de estado finito consiste esencialmente en un conjunto de estados (codificados usando flip-flops) y transiciones entre estos estados, gobernadas por un conjunto de bits de condición. En este tema trataremos algunos aspectos del diseño de máquinas de estado finito de Moore y de Mealy usando VHDL. Una máquina de estado finito de Moore es una máquina de estado en la cual las salidas del circuito dependen del estado actual y no del valor actual de las entradas. Por el contrario, las salidas de una máquina de estado finito de Mealy dependen del estado actual y también del valor actual de las entradas. Ambos tipos de máquina pueden ser diseñados de manera sistemática, usando el método de diseño de máquinas de estado finito descrito en este tema.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Diseñar usando VHDL distintos tipos de flip-flop y sus bancos de prueba. Diseñar usando VHDL el circuito latch. Discutir la diferencia entre un flip-flop y un latch.
- Discutir buenas prácticas aplicables al diseño para síntesis de circuitos secuenciales síncronos.
- Diseñar en VHDL máquinas de estado finito de Moore y de Mealy sintetizables, realizando el diseño tanto en base a la descripción de su estructura al nivel de puertas lógicas y flip-flops, como en base a su comportamiento.
- Diseñar y programar en VHDL bancos de pruebas de circuitos secuenciales síncronos. Discutir diferencias conceptuales entre los bancos de pruebas para circuitos secuenciales síncronos y para circuitos combinacionales.
- Discutir qué son las máquinas de estado finito seguras y realizar el diseño de este tipo de máquinas usando VHDL.

TEMA 7. METODOLOGÍA DE TRANSFERENCIA ENTRE REGISTROS

Contenidos

- Operaciones de transferencia entre registros
- Máquinas de estado finito con camino de datos
- Descripción del programa RT usando VHDL
- Circuito detector de secuencia
- Control de una máquina expendedora

Introducción

El comportamiento de los sistemas se describe frecuentemente mediante algoritmos. Es decir, mediante una secuencia de acciones o pasos, que deben ejecutarse para resolver un problema o realizar una tarea. Dos características básicas de los algoritmos son, por una parte, el empleo de variables, que sirven para almacenar

los resultados intermedios de los cálculos, y por otra parte, la ejecución secuencial de las acciones. Es decir, los pasos de un algoritmo se ejecutan uno tras otro, siguiendo un orden bien establecido. En este tema se explica una metodología, denominada metodología de transferencia entre registros (metodología RT), que facilita describir de manera algorítmica el comportamiento de los circuitos.

Resultados del aprendizaje

Una vez estudiado el contenido del tema y realizados los ejercicios prácticos, debería saber:

- Discutir los conceptos siguientes: operaciones RT, notación RT, programa RT y metodología RT.
- Discutir el ciclo de ejecución de una operación RT.
- Discutir los principios fundamentales de la programación RT.
- Dado un algoritmo, traducirlo a un programa RT.
- Describir usando VHDL programas RT sencillos y programar bancos de pruebas para testear estos diseños.
- Discutir los conceptos fundamentales de la síntesis de programas RT mediante FSM. En particular, discutir la estructura general de la FSM, cómo se realiza la síntesis del camino de datos y por qué la unidad de control puede sintetizarse como una FSM.

3.- ORIENTACIONES PARA LA REALIZACIÓN DEL PLAN DE ACTIVIDADES

ESTUDIO DE LOS CONTENIDOS TEÓRICOS

Al finalizar el estudio del Tema 1, sería recomendable que usted ya hubiera usado algún entorno de simulación de VHDL'93 para editar, simular y depurar código VHDL, así como para visualizar los resultados de la simulación. En el texto base se dan algunas instrucciones para la instalación y el manejo de los dos simuladores gratuitos VeriBest y ModelSim PE Student Edition. De entre estos dos simuladores, se recomienda el uso de ModelSim PE Student Edition, ya que es una herramienta más moderna y con mayores capacidades. En la página web de la asignatura, se proporcionan enlaces para la descarga de estos dos y de otros simuladores también gratuitos. Asimismo, los alumnos que no dispongan de acceso a Internet pueden utilizar el simulador VeriBest, que se encuentra en el CD que acompaña al texto base de la asignatura.

En el Tema 2 se abordan los fundamentos básicos de VHDL y se discuten múltiples ejemplos de diseños de circuitos, cuya finalidad es ilustrar el empleo de diferentes recursos del lenguaje VHDL'93. Puesto que se muestran los diseños de los circuitos, pero no los bancos de pruebas que ejercitan sus entradas, los ejemplos de este tema no están listos para ser simulados, y por ello este tema puede estudiarse sin necesidad de emplear el ordenador. En los ejercicios del Tema 2, sí se propone la programación de algún pequeño diseño y banco de pruebas, con lo cual sí es conveniente utilizar el ordenador para realizar algunos de los ejercicios del Tema 2. Por regla general, los ejemplos mostrados en los Temas 3 a 7 están completamente desarrollados. Es decir, cada diseño está acompañado de su banco de pruebas. Es muy recomendable que usted realice las simulaciones de estos diseños por sí mismo, familiarizándose de esta forma con el manejo del entorno de simulación y con la interpretación de los resultados de las simulaciones.

Como actividad complementaria se sugiere que introduzca variaciones en los diseños y en los bancos de pruebas propuestos en la parte teórica de los temas, realizando por sí mismo las simulaciones y la interpretación de los resultados.

En el Epígrafe 2 de esta guía se han detallado los resultados de aprendizaje de cada tema. Un buen procedimiento de autoevaluación consiste en repasar los resultados de aprendizaje una vez completado el estudio del tema, analizando en cada caso si se ha alcanzado o no el objetivo.

EJERCICIOS DE AUTOCOMPROBACIÓN

Al final de cada tema del texto base se plantean ejercicios de autocomprobación y se explican sus soluciones. La forma en que usted debería trabajar es la siguiente. En primer lugar, debería estudiar la parte de teoría del tema. A continuación, debería intentar resolver por sí mismo los ejercicios de ese tema, sin consultar para ello la parte de teoría. Una vez haya desarrollado su solución al ejercicio, debería compararla con la solución propuesta en el texto base.

TRABAJO PRÁCTICO OBLIGATORIO

En esta asignatura el alumno debe realizar individualmente un trabajo práctico obligatorio (véase la primera parte de la guía del curso). Se propondrán dos trabajos: uno para la convocatoria ordinaria y otro para la convocatoria extraordinaria.

Convocatoria ordinaria. Al comienzo del cuatrimestre, se publicará el enunciado del trabajo en el Curso Virtual. En dicho enunciado se especificarán las tareas a realizar, la fecha y forma de entrega del trabajo, y los criterios que se aplicarán para su valoración. Es conveniente que el alumno se planifique de manera que haya estudiado los cuatro primeros temas antes de abordar la resolución del trabajo práctico. El trabajo será corregido por los tutores y, en aquellos casos en que esto no sea posible, por el equipo docente. La fecha de entrega del trabajo coincidirá aproximadamente con la mitad del cuatrimestre. Esto posibilitará que se informe al alumno del resultado de la evaluación de su trabajo con la antelación suficiente a la prueba presencial, de manera que este resultado pueda servirle como indicación acerca de si debe reorientar el estudio de la asignatura.

Convocatoria extraordinaria. Una vez concluidos los exámenes ordinarios, se publicará en el curso virtual el enunciado del trabajo para la convocatoria extraordinaria. En dicho enunciado se especificarán las tareas a realizar, la fecha y forma de entrega del trabajo, y los criterios que se aplicarán para su valoración. El trabajo será corregido por el equipo docente. Las calificaciones del trabajo en esta convocatoria se publicarán junto con las calificaciones de la prueba presencial.

EJERCICIOS DE AUTOEVALUACIÓN: PREPARACIÓN DE LA PRUEBA PRESENCIAL

En la página web de la asignatura están disponibles ejercicios de autoevaluación resueltos. Cada uno de estos ejercicios es similar a la prueba presencial de la asignatura. Es recomendable que el alumno realice estos ejercicios durante la actividad "Preparación de la prueba presencial" (véase la Tabla 1). Es decir, una vez haya estudiado los 7 temas.

Asimismo, es recomendable que realice cada ejercicio de autoevaluación en las mismas condiciones en que realizará la prueba presencial. Es decir, sin usar ningún material y midiendo el tiempo, de manera que dedique

2 horas a la realización de cada prueba. Una vez haya realizado la prueba, consulte el material de estudio y emplee su simulador de VHDL para comprobar si las respuestas que usted ha dado son correctas y corrija las en aquellos casos en que no lo sean. Finalmente, compare sus respuestas corregidas con la solución al ejercicio de autoevaluación.

4.- GLOSARIO

En la Unidad Didáctica recomendada como texto base encontrará un glosario de términos relevantes para la asignatura.